

SETTEMBRE 1985

L. 4.500

Copia riservata agli abbonati

SELEZIONE 9

di elettronica e microcomputer

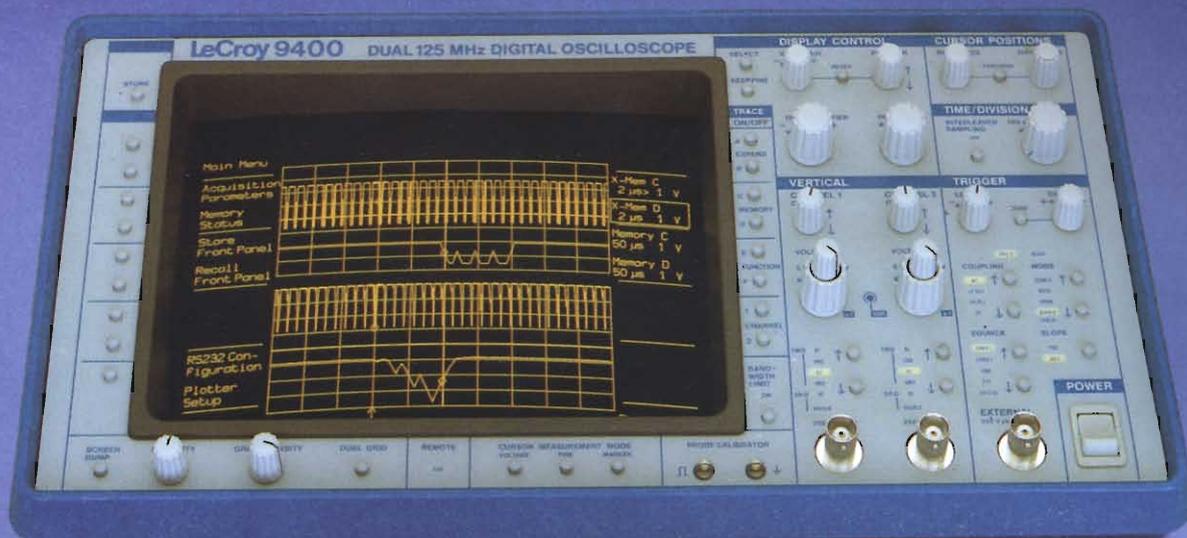
SPECIALE MEMORIE



**MODULI DI POTENZA
LINDMARK**

**COMPUTER SU SCHEDA
CON 6502**

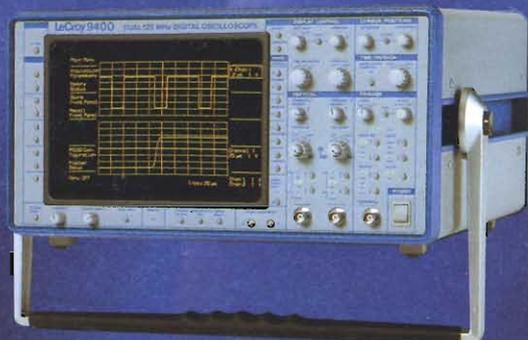
L'oscilloscopio digitale a 125 MHz



LeCroy 9400

Velocità e precisione di misura senza precedenti su due canali in uno strumento compatto, portatile, facile da usare.

- Ampia banda passante per registrare segnali ad alta frequenza e fenomeni transitori rapidi.
- 200 picosecondi di risoluzione per campionamento di forme d'onda ripetitive.
- 100 Megacampionamenti/secondo per la digitalizzazione di segnali transitori.
- Due convertitori analogico-digitali da 8 bit per una accuratezza superiore all'1%.
- Quattro memorie segmentabili d'acquisizione e di riferimento da 32 K l'una, per registrare segnali ed espanderli fino a 100 volte.
- Trigger preciso, flessibile con funzioni: pre, post, roll, sequence, bislope e window.
- Grande schermo nitido e luminoso per la visualizzazione contemporanea di 4 forme d'onda e dei parametri di misura.
- Richiamo istantaneo di 7 configurazioni di misura preselezionate in memoria.
- Sistema di cursori a lettura diretta per le misure assolute e differenziali di tempi, tensioni e frequenze.
- Programmabile tramite interfacce GPIB ed RS-232 di serie.
- Archiviazione grafica e numerica delle misure su una vasta gamma di plotter digitali.
- Tasti di esecuzione di funzioni aritmetiche e di media sui segnali.



Per ulteriori informazioni e documentazione completa sull'oscilloscopio digitale duale a 125 MHz LeCroy 9400 contattate il nostro ufficio commerciale:

LeCroy

Nuovi display alfanumerici HP

Più numeri caratteri e intelligenza ai tuoi progetti

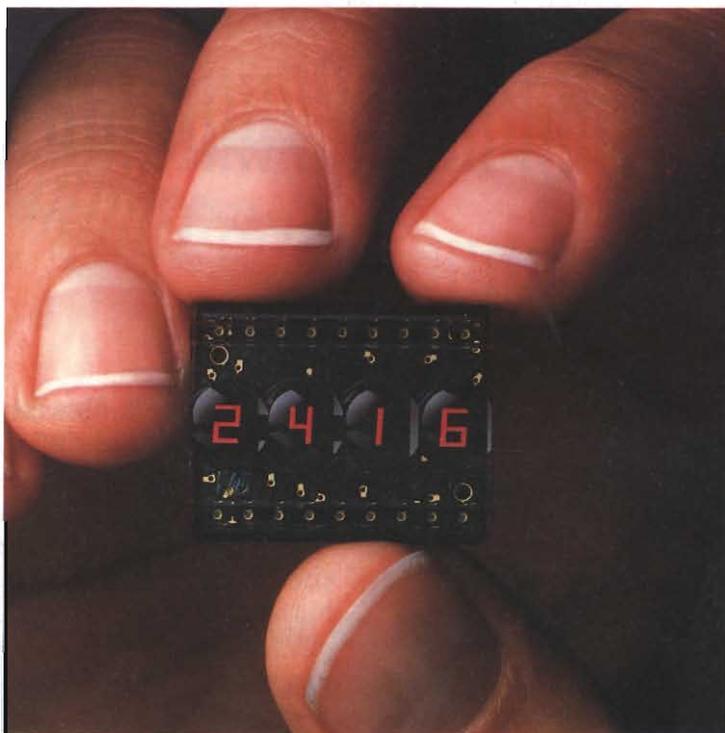
Nuove intelligenti possibilità HP nei display alfanumerici.

La Hewlett-Packard si presenta sul settore dei display alfanumerici intelligenti con un prodotto assolutamente innovativo: HPDL-2416, display a quattro caratteri, con la caratteristica di montare già inseriti: memoria in CMOS, decoder ASCII, circuito di multiplexing e drivers.

Notevoli i vantaggi ad orientarsi sui display HP: la possibilità di operare - da un lato - su prodotti di altissima qualità e - dall'altro - di poter contare su una rete di vendita e di assistenza diffusa ed apprezzata a livello mondiale.

Compatibilità totale e caratteristiche di prim'ordine.

I nuovi display alfanumerici a quattro caratteri HPDL-2416 sono



compatibili pin-to-pin con quelli di altri Fornitori; non è necessaria pertanto alcuna modifica al tuo progetto.

L'HPDL-2416 presenta inoltre tutta una serie di caratteristiche tecniche esclusive veramente degne di nota:

- tempo di accesso più veloce, il che rende i display HP direttamente compatibili con i microprocessori;
- migliore protezione ESD ottenuta

- mediante diodi buffer;
- possibilità di essere saldati ad onda, a garanzia di un assemblaggio più veloce ed economico;
- elevati standard industriali, tra i quali una compatibilità TTL di 2,0 Volt;
- una fascia più ampia di temperature di funzionamento: da -20°C a $+70^{\circ}\text{C}$.

Per ogni informazione, puoi metterti in contatto con: **Hewlett-Packard Italiana**, Via G. di Vittorio 9, Cernusco S/N (MI) oppure con i distributori: **Celdis Italiana SpA**, Via F.lli Gracchi 36 (tel. 02/6120041) - 20092 Cinisello Balsamo (MI) e

Eledra 3S SpA, Viale Elvezia 18 (tel. 02/349751) - 20154 Milano.

HP-soluzioni produttive

Hewlett-Packard Italiana C.P. 10190 - 20100 Milano
Desidero ricevere ulteriori informazioni sui display alfanumerici HPDL-2416.

Nome e Cognome _____

Incarico _____

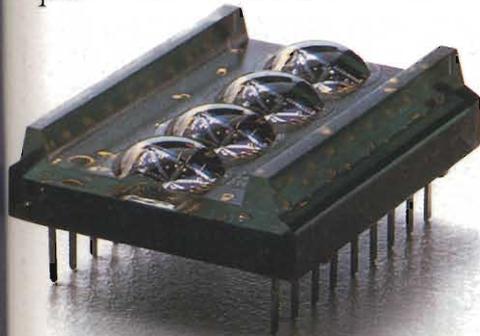
Società _____

Tipo di attività _____

Indirizzo _____

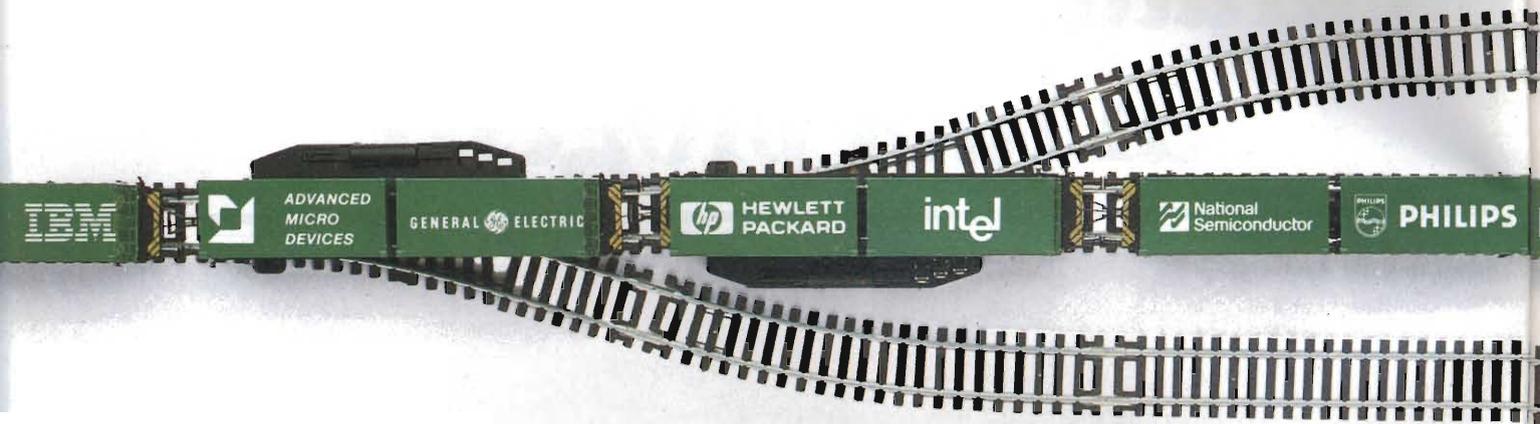
Tel. _____

ELEMIC/INC



**HEWLETT
PACKARD**

Il N°1 distributore



L'elettronica è un settore giovane, potente, vitale. Nuovi prodotti, efficienza dei servizi, assistenza personalizzata...

Le voci che di solito distinguono le risorse e lo standard qualitativo di un settore, trovano nell'elettronica il massimo della competitività.

L'elettronica è come il West: una frontiera per numeri 1. Come la ferrovia è stata la protagonista numero uno della conquista del West, così -simbolicamente- lo è oggi nell'elettronica.

Infatti, la distribuzione elettronica può essere paragonata ad una rete ferroviaria in forte espansione: sempre più vagoni devono raggiungere sempre più stazioni. Dove, fuori metafora, i "vagoni" sono i prodotti distribuiti e le "stazioni" i clienti da raggiungere.

Questo concetto in Italia l'ha afferrato, prima fra tutti, Eledra che in pochi anni è diventata il numero uno della distribuzione elettronica con un processo di sviluppo estremamente rapido: 26 miliardi di fatturato nel 1982; 34 miliardi nell'83; 70 miliardi nell'84.

Una crescita prodigiosa, che si è potuta realizzare anche grazie all'appoggio dei numeri uno della grande elettronica. Da Intel a Texas

Instruments, da Hewlett-Packard a National Semiconductor, da AMD a RCA, da Philips a Thomson, da General Electric ad IBM ed altri ancora*.

Tutto l'Olimpo dell'elettronica, che ha visto in Eledra il distributore più disponibile, più fresco e più sorridente.

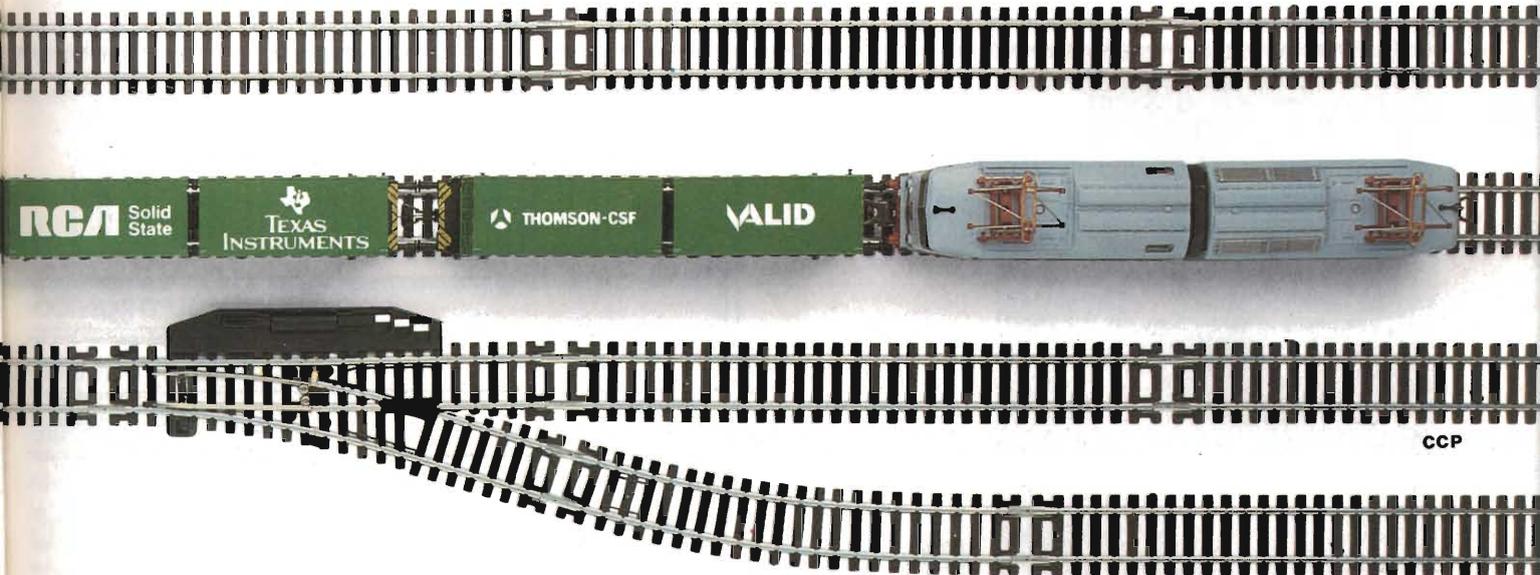


Un vero "numero uno", che per rendere ancora più semplice e più facile l'accesso ai suoi servizi, oggi ha preparato un agile ed esauriente vademecum: "Istruzioni per l'uso di Eledra". Richiedetelo oggi stesso.

Sul treno di Eledra c'è posto anche per voi. E in prima classe.

Eledra, il N°1 nella distribuzione elettronica

buisce N°1



CCP

*Augat/Alco, Data Translation, Exar, G.E./Intersil, Linear Technology, Micro Linear, Nestar, Olivetti stampantine, Raster Technologies, Reticon, Secap, Seeq, STC, Taxan periferiche,

Teledyne Semiconductor, Union Carbide/Kemet, Commodore (distribuita ad oltre 400 Punti di Vendita).



CARTOLINA PER INSERIMENTO IN "MAILING LIST" ELEDRA

COGNOME e NOME _____ TITOLO (Dott. Ing. P.I., ecc.) _____

SOCIETÀ (esatta Ragione Sociale) _____ REPARTO _____

INDIRIZZO _____ TELEFONO _____

CITTA' _____ PROV. _____ C.A.P. _____

Cliente ELEDRA Sì No

ELEDRA®

- Desidero ricevere il vademecum "Istruzioni per l'uso di Eledra"
- Desidero ricevere "Eledra Top News"
- Desidero essere contattato da un Funzionario di Vendita
- Desidero ricevere Informazioni su:

PRINCIPALE PRODUZIONE (una sola crocetta)	SUA PRINCIPALE FUNZIONE (una sola crocetta)	SUOI INTERESSI (anche più crocette)	
<ul style="list-style-type: none"> <input type="checkbox"/> A Calcolatori Elettronici <input type="checkbox"/> B Strumentazione Industriale <input type="checkbox"/> C Automazione <input type="checkbox"/> D Telecomunicazione & Telefonia <input type="checkbox"/> E Apparecchiature Militari <input type="checkbox"/> F Istit. Universitari & Scuole <input type="checkbox"/> G Elettrodomestici, Radio TV <input type="checkbox"/> H Giochi Elettronici <input type="checkbox"/> I Antifurti <input type="checkbox"/> Y Strumenti Musicali <input type="checkbox"/> K Industria Manifatturiera <input type="checkbox"/> L Software House <input type="checkbox"/> M Consulenze <input type="checkbox"/> P Assicurazioni <input type="checkbox"/> R Stato <input type="checkbox"/> S Società di Servizi <input type="checkbox"/> T Banche <input type="checkbox"/> U Studio Professionale <input type="checkbox"/> V Computer Shop <input type="checkbox"/> W Commercio Vario <input type="checkbox"/> Z Privato 	<ul style="list-style-type: none"> <input type="checkbox"/> A Acquisti <input type="checkbox"/> B Progettazione <input type="checkbox"/> C Dirz. Tecnica <input type="checkbox"/> D Dirz. Generale <input type="checkbox"/> E Qualificazione Componenti <input type="checkbox"/> F Produzione <input type="checkbox"/> G Dirz. Amministrativa <input type="checkbox"/> H Dirz. EDP <input type="checkbox"/> Y Professionista <input type="checkbox"/> L Insegnante <input type="checkbox"/> P Studente <input type="checkbox"/> R Privato 	<ul style="list-style-type: none"> <input type="checkbox"/> A LOGICI (TTL, CMOS, ecc.) <input type="checkbox"/> B ANALOGICI (Lineari, A/D e D/A, ecc.) <input type="checkbox"/> C MEMORIE (RAM, EPROM, E² PROM, ecc.) <input type="checkbox"/> D MICROPROCESSOR e PERIFERICI <input type="checkbox"/> E TELECOMUNICAZIONI (Codec, Modem, Microonde, ecc.) <input type="checkbox"/> F OPTOELETTRONICA (LED, Display, Sensori, ecc.) <input type="checkbox"/> G POTENZA (Transistor, SCR, ecc.) <input type="checkbox"/> J DISCRETI (Diodi, Transistor Segnale, ecc.) <input type="checkbox"/> L PASSIVI (Zoccoli, Connettori, Condensatori, Resistenze, ecc.) <input type="checkbox"/> X FIBRE OTTICHE <input type="checkbox"/> K STAMPANTINE da Pannello 	<ul style="list-style-type: none"> <input type="checkbox"/> M SISTEMI di SVILUPPO & SOFTWARE <input type="checkbox"/> N MICROCOMPUTER su SCHEDE (SBC) <input type="checkbox"/> P SISTEMI INTEGRATI (Microcomputer, Minicomputer, ecc.) <input type="checkbox"/> R PERIFERICHE Varie (Terminali, Monitor, Stampanti, ecc.) <input type="checkbox"/> S STRUMENTAZIONE (di Laboratorio, di Processo, ecc.) <input type="checkbox"/> 2 CAE/CAO/CAM <input type="checkbox"/> 4 COMPUTER GRAPHICS <input type="checkbox"/> U PERSONAL COMPUTER IBM <input type="checkbox"/> 1 HOME/PERSONAL COMPUTER
<p>N. DIPENDENTI</p> <input type="checkbox"/> da 1 a 49 <input type="checkbox"/> da 50 a 249 <input type="checkbox"/> da 250 a 999 <input type="checkbox"/> da 1000 in su		<input type="checkbox"/> una crocetta per cambio di indirizzo	<p>DATA</p> <p>FIRMA</p>

SPEDIRE IN BUSTA CHIUSA A: ELEDRA S.p.A - Servizio MAILING - Viale Elvezia, 18 - 20154 MILANO

Per informazioni indicare Rif. P. 3 sul tagliando

9

SELEZIONE

di elettronica e microcomputer



In copertina

Fotografia del chip della memoria PROM bipolare 27S51 prodotta dalla ADVANCED MICRO DEVICES

Direzione, Redazione, Amministrazione
Via dei Lavoratori, 124
20092 Cinisello Balsamo - Milano
Tel. (02) 61.72.671 - 61.72.641

Sede Legale
Via V. Monti, 15 - 20123 Milano
Autorizzazione alla pubblicazione
Trib. di Monza n. 239 del 17.11.73

Pubblicità
Concessionario in esclusiva per l'Italia e l'Estero
SAVIX S.r.l.
Cinisello B. Tel. (02) 61.23.397
Bologna Tel. (051) 58.11.51

Fotocomposizione
LINEACOMP S.r.l.
Via Rosellini, 12 - 20124 Milano

Stampa
Gemini Grafica s.r.l.
Via Magretti - Paderno Dugnano (MI)

Diffusione
Concessionario esclusivo per l'Italia
SODIP - Via Zuretti, 25 - 20125 Milano

Spediz. in abbon. post. gruppo III/70
Prezzo della Rivista L. 4.500
Numero arretrato L. 6.300

Abbonamento annuo L. 49.500
Per l'estero L. 74.250

I versamenti vanno indirizzati a:
Jacopo Castelfranchi Editore
Via dei Lavoratori, 124
20092 Cinisello Balsamo - Milano
mediante l'emissione di assegno circolare cartolina vaglia o utilizzando il c/c postale numero 315275

Per i cambi d'indirizzo allegare alla comunicazione l'importo di L. 500, anche in francobolli, e indicare insieme al nuovo anche il vecchio indirizzo.

© Tutti i diritti di riproduzione e traduzione degli articoli pubblicati sono riservati.

Mensile associato all'USPI
Unione Stampa
Periodica italiana



SOMMARIO

FORUM ELETTRONICO

9	NUOVI PRODOTTI
19	SPECIALA MEMORIE
54	Memorie non volatili a sola lettura <i>L. Marcellini</i>
62	Memorie statiche e dinamiche ad accesso casuale <i>Redazione</i>
72	Memorie SRAM/DRAM <i>L. Marcellini</i>
80	EPROM da 1 Megabit, un concorrente delle memorie di massa su disco <i>Redazione</i>
88	Balzo avanti dell'Europa nelle tecnologie Eprom <i>R. Arrigoni</i>
94	MK 48Z02 una RAM che non dimentica <i>P. Bozzola</i>
80	Produzione mondiale delle memorie a semiconduttore <i>Redazione</i>
114	Tempi di programmazione delle Eprom ridotti <i>R. Davis</i>
120	RAM statiche veloci ad alta densità <i>Redazione</i>
124	Con 4 Eprom 8 secondi di parlato <i>C. Sontacchi, R. Brenner</i>
128	Memorie a semiconduttore: un dominio dei giapponesi? <i>Sontacchi</i>
136	Programmatore di Prom bipolari <i>C. Bruno, T. Witchen</i>



DIRETTORE RESPONSABILE
Ruben Castellfranchi

DIRETTORE TECNICO
Lodovico Cascianini

COORDINATORE
Salvatore Lionetti

ART DIRECTOR
Sergio Cirimbelli

COLLABORATORI
Ercolo Berretta, Paolo Bozzola,
Bruno Caro, Adriano Cagnolati
Giuseppe Cestari, Ennio De Lorenzo
G.P. Geroldi, Franco Govoni,
Mario Di Leone, Roberto Giudici,
G.C. Lanzetti, Luciano Marcellini,
Remo Petritoli, Fabio Veronese,
Oscar Prelz

FOTOGRAFIA
Luciano Galeazzi, Tommaso Merisio

CONTABILITA'
Claudia Montù, M. Grazia Sebastiani
Giovanna Quarti

DIFFUSIONE E ABBONAMENTI
Pinuccia Bonini,
Rosella Cirimbelli
Patrizia Ghioni

STRUMENTAZIONE

La base dei tempi
L. Marcellini - IV parte 138

ALIMENTATORI

Moduli di potenza Lindmark
L. Cascianini 148

MICROCOMPUTER

Computer su scheda con 6502
F. Govoni, S. Thienel, T. Sauer 154

Un computer per il CP/M-PLUS
E. De Lorenzo, Gazzara - I parte 162

DENTRO AL COMPONENTE

Memoria DRAM da 1 Mbit pronta nel 1987
e da 4 Mbit nel 1989
L. Cascianini 158

OPTOELETTRONICA

Display LCD modulari di grandi dimensioni
L. Cascianini 166

IDEE DI PROGETTO

Indicatore di livello per liquidi
C.T.D. Catto 171

Trasmissione sicura di dati con link
di differente natura
A. Kaniel 171

Con lo strobe meno energia
per le Eprom e le Ram
D. Schuman 172

Un solo integrato per un efficace
sistema di allarme
S. Downs 173

PROGETTI

Effettuare misure nella banda dei GHz
H. Mazur 174

Indice inserzionisti

ADVECO	53
APEL	17
BARLETTA	127
CABEL	8
CLAITRON	92
CPE	37
DATA BASE	91
DURACEL	151
ELCONTROL	67
ELEDRA	4 - 5
ELETRONICA SALUZZESE	66
ELETRONICA SANTERNO	83
ELETRONUCLEONICA	45
ELMI	43
ENTE FIERA	18 - 48
FITRE	144
HENGSTLER	84
HEWLETT-PACKARD	3
HONEYWELL	13
IMMAGINE ITALIA	49 - 50 - 51 - 52
INTERNATIONAL RECTIFIER	147
LECROY	II cop.
MICROSET	135
MOXEL	152
OCEM	102
PAN ELEKTRON	23
PHILIPS ELCOMA	169
PHILIPS S & I	15 - 143
PMM	31
RIFA-RACOEL	11
SGE - SYSCOM	41 - 47 - 123 - IV cop.
SILVESTAR	39
SIM - HI-FI - IVES	III cop.
TELEFUNKEN	71
VEMATRON	170
VIANELLO	33 - 35 - 103 - 137

PERSONAL
COMPUTER

PERSONAL
MONITOR



Se come schermo usate un normale televisore pensateci. Con meno di quanto immaginate potete avere uno dei tanti monitor CABEL: i primi veri personal monitor.

CABEL MC 3700: compatibile con ogni tipo di personal e home computer. Video orientabile, comandi frontali, altissima risoluzione. Funziona anche con telecamere, videoregistratori, sintonizzatori TV.

Ingressi PAL/C-64; RGB; PAL/RGB. Risoluzione da 420 a 800 PIXEL. Banda passante da 7 a 30 MHz. Scansione orizzontale da 15,625 a 32 KHz. Scansione verticale 50/60 Hz.

CABEL DT 3500 MONOCROMATICO: il nuovo monitor di 14". Una perfetta leggibilità che stanca meno l'operatore. Una maggiore dimensione dello schermo che assicura la massima chiarezza globale e immagini più ferme e nitide.

Ingressi TTL intensificato e videocomposito. Risoluzione 1000 linee e 2000 caratteri. Banda passante 30 MHz. Scansione verticale 50/60 Hz. Scansione orizzontale da 15,570 a 32 KHz.

FIERA DI MILANO
SIM
5-9/1985
Pal. 16 - Stand E 16
SMAU
19-24/1985
Pal. 14 - Stand T 18

CABEL[®]
electronic

Personal monitor professionali

24035 CURNO (Bergamo) - tel. 035/612103

FRIULI VENEZIA GIULIA
FORNIRAD (Trieste)
040/572106

VENETO
AUDIO PHILE (Mogliano V.)
041/450561

LOMBARDIA
BRESCIANI (Milano)
02/2043459

TECHNEX s.r.l.
Cinisello Balsamo (MI)
02/61290656

VENTECNICA COMPONENTI s.r.l.
(Rovato - BS) 030/723767

PIEMONTE
SELCOM (Torino)
011/543850

LIGURIA
R e R ELECTRONICS s.r.l.
(Sierra Riccò - GE)
010/750729 - 750866
TLX 216530 COGE I

EMILIA - MARCHE
ONDAELLE s.n.c. (Bologna)
051/373513 - 359649

TOSCANA - UMBRIA
FGM ELETTRONICA s.r.l.
(Firenze)
055/245371
TLX 573332 FGM I

LAZIO
HI-REL s.r.l. (Roma)
06/8395671 - 8395581 - TLX 614676

ELCOM s.r.l. (Roma)
06/428138 - TLX 612214

ABRUZZO E MOLISE
EMMEPI ELETTRONICA s.n.c.
(Pescara) - 085/51526

SICILIA
RICCOBONO (Palermo)
091/331464 - 325813

SARDEGNA
ORE (Sassari) - 079/271202

VENDITA ESTERO
APEL s.n.c. (Milano)
02/225875 - 225247 - TLX 326866

FORUM

Elettronico

BUONA FORTUNA ALLA SGS MICROELETTRONICA

Non si chiama più SGS-ATES Componenti Elettronici ma SGS Microelettronica.

È un cambio di denominazione reso necessario, precisa una nota della società di Agrate, per due ordini di motivi: rendere più semplice e facile il nome, specificare meglio la produzione svolta. Il termine "microelettronica" sintetizza più esattamente il livello di complessità e di tecnologia a cui la stessa sottostà.

Come primo atto la "nuova" SGS ha firmato un accordo di cooperazione industriale nel campo dei componenti elettronici, con l'obiettivo di compiere in comune ricerche e applicazioni. La società di Agrate ha annunciato un nuovo circuito integrato, denominato Voic, per la sintesi vocale, un'area dalle prospettive interessanti. ■

TLC GIAPPONESI: FACSIMILE + 37%

Nell'esercizio finale '84, terminato il 31 marzo '85, l'industria delle telecomunicazioni nipponica ha fatturato 1.615 miliardi di yen (1yen = 7,8 lire circa), con un incremento del 20,5% rispetto all'anno prima. Viene così mantenuto il tasso di sviluppo del 20% dell'ultimo decennio. Le performances migliori sono state registrate dalle

apparecchiature di trasmissione (+43% a 118,8 miliardi di yen), dai sistemi facsimile (+37,1% a 264 miliardi di yen) e dai telefoni (+28% a 76,9 miliardi di yen).

L'export è stato di 588,2 miliardi di yen, con un incremento del 27,5%, di cui 334 miliardi (+52%) fatturati a utenti americani. ■

UNA ISDN ITALIANA PER UTENZA DOMESTICA?

Da qualche tempo si sente parlare di reti a larga banda ottica per utenza domestica. Una soluzione che integra servizi e tecnologie molto simili alla Isdn delle reti pubbliche ma studiata principalmente per l'utenza residenziale. Per semplicità si chiama "cablaggio" e per essere più chiari con questo termine ci si riferisce alle reti televisive via cavo su supporto in fibra ottica che proprio perchè a larga banda sono in grado di portare nelle abitazioni non solo programmi televisivi ma anche servizi collaterali. In Gran Bretagna e in Francia il cablaggio ha già maturato molte esperienze tecniche e pratiche; in Italia si è iniziato solo da poco ad affrontare il problema. Il compito è del Ministero PT al cui interno è stata istituita una Commissione a cui spetta approfondire i diversi aspetti (tecnico, commerciale, economico, ecc.) del cablaggio. I nodi sono numerosi ma il loro scioglimento è subordinato ad una scelta

strategica ossia alla risposta da dare al seguente prioritario interrogativo: è giustificata l'introduzione del cablaggio oppure conviene abbandonare tale programma in quanto inglobabile nella futura rete Isdn, quella cioè che supporterà anche i servizi di telefonia, telegrafia e di telematica? Una opinione corrente è questa: lasciare la situazione immutata non giova a nessuno, né all'utenza né all'industria. Può essere corretta in due modi: con un piano di cablaggio oppure accelerando lo sviluppo delle Tlc, che per complessità e costi, richiede tempi più lunghi. Francia e Gran Bretagna hanno motivato l'introduzione del cablaggio con la esigenza di rilanciare e sostenere l'industria. Le valutazioni concordano nell'affermare che si crea un posto di lavoro ogni 50 utenti di TV via cavo, senza considerare l'occupazione nel settore del software (sviluppo e produzione di programmi). A quali costi e con quale soluzione tecnica? Al riguardo una analisi di Reseau stima l'articolazione della struttura dei costi nei termini seguenti: optoelettronica 40,5%, cavi 30,5% installazione edilizia 25% e elettronica 4%. A livello di utente il costo di installazione di una rete varia a seconda del tasso di penetrazione ossia del numero di allacciamenti: è stato calcolato che il costo sarebbe di 1,9 milioni di lire a fronte di oltre 20 mila allacciamenti. Da un punto di vista tecnologico si propende per la soluzione a stella in fibra ottica, che costituirebbe un'anticipazione e non un duplicato della rete Isdn. Un fatto non trascurabile concerne le risorse. Diversamente da quello per lo sviluppo delle telecomunicazioni, il finanziamento di un eventuale piano di cablaggio può contare su fonti diverse, inclusi gli enti locali (come dimostra l'esperienza francese) e le banche (come dimostra l'esperienza inglese). ■

500 MILIARDI PER LA TEXAS INSTRUMENTS ITALIA

Appena terminata la crisi che dall'inizio dell'anno attanaglia il mercato dei semiconduttori, la Texas Instruments potrebbe dare attuazione alla costruzione di un nuovo impianto di produzione in Italia, il terzo della serie. Quello italiano è già uno dei maggiori poli produttivi della società in Europa. Evidentemente la TI è soddisfatta delle condizioni operative, ambientali e economiche che trova e quindi ha incluso la Calabria fra le regioni destinate ad ospitare il futuro impianto per la lavorazione dei wafer per il quale si prevedono investimenti dell'ordine di 400 miliardi di lire ripartiti in più anni. Già recentemente la società americana ha scelto Rieti come polo industriale per la fabbricazione di personal computer per il mercato europeo. Nei due stabilimenti di Rieti e Cittaducale, la Texas Instruments produce soprattutto circuiti integrati e calcolatrici. La gestione di tali attività fa oggi capo alla Texas Instruments Italia: il fatturato previsto per quest'anno è di circa 500 miliardi di lire (tenuto anche conto dell'apporto puramente commerciale) in luogo dei 453 miliardi dell'esercizio '84, chiuso con un utile netto di 27,7 miliardi di lire, in forte crescita rispetto all'anno prima. L'organico era a fine '84 di oltre 2.200 unità che evidenzia un fatturato pro capite, per l'anno scorso, di

oltre 200 milioni di lire, che sta a sottolineare la buona produttività raggiunta ma anche l'elevato apporto dell'attività di sola commercializzazione nonostante che la metà della produzione prenda la strada dell'esportazione. La Texas Instruments di oggi è una realtà diversa da quella di cinque anni fa: allora era una industria considerata a "prova di rischio". Diversi errori sono stati commessi negli scorsi anni e hanno incrinato la cresta e diminuito le risorse finanziarie.

Il compito che aspetta il nuovo presidente e chief executive officer della Texas Instruments, Jerry Junkins, non è dei più facili. La società di cui ha assunto la direzione ha un organico di 80.000 persone circa e ha realizzato nello scorso anno un fatturato di 5,74 miliardi di dollari ripartito in tre settori di attività principali: componenti elettronici (2,66 miliardi di dollari); forniture governative, soprattutto radar, sistemi di sorveglianza e di controllo (1,39 miliardi di dollari); e informatica (1,07 miliardi), settore nel quale la società è presente con terminali, computer e calcolatrici. I problemi sul tappeto sono numerosi.

Nell'area dei semiconduttori la TI deve consolidare la presenza nel segmento delle memorie e verificare la strategia di rinnovamento in quello dei microprocessori. Alla società vengono rimproverati due grandi errori su questo fronte: il non avere, a suo tempo, optato per produrre come seconda sorgente i micro della Intel o della Motorola, che avrebbero dominato il mercato; il non avere trovato una seconda sorgente per il suo microprocessore, il 9900. Le prospettive per il futuro sono legate allo sviluppo della linea 32000, svolto in collaborazione con la National Semiconductor.

PC: A CACCIA DEL GRANDE UTENTE

Degli oltre 90 mila personal professionali che secondo rilevazioni della Nomos Sistema (ex Pgp Sistema) si sono venduti nel nostro Paese nel 1984, per un valore complessivo di 500 miliardi, solo il 10% ha avuto come destinazione le grandi imprese: il 35% è andato alle piccole imprese, l'11% ai commercianti al dettaglio, il 19% al commercio all'ingrosso, l'8% agli studi professionali e la quota restante si è spezzettata fra enti pubblici, famiglie e scuole. Il personal computer è stato fino al 1984 nel nostro Paese essenzialmente un'occasione di automazione gestionale e amministrativa a basso costo per piccoli operatori economici, più che uno strumento professionale di uso individuale. Ciò è confermato anche dai dati relativi alle vendite di software effettuate dai distributori di personal, che per ben il 70% dei casi ha riguardato applicazioni di tipo gestionale, per il 16% applicazioni tecnico-scientifiche, per il 7% programmi per educazione ed altri usi, e per il rimanente 7% "strumenti

di produttività" ad uso professionale (tabelle elettroniche, trattamento di testi, gestioni di archivi e grafica).

Nelle medie e grandi imprese italiane però, pur con un ritardo di alcuni anni rispetto agli Stati Uniti, il personal computer sta ponendo le basi per una rapida e pervasiva affermazione nel prossimo futuro. La spesa media di strumenti di informatica dedicata ai personal nelle grandi aziende nazionali è infatti già passata dal 3% nel 1983 al 10% nel 1984, ma molte fonti prevedono che per numerose aziende leader a livello internazionale l'informatica individuale assorbirà entro breve termine il 50% del totale della spesa. La domanda delle imprese per un uso professionale del personal spingerà dunque prepotentemente verso l'alto anche in Italia il mercato, con previsioni di incremento di vendite nel 1985 del 40-50%, per un totale di 130.000-140.000 sistemi sempre secondo dati della Nomos. I motivi di tale fenomeno sono diversi, non ultimo il fatto che il personal com-

puter ha oggi un prezzo per unità di potenza di elaborazione più ridotto rispetto ad ogni altro tipo di elaboratore; il suo costo complessivo è infatti analogo a quello di un tradizionale terminale passivo con video e stampante e il rapporto fra costo dell'apparecchiatura e co-

sto annuo che l'azienda sopporta per un normale impiego è ormai dell'ordine di pochi punti percentuali: bastano dunque modesti incrementi nella produttività del lavoro per giustificare economicamente l'introduzione del personal.

TLC: UNO SPAZIO MAGGIORE PER LE PICCOLE AZIENDE?

Il piano decennale '85-'94 per le telecomunicazioni prevede una spesa complessiva di 66 mila miliardi di lire, a prezzi '83, di cui 39 mila miliardi in apparecchiature di rete, 25 mila miliardi in sistemi d'utente e la parte rimanente in satelliti e apparecchiature radio-televisive. Se l'impegno sarà mantenuto, e tutto lascia prevedere di sì anche se non risulta ancora chiara la fonte di alcuni investimenti, una fetta di tale torta dovrebbe affluire nelle casse di aziende piccole e medie, fino ad oggi rimaste nel sommerso. Il maggiore spazio per loro va ricercato in quelle nicchie di mercato normalmente disattese dai grandi operatori troppo impegnati a perseguire i grandi affari per le necessità dettate dalle loro stesse dimensioni. In particolare delle opportunità esistono nel campo dei terminali, del software, dei piccoli sistemi teleinformatici e delle installazioni. Se solo il 10% di queste enormi cifre potesse essere catturato dalle piccole e medie imprese, esse disporrebbero nel decennio di 250 miliardi l'anno a prezzi '83. Si prevede che altre opportunità esistono nel settore dei servizi telefonici a pagamento, dei servizi pubblici e nell'indotto produttivo che tutto questo grande giro innescherà e dove le piccole aziende subfornitrici possono ricevere commesse di fabbricazione, di installazione e manutenzione ad un buon livello di qualità e di servizio. Complessivamente si può ipotizzare uno spazio di mercato di circa 500 miliardi all'anno nel decennio. Nuovi inserimenti non sono esclusi anche se si preannunciano difficili. Ma dello spazio nuovo potrebbero approfittare quelle aziende con un orientamento molto spiccato verso il marketing, una condizione fondamentale per emergere nella odierna arena delle telecomunicazioni.

TELECOMUNICAZIONI: I PROGRAMMI DELLA GERMANIA E DEL GIAPPONE

I programmi della Bundespost per la digitalizzazione della rete telefonica tedesca prevedono, nel 1985, l'installazione di 13 centrali elettroniche interurbane per complessive 100.000 linee.

Il ministero federale Pt ritiene che la digitalizzazione della rete nazionale potrà essere completata non prima del 2020, con la installazione di circa 500 centrali interurbane e di oltre 6.000 centrali urbane.

Il Giappone ha dal canto suo deciso di accordare la licenza di esercizio a cinque gruppi di

società di telecomunicazioni, che potranno possedere, gestire e affittare reti, in concorrenza con la Nippon Telegraph and Telephone (Ntt). I gruppi interessati sono Daini Denden, di cui è capofila il gruppo Kyocera; Nippon Telecom (Japan National Railway); Nippon Teleway (Japan Highway e Toyota Motor); Japan Communications Satellite (joint venture tra Itoh Mitsui e la Hughes Communications statunitense) e Space Communication (Mitsubishi).

RIFA



...per applicazioni di grande affidabilità ed elevate prestazioni.

- Circuiti integrati — Ibridi
- Condensatori elettrolitici, a film e a carta metallizzata
- Macchine — Convertitori — Alimentatori

La RIFA è rappresentata in Italia da:

RIFA - RACOEL s.r.l.

20122 Milano

corso di Porta Romana, 121

telefono 5452608 - 598426 - telex 333613 RACOEL I

indirizzo telegrafico: RACOEL - Milano

RIFA
RIFA - RACOEL s.r.l.

SCHERMI PIATTI: MERCATI E TECNOLOGIE

La domanda mondiale di schermi piatti (moduli display contenenti lo schermo piatto) conosce tassi di sviluppo del 25%: a valori costanti il mercato aumenterà dai 225 milioni del 1985 a oltre 980 milioni di dollari nel 1992. Ad avanzare una tale previsione è la Standard Research che assegna le performances migliori alle tecnologie elettroluminescente ed elettroforetica. Il settore applicativo leader sarà quello dei microcomputer portatili con quasi i due terzi di tutto il mercato '92.

Seguiranno i terminali portatili per applicazioni specifiche e i displayphone. Attualmente i display più usati sono quelli a cristalli liquidi e con Led intelligenti mentre nei sistemi di prezzo e prestazioni elevati a dominare è la tecnologia al plasma, in considerazione della più alta risoluzione. I cristalli liquidi si confermeranno come i display piatti di maggiore uso anche in futuro e ciò grazie all'avvento dei tipi a matrice attiva, previsti nel 1987/88, che equivarranno a quasi tutti gli Lcd venduti nel 1992. I dispositivi a matrice attiva permettono prezzi decrescenti e hanno caratteristiche migliori. Nonostante le migliori tecniche e la maggiore compattezza il display piatto, osservano i ricercatori, riuscirà a stento a coprire un terzo delle applicazioni dove il suo impiego risulta conveniente da un punto di vista tecnologico. L'impedimento è di natura economica nel senso che il tubo catodico sarà preferito per ragioni di costo.

Il mercato mondiale di display piatti: la ripartizione in % per tecnologia

	1985	1992
Elettroluminescente	4,5	11,1
Elettroforetica	—	6,7
C R T piatti	—	2,9
Lcd	40,5	41,2
Led intelligenti	25,5	16,5
Plasma	19,8	11,7
Dispositivi fluorescenti	9,7	7,9
Altre tecnologie	0,5	2,0
	100,5	100,0

WHISKY E CHIP: MATRIMONIO RIUSCITO

Si stima che un quarto circa della produzione europea di circuiti integrati sia concentrato in Scozia. È la quantificazione di una situazione che non era certamente sfuggita agli addetti ai lavori per la presenza in territorio scozzese di numerosi impianti di produzione di piccole e grandi industrie internazionali del settore. Può invece sorprendere la previsione di un raddoppio della produzione di semiconduttori entro il 1986, un risultato sorprendente se do-

vesse essere realmente raggiunto in considerazione del ciclo negativo nel quale si trova il mercato dei chip. È una conferma anche del ruolo positivo svolto dalle esperienze di sviluppo create dal governo per gestire il programma di richiamo degli investimenti esteri. La Scozia si profila quindi con numerosi atout nella concorrenza internazionale tra le aree attrattive per localizzazioni elettroniche, che, unitamente alle agevolazioni fiscali ed edilizie,

avrebbero comunque attratto nella zona gran parte delle multinazionali ora localizzate o in via di localizzazione.

Lo start up package messo a punto per Dundee, di durata triennale, prevede, ad esempio, per un'iniziativa manifatturiera finanziamenti fino al 40% dei costi dell'investimento a fondo perduto, esenzione de-

centrale dalle imposte, ammortamenti al 100% al primo anno per beni industriali e capannoni, finanziamento all'80% dei costi di formazione per sei mesi, esenzione dal pagamento dell'affitto dei capannoni fino a due, supporti di ricerca e sviluppo fino a 8 mila sterline per posto di lavoro, oltre alla citata attività di consulenza. ■

ULSI: I SUPERCHIP DEL FUTURO

Per anni i progettisti di chip hanno considerato il micron come il limite pratico per i semiconduttori costruiti su chip di silicio. Ma secondo Kenneth A. Pickar manager per la ricerca e lo sviluppo della General Electric - questa barriera si allontana quanto più essa ci si avvicina. Gli ingegneri cominciano ad acclimatarsi in questo mondo dell'ultra sottile. Stanno costruendo strutture complesse e talmente miniaturizzate da essere invisibili anche per i microscopi ottici più potenti. Sono i chip a integrazione su scala ultra larga (Ulsi), la futura generazione dei Vlsi.

Lo schiacciamento dei chip entro il regno dei submicron, osserva uno "special" di Business Week, è di sprone a una rivoluzione tecnologica nella stessa costruzione dei chip.

La produzione dei semiconduttori dovrà essere completamente automatizzata perché la semplice presenza degli esseri umani può contaminare il processo di costruzione. E questi chip saranno così complessi che solo i computer saranno in grado di disegnarli. Ma faranno sì che un singolo circuito contenga più possibilità di calcolo di una dozzina degli odierni supercalcolatori da 4 milioni di dollari. Le applicazioni attuali più sofisticate per i chip rappresentano un ben magro passo in avanti verso quel che sarà possibile tra dieci anni. Ricercatori del California Institute of Technology stanno cercando di creare un sintetizzatore musicale che duplichi i suoni di un'intera orchestra. Sono convinti che alla fine riusciremo a far star tutto dentro un unico chip. I superchip infatti sono proprio ciò che gli scienziati che esplorano l'intelligenza artificiale (AI) stanno aspettando. Gli sforzi nel costruire computer che simulino alcune delle capacità umane di ragionare, vedere, riconoscere i discorsi e comunicare in linguaggio normale vengono frustrati dalla mancanza di computer che sappiano manipolare rapidamente la massiccia quantità di dati necessaria per applicazioni di questo genere. I nuovi chip daranno poi ai ricercatori la possibilità di ottenere prodotti più facili da usare di quelli disponibili oggi. C'è chi pensa alla segretaria di silicio - un personal computer che parla e a cui si può parlare, che organizza messaggi, registra incontri e memorizza promemoria.

I superchip accelereranno la tendenza al decentramento dell'elaborazione dati. Secondo i consulenti di Dataquest i submicron trasferiranno a livello di dipartimento o individuale molto potere, mentre le principali strutture tradizionali avranno nuove funzioni. Se tutto andrà bene queste nuove applicazioni consentiranno all'industria dei semiconduttori di mantenere un tasso di crescita annuo del 20% per tutti gli anni Novanta. Ma i produttori di semiconduttori sono nel mezzo di un ribasso dei prezzi drammatico e le pesanti richieste di capitale dell'era del submicron segneranno la svolta più costosa nella storia dell'industria dei semiconduttori.

In molti si chiedono se saranno in grado di mantenere la tendenza discendente dei prezzi che è necessaria ad aprire nuovi mercati. Il costo per sviluppare un nuovo chip potrebbe infatti passare da 5 a 50, persino a 100 milioni di dollari. Secondo gli esperti della Vlsi Research, soltanto le prime 10 o 15 società delle 200 e più che producono semiconduttori potrebbero restare in profitto con la produzione e la vendita di circuiti integrati standard.

Il settore andrebbe dividendosi in due tipi di società: pochi giganti in grado di realizzare impianti capaci di produrre milioni di chip standard alla settimana; e tutti gli altri contendenti che dovranno accontentarsi di piccole produzioni per mercati limitati. ■

MIGLIORANO I CONTI DELLA SELECO

È stata di 17 miliardi di lire la perdita della Seleo, la società di produzione di televisori che ha ereditato le attività industriali della Zanussi, di cui è azionista assieme alla Rel. Essa si confronta con un risultato negativo di 28 miliardi di lire dell'anno precedente. In una nota dell'azienda si sottolinea inoltre che "Dai 17 miliardi di passivo bisogna detrarre 12 miliardi di lire che sono da addebitare alle spese di dismissione di impianti e alla campagna pubblicitaria di rilancio dell'azienda".

Come dire che il bilancio, seppure ancora deludente, evidenzia segnali di miglioramento della gestione che ha trovato conferma nei primi mesi dell'85. ■

DIGITAL EQUIPMENT ADOTTA STANDARD EUROPEI

La Digital Equipment (Dec) statunitense, seconda industria di computer nel mondo, ha annunciato che adotterà gradualmente gli standard tecnici Osi (Open Systems Intercommunication). La Dec si ripromette anche di aumentare la sua quota di partecipazione sui mercati europei, pari al 4% nel 1984. La società non nasconde di ambire a diventare la più

europea delle industrie americane dell'informatica. È la prima ad aderire ufficialmente all'Osi, aggregandosi al gruppo dei 12 maggiori gruppi europei del settore. È anche una scelta anti-Ibm che non ha ancora sposato lo standard europeo malgrado i seminari organizzati per dimostrare la possibilità di interazione fra Osi e la sua Sna. ■

AT&T PRIMA AL TRAGUARDO DELLE MEMORIE DI 1MBIT

Fonti vicine alla At&t dicono che la società sia in procinto di varare un programma per la produzione in volume di Ram dinamiche di 1Mbit. Se le voci troveranno conferma la At&t sarà la prima industria mondiale ad affrontare il passo dei grossi quantitativi, una decisione maturata dopo aver preso atto delle cadute di prezzo per le DRam da 256K e 64K. Al business delle memorie da 1Mbit guardano con interesse quasi tutte le industrie nipponiche, parecchie società americane, la Siemens (insieme a Philips) e la coreana Samsung. ■

NOVITÀ

"SS41" - Sensori di posizione miniaturizzati ad effetto "HALL"

In un involucro di soli 3x4x1.5 mm. c'è il più recente sensore HONEYWELL ad effetto Hall, con un livello di Gauss incredibilmente basso (200 G da -40° C a 125° C).



Basati sulla ormai collaudata serie SS8, essi sono però più piccoli e meno costosi pur mantenendo una sicura azione bipolare a temperatura ambiente.

Il loro basso livello di campo magnetico, l'involucro miniaturizzato, prezzo ridotto e disponibilità in alti volumi li rende convenienti per un gran numero di applicazioni per rilevamento di posizione, e ideali per piccoli motori in c.c. senza spazzole.

Hanno la stessa distanza di terminali del transistor TO92, così da poter essere montati su un circuito stampato in molteplici applicazioni, ad esempio nei cambi di velocità automatici.

Il sensore SS41 - una piccola ma geniale soluzione a molti problemi di controllo.

249 PC - Un robusto sensore per alte pressioni con un'uscita di 4-20 mA.



■ Uscita standard per applicazioni industriali di 4-20 mA. ■ Campo di pressione da 0 a 17.2 bar per una precisa sensibilità in applicazioni con alte pressioni (compressori, pompe) ■ Uscita lineare per applicazioni di controllo ■ Intervallo operativo di temperatura da -40° C a +85° C con compensazione di temperatura ■ Stesso chip della serie 240PC calibrato al laser onde assicurare l'intercambiabilità del sensore senza nessuna ulteriore regolazione ■ Larga compatibilità con fluidi inclusi oli, benzina, detergenti e solventi ■ Robusta custodia sigillata internamente contro la contaminazione. Per maggiori informazioni, contattateci.

Honeywell
100
Anni

Conoscere e risolvere insieme.

Honeywell
MICRO SWITCH

Honeywell S.p.A. - Divisione Componenti
20124 Milano - Via Vittor Pisani, 13 - Tel. (02) 6773.1

Per informazioni indicare Rif. P 6 sul tagliando

QUANDO UN "ALVEY" ITALIANO?

153 progetti che vedono impegnate una sessantina di industrie e una quarantina fra Università e centri di ricerca, per un impegno di quasi 200 milioni di sterline: è il consuntivo iniziale del programma "Alvey", elaborato due anni fa dal governo inglese per invitare l'industria nazionale a produrre innovazioni e a favorirne l'adozione. I fondi finanziari complessivamente impegnati sono di più: ai circa 200 milioni - messi a disposizione dai Ministeri dell'Industria, della Difesa e della Tecnologia - vanno aggiunti i 150 milioni di sterline che rappresentano il contribu-

to dell'industria nel prossimo triennio.

Il programma "Alvey" mira, come detto, al conseguimento di miglioramenti tecnologici in quattro specifiche aree: sviluppo e produzione di chip; sviluppo di sistemi esperti o a intelligenza artificiale; ideazione e produzione di software innovativo e più affidabile; progettazione di nuove interfacce per computer, quali dispositivi in grado di riconoscere la voce. Quasi la metà dei 200 milioni di sterline di fondi pubblici riguarda ricerche sulle tecnologie dei semiconduttori.

DALLA CRISI COMPUTER PIU' FACILI E UTILI

Il mercato degli home e dei personal computer, soprattutto dei primi, è entrato in una situazione di crisi che non si sa ancora se di natura congiunturale o strutturale. Non era mai capitato prima ma era comunque da aspettarsi dopo il boom clamoroso e dopo la "presa di coscienza" dell'utenza, per dirla con una espressione politica.

Della crisi attuale gli utenti hanno tutto da guadagnare, specie coloro che il computer ancora non ce l'hanno. Le industrie, per riprendersi, dovranno infatti sviluppare sistemi più facili e utili da usare e produrli a prezzi più convenienti. È una strada che alcuni produttori hanno già imboccato. Se la Apple è stata maestra altri, a modo loro, ne hanno seguito le orme. La Ericsson Sistemi, ad esempio, fornisce un dischetto di autoapprendimento, che accompagna ogni macchina venduta. L'utente può così imparare come si usa il personal computer e conoscere le funzioni che gli sono consentite, seguendo una serie di lezioni. Bastano poche ore, dice il costruttore, per cominciare a mettere le mani sul pc, seguendo i menu proposti dal sistema operativo. Per gli "esperti" questo maestro elettronico può servire invece come guida di riferimento e strumento di ripasso di particolari funzioni scarsamente utilizzate.

TELECOM: ITT AUMENTA LA POSTA

La Itt sta giocando una grossa carta nel settore delle telecomunicazioni. Il suo nome è System 12, un sistema di commutazione elettronica per reti pubbliche già esistente ma che necessita di aggiornamenti e perfezionamenti continui per non essere da meno dei sistemi concorrenti e per arrivare in condizioni perfette e puntuali all'appuntamento con la Isdn. Tale sistema è stato sviluppato in Europa e un apporto significativo alla sua realizzazione è venuto dai tecnici e dalle consociate italiane. La ex conglomerata vuole anche adattare tale prodotto alle esigenze del mercato Usa, un compito gravoso ma vitale. Per farcela la Itt ha convogliato

verso tale programma risorse finanziarie e umane sottraendole ad altri progetti e, analogamente, per supportare l'impegno nell'area delle telecomunicazioni ha proceduto a nuove cessioni di attività industriali e finanziarie. A trarre vantaggio dalla situazione, ammesso che la "americanizzazione" del System 12 non si traduca in un fallimento, sarà la struttura europea. La multinazionale ha annunciato mesi fa un programma di notevoli investimenti, di cui va iniziando l'attuazione come sta a dimostrare l'allocazione di quasi 300 miliardi di lire alle consociate danesi che operano nei settori delle tlc e dell'informatica per potenziamenti di carattere tecnologico e produttivo (è prevista la creazione di un migliaio di nuovi posti di lavoro).

MEMORIE: TI STRIZZA L'OCCHIO ALLE DRAM

La Texas Instruments ritiene di avere i numeri e i prodotti pronti per essere protagonista nel mercato delle memorie Ram dinamiche da 1Mbit. La società ha recentemente fatto conoscere, assieme a questo pensiero, i prodotti con i quali esordirà nel mercato: si tratta di chip in tecnologia Cmos e conformi allo standard dei 20 piedini, in luogo dei 18 scelti dalle industrie nipponiche. Nella interpretazione data a tali differenti prese di posizione prevale l'orientamento che i giapponesi hanno preferito contenere i costi e quindi i prezzi mentre la TI ha preferito tenere conto delle esigenze future degli utenti avallando la loro disponibilità a spendere qualcosa in più in cambio. Il confronto dovrebbe iniziare già nel 1986 per quando la TI si dichiara pronta a consegnare grossi quantitativi. Secondo la società il mercato

delle Ram dinamiche passerà, nel periodo '84-'89, da 3 a 9,2 miliardi di dollari con rilevanti mutamenti nella sua composizione. Nel 1984 il 90% dei chip era organizzato nella forma "X volte per 1" mentre in futuro le prospettive migliori sono per i modelli organizzati "X volte per 4,8 e 9". La Texas Instruments è decisa ad impegnarsi massicciamente nell'area delle Dram in quanto essa prevede che la incidenza di tali chip sul mercato complessivo delle memorie aumenterà dal 52% al 56% entro il 1989 mentre scenderà di un punto (dal 15 al 14%) la quota delle memorie statiche e di tre punti (dal 33 al 30%) quella delle memorie non volatili. Stima altresì che la domanda complessiva delle memorie, aumenterà da 5,8 a 16,7 miliardi di dollari dal 1984 al 1989.

2.610.000 ELETTRONICI

Nelle industrie elettroniche degli Stati Uniti lavoravano a fine 1984 circa 2,61 milioni di persone, il 9,7% in più di un anno prima. I nuovi posti di lavoro creati, ossia, sono stati 230.000, di cui 30.000 nell'ultimo trimestre dell'anno.

Sono dati forniti dal Dipartimento del Lavoro ma condivisi anche dalla Associazione delle industrie elettroniche secondo cui le nuove occupazioni nel settore sono state 820.000 durante l'ultimo quinquennio (+46%). Oggi l'elettronica è il singolo comparto Usa con il maggior numero di occupati. Nei primi mesi del 1985 non sono mancati contrasti: al consolidamento degli organici nei settori del software e della microinformatica si è contrapposta una flessione nel segmento dei semiconduttori, in sintonia con l'andamento ciclico di tale attività.

"Il valore ed il circuito equivalente Insieme e subito..."



Philips PM 6303: il misuratore RCL automatico per definizione."

Proprio così - il PM 6303 non fornisce solo valori e dimensioni di componenti passivi e circuiti RCL. Evidenzia con chiarezza sul display il simbolo del circuito equivalente per identificare immediatamente la caratteristica dominante del componente. Un significativo risparmio di tempo nella valutazione dei componenti sconosciuti. Usare il PM 6303 non potrebbe essere più facile.

Indipendentemente dalle dimensioni e dalla forma del componente si possono eseguire misure ai due terminali oppure 4-wire ed il valore sul display compare in meno di un secondo.

Il funzionamento è completamente automatico.

Per di più, per determinare accuratamente e velocemente tutte le caratteristiche del componente, si può scegliere in un menu di 9 diversi parametri. Questo è il PM 6303.

Per informazioni rivolgersi a

**Philips S.p.A. - Divisione S & I
Strumentazione & Progetti Industriali**
Viale Elvezia, 2 - 20052 Monza
Tel. (039) 3635.240/8/9 - Telex 333343

Filiali:

Bologna tel. (051) 493.046
Cagliari tel. (070) 666.740
Palermo tel. (091) 527.477
Roma tel. (06) 3302.344
Torino tel. (011) 21.64.121
Verona tel. (045) 59.42.77



PHILIPS

STOP NS ALLE DRAM DA 256K

La National Semiconductor non produrrà memorie DRam da 256K ma preferirà ad esse le Eprom da 256K in tecnologia Cmos e le SRam da 64K. La ragione è semplice e l'ha spiegata la stessa società in un comunicato: le prime, dopo i recenti ribassi di prezzo, non offrono più adeguati margini operativi che invece promettono le altre due categorie di memoria. La produzione delle memorie Ram dinamiche da 256K avrebbe dovuto iniziare tra qualche settimana. Secondo alcuni esperti la NS potrebbe addirittura uscire dal mercato di tali chip, fatto salvo i circuiti da 1Mbit, oggetto di valutazione. ■

OLIVETTI: UN IMPERO DI 4.600 MILIARDI

In termini di fatturato consolidato il gruppo Olivetti ha totalizzato nel 1984 un importo di 4.578 miliardi con un aumento del 22,5% rispetto all'anno prima che si riduce al 19,2% al netto dell'interscambio. A formare tali ricavi hanno concorso il fatturato della capogruppo verso il mercato italiano per 1.431,5 miliardi (+21%), le esportazioni verso la At&t per 288,9 miliardi e quelle ad agenti ed altri clienti per 131,4 miliardi (-24,1%) il fatturato delle consociate italiane per 400,7 miliardi (+38,9%) e quello delle consociate estere per complessivi 2.325,5 miliardi (+11,2%). In linea con quanto avvenuto negli ultimi anni, anche nel 1984 la percentuale di fatturato dei prodotti dell'informatica distribuita e automazione dell'ufficio è aumentata raggiungendo il 77,4% del totale rispetto al 73,2% dell'anno precedente. L'utile netto consolidato (compresi i contributi alla ricerca) è assommato a 356 mi-

liardi con un aumento del 20,5%; senza considerare tali contributi l'utile risulta di 324,8 miliardi con uno sviluppo del 73,3%. Il gruppo ha conseguito nel 1984 il più alto livello di autofinanziamento raggiunto in assoluto, risultato che insieme con le consistenti operazioni sul capitale realizzate dalla casa madre hanno consentito la diminuzione dell'indebitamento finanziario netto nonostante l'aumento degli impieghi in capitale circolante connessi alla crescita del fatturato e dell'elevato ammontare degli investimenti in immobilizzazioni e ricerca. Infatti l'indebitamento finanziario netto è sceso a 319,3 miliardi con una riduzione di 406,7 miliardi sul 1983. Le spese per l'attività di ricerca e progettazione hanno assorbito 228,5 miliardi (+22,1%) con un'incidenza del 5% sul fatturato, per la sola capogruppo tali spese sono ammontate a 156,8 miliardi. ■

GOULD AMI SI RISTRUTTURA

L'avventura della Gould nell'area dei semiconduttori, iniziata nel 1982 con l'acquisto della Ami, non si è rivelata a circa tre anni di distanza una operazione delle più riuscite. Durante gli scorsi mesi la Gould ha stanziato un fondo di 150 milioni di dollari per perdite derivanti da una serie di operazioni di smobilizzo ri-

guardanti le attività dei semiconduttori. Tale mercato non sarà abbandonato. Con il mutamento di strategia la Gould Ami conta di riequilibrare i conti già entro l'anno grazie all'apporto dei circuiti custom, uno dei suoi punti di forza e fra i settori ad avere meno risentito della crisi che ha investito il mercato dei chip. ■

I "MAP CHIP"

Li chiamano Map chip. Costituiscono una nuova categoria di circuiti integrati. L'ambiente applicativo per cui si propongono è quello di fabbrica. Li attende il compito di facilitare la comunicazione fra macchina di produzione e/o di controllo attraverso la raccolta e l'invio di dati a computers per elaborazioni complesse e in tempo reale. Si chiamano Map perchè riuniscono in un rettangolo di silicio i programmi del Manufacturing Automation Protocol con il risultato che il costo di realizzazione di sistemi in grado di rispettare e far rispettare tale protocollo scende da un ordine di grandezza di 500 dollari ad uno di 25 dollari, secondo le prime anticipazioni.

L'onere di inaugurare la nuova categoria di chip è di una società sconosciuta: la Industrial Networking, Inc. Si tratta di una piccola joint-venture creata nell'ottobre scorso da General Motors e Ungermann-Brass, due società note ed entrambe interessate al nuovo segmento di mercato. La GM è il primo gruppo a sperimentare i Map chip. In uno dei suoi stabilimenti americani, quello di Pontiac, si sta completando la ristrutturazione di tutto il ciclo produttivo per l'assemblaggio di autocarri. A programma completato tutte le apparecchiature presenti in fabbrica saranno in grado di comunicare fra loro, indipendentemente dalla dislocazione, dall'applicazione e dalla provenienza. Un esperimento pilota o dimostrativo che servirà alla GM per valutare la convenienza all'applicazione interna e per fornire elementi di valutazione a potenziali clienti. ■

1.800 IN MENO ALLA INTEL

Nuovo giro di vite alla Intel. Dopo i 900 licenziamenti operati in febbraio la società ha proceduto durante l'estate al taglio di altri 950 posti di lavoro, tutti negli Usa. L'organico

complessivo della Intel, che ha adottato altre misure di austerità tra cui il congelamento degli aumenti di stipendio fino all'inizio del 1986, è ora di 23.250 unità. ■

È INIZIATA LA CAMPAGNA PROMOZIONALE DELLE DRAM 1MBIT

Nel 1988 la produzione di memorie Ram dinamiche raggiungerà il massimo storico di 2,5 milioni di pezzi per poi flettere, probabilmente in modo vertiginoso come sta accadendo per le DRam da 64 K che quest'anno hanno raggiunto il punto produttivo di picco e entro il 1990 dovrebbero scendere al livello del 1982. Una caduta da poco più di 1.200 milioni di pezzi a un livello di circa 80 milioni di pezzi. Con l'anno prossimo scatterà l'operazione delle DRam di 1Mbit, la cui campagna promozionale è già iniziata, con anticipo sui tempi di effettiva consegna delle stes-

se. Con l'ingresso di questi chip ad elevata densità, prevedono gli esperti della Gnostic Concepts di San Mateo, uno dei santuari di studio dei trend dei semiconduttori, il mercato delle memorie dinamiche raddoppierà come minimo: da un valore di 2,5-3 miliardi di dollari attesi per il 1986 si passerà a un livello prossimo ai 7 miliardi di dollari, con un apporto delle unità da 1Mbit decisamente elevato. La posta in gioco è grande e ciò spiega la strategia di alcune società che in previsione della apertura del nuovo mercato mettono le mani avanti con annunci o la pre-

sentazione di campioni di chip di memoria da 1Mbit, il cui costo si valuta intorno ai 200 dollari. Secondo i ricercatori della Gnostic la griglia di partenza vede allineati ai primi quattro posti altrettanti gruppi nipponici (Fujitsu, Hitachi, NEC e Toshiba), seguiti da un gruppetto di società americane capeggiate dalla At&t, molto aggressiva in questo segmento dove essa intende operare liberamente e dove mira a tagliare per prima il traguardo della produzione su larga scala, e dalla Ibm, che però utilizzerà le DRam da 1Mbit per usi interni, almeno nei primi anni. I giapponesi hanno l'80% del mercato delle memorie dinamiche da 256K e vorrebbero mantenere tale livello di penetrazione anche sul

versante dei nuovi chip, al quale guardano però con rinnovato interesse i gruppi Usa, dopo la sconfitta con le memorie da 256K.

“A nostro avviso, dicono gli esperti della In-Stat Inc. di Scottsdale (Arizona), un'altra azienda che scruta lo scenario dei semiconduttori, la corsa è già stata vinta dai giapponesi. Se lo volessero potrebbero andare fin da oggi il mercato dei chip da 1 megabit. Hanno scelto di soprassedere per sfruttare il più possibile il business delle 256K”. È il caso di ricordare che con la commercializzazione dei chip da 1Mbit a trarre un impulso notevole saranno i sistemi di elaborazione dati, di grafica computerizzata e i sistemi a intelligenza artifi-

ziale la cui fame di memorie è risaputa. Tale impatto ha indotto Siemens e Philips a stringere una specie di santa alleanza finalizzata allo sviluppo di

DRam da 1Mbit (la casa olandese) e da 4Mbit (la casa tedesca) che poi ciascuna produrrà e venderà per proprio conto. ■

L'INFO ITALIANA VALE 7.700 MILIARDI

Secondo il rapporto 1985 dell'Assinform (associazione dei costruttori di macchine, attrezzature per l'ufficio e il trattamento delle informazioni), il valore del mercato dell'informatica italiano è risultato complessivamente, nel 1984, di 7.700 miliardi di lire, con incremento del 25% rispetto al 1983. Il settore hardware, nel quale operano 160 società (di cui 20 produttori), ha fatturato 5.250 miliardi. La domanda degli home

computer è salita dell'80% (634.000 apparecchi installati), mentre il valore del mercato dei personal computer è passato a 415 miliardi di lire (contro 246 miliardi nel 1983). Per quanto riguarda il software, il fatturato complessivo è stato di 2.450 miliardi, di cui 1.900 frazionati tra circa 3.000 software houses e 550 miliardi, da parte di produttori o rivenditori di hardware. ■

STABILIZZATORI ELETTRONICI



Disponibili ora nelle versioni standard da 100, 250, 600, 1000, 2000, 3500, 5000 VA per tensioni variabili in entrata. La stabilità della tensione in uscita a 220 V è $\pm 5\%$.

STATION NO-BREAK POWER UNIT



mod. GR 24-10

Power 100 VA



APEL S.p.A.
Via S. Mongini, 111 - 44030 SERRAVALLE (Fe) ITALY
Tel. (0532) 834581 - 4 linee - Telex 511379 APEL I

L'INCONTRO PIU' IMPORTANTE DEL 1985



RASSEGNA DELL'ELETTRONICA INDUSTRIALE E DELLE APPLICAZIONI INFORMATICHE

VICENZA 1985 10/13 OTTOBRE

CON LA PARTECIPAZIONE DI:

- **NEDA** - National Electronic Distributors Association -
- **ASSODEL**
ADELSY - CELDIS ITALIANA - CLAITRON- COMAPEL - COMPREL
CRAMER ITALIA - DE MICO - ELEDRA - ESCO ITALIANA
INTER REP - INTESI - LASI - REDIST - SILVERSTAR
- **GISI** - Gruppo Imprese Strumentazione Industriale -
- **1^a MOSTRA MSX**

Per informazioni:

ENTE FIERA - 36100 Vicenza - Italy - C.P. 805 - Viale degli Scaligeri - Tel. (0444) 969111 - Telex 481542 FIERVI

NUOVI PRODOTTI

SAB 80286 e SAB 82258: nuove dimensioni nella classe dei 16 bit.

Il processore SAB 80286, grazie all'I/O assistito dal controller "Advanced DMA" SAB 82258 (ADMA), presenta caratteristiche finora impensabili nei microcomputer a 16 bit. Il chip integra in una superficie di appena 70 mm² l'unità centrale (CPU) e la gestione di memoria (MMU) con relativo circuito di protezione, ha una velocità di trasmissione dati cinque volte superiore al SAB 8086 ed è particolarmente adatto per sistemi MC multi-tasking o per impieghi multiutente.

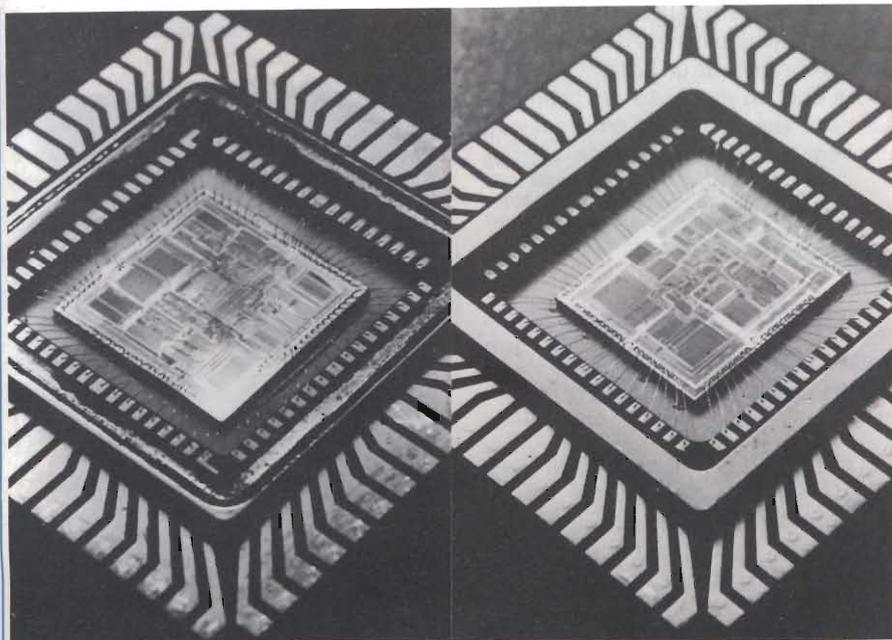
Il SAB 80286, la cui potenza può essere raddoppiata con il controller ADMA SAB 82258, presenta caratteristiche che finora si riscontravano solo nei calcolatori di medie e grandi dimensioni e cioè: velocità di trasmissione dati 8MByte/s, volume di indirizzamento 16 MByte, lunghezza

massima del blocco 16 MByte, quattro canali I/O indipendenti l'uno dall'altro, un canale a scelta che funge da canale multiplex per un massimo di 32 periferiche, concatenamento dati, concatenamento comandi, diramazioni condizionate del programma canali, operazioni di comparazione/ricerca, traduzione dati durante la trasmissione.

Il SAB 82258, integrato su un chip di 64 mm², può essere combinato con altri microprocessori come il SAB 8086 ed il SAB 80186. La famiglia dei SAB 80286 è stata completata col SAB 82284 (generatore di clock), il SAB 82288 (controller di bus) e il SAB 82289 (arbiter di bus). Il SAB 82258 è già disponibile. Gli altri componenti sono stati realizzati gradualmente primo semestre 1985.

SIEMENS ELETTRA S.p.A.
Via Fabio Filzi, 25/A
20124 Milano
C.P. 10388
Tel. 02/6248

Rif. 1



COMPONENTI

Circuiti integrati Ethernet ad alto rendimento

Una serie di circuiti integrati Ethernet, di tipo standardizzato, attualmente disponibile da parte della AMD, semplifica enormemente la connessione fra un microcomputer o minicomputer e una rete locale.

Il controllore del sistema di rete locale Am7990 per l'Ethernet (LANCE) e l'adattatore di interfaccia seriale (SIA) Am7992A, assieme, fanno fronte a tutte le esigenze del sistema di rete nelle applicazioni a media velocità (10 Mbits al secondo).

Questa serie di circuiti integrati è compatibile con IEEE 802.3, che è lo standard industriale di Ethernet.

La serie di circuiti integrati Am7990/7992A offre la gestione del buffer tale da ridurre sostanzialmente il carico dell'unità centrale di elaborazione (CPU).

L'interfaccia di bus a 16 bit dei circuiti integrati è compatibile con le famiglie di microprocessori iAPX86, 68000, Z8000, e LSI-11.

La concatenazione automatica dei dati riduce anche la dimensione della memoria ed il filtraggio del rumore sovrapposto al segnale, riduce al minimo falsi avvisi ed assicura una data handling senza errori. In aggiunta a quanto previsto dalle specifiche standard IEEE 802.3 di Ethernet, l'Am7990 (NMOS) LANCE offre prestazioni più complete di un qualsiasi altro controllore di rete locale.

L'Am7990 non soltanto realizza tutte le funzioni del livello di collegamento per l'Ethernet ma provvede anche una interfaccia flessibile col CPU.

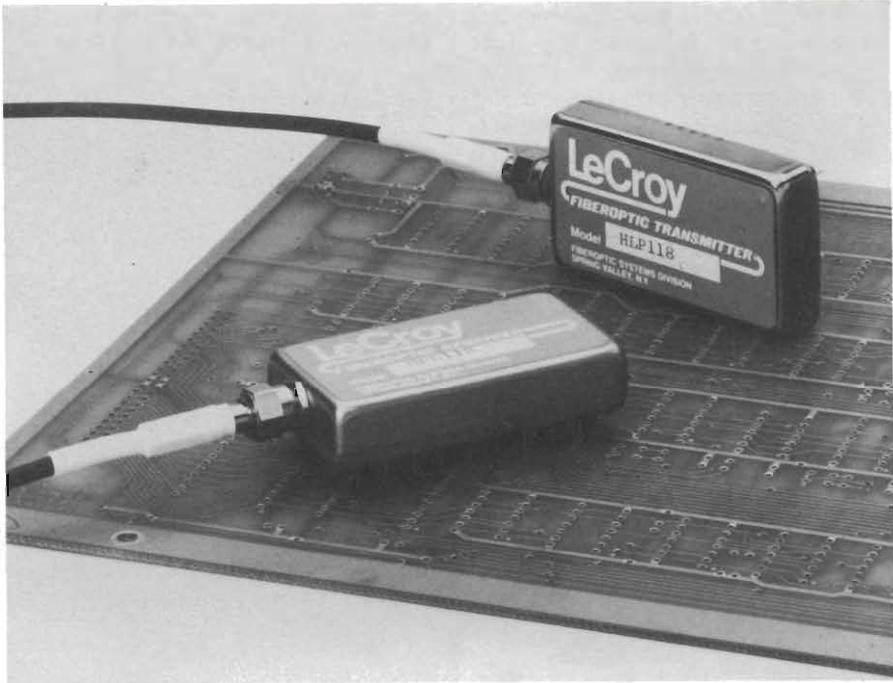
L'indirizzo lineare a 24 bit permette l'indirizzamento diretto di memoria (DMA) entro l'intero spazio di memoria dei principali microprocessori da 16 bit.

Il LANCE Am7990 si interfaccia sia con bus di dati multiplessati che demultiples-

COMPONENTI

ad un MHz. alla distanza di un chilometro. La differenza col precedente sistema sta nella bidirezionalità di lavoro e nella possibilità di controllo via computer tramite standard CAMAC corrispondente allo IEEE 583.

L'ultimo strumento presentato è una UART per controllo CAMAC. Lo standard CAMAC, rendendo possibile la interscambiabilità modulare più completa ed il controllo via computer, sta rapidamente crescendo di importanza non più solamente all'interno dei centri di ricerca, bensì nell'industria, dove i controlli di processo e la stessa ricerca si fanno sempre più necessari. La LeCROY, appunto in questa ottica, produce il 5211 in grado di controllare a distanza, via fibra ottica, una RS422, fino alla distanza di 2 chilometri.



LeCROY RESEARCH SYSTEMS s.r.l.
Via Roccaporena, 58
00191 Roma
Tel. 06/3200646
TLX 621501 LeCROY

Rif. 4

Programma di qualificazione Hi-Rel per i dispositivi della famiglia CD4000B

È in corso di svolgimento alla RCA Solid State un impegnativo programma teso a qualificare per applicazioni Hi-Rel 23 dispositivi logici appartenenti alla nota famiglia CD4000 B. Tale programma qualificherà alcuni c.i. standard nelle classi B e S, secondo la normativa MIL-M-38510, per la loro inclusione nella QPL (Qualified Products List). Tale riconoscimento è previsto entro il 1985.

Tali dispositivi in corso di qualificazione sono le versioni "B" dei medesimi dispositivi della serie "A" già presenti nella QPL classe B. Poiché i dispositivi della serie "B" offrono prestazioni migliori, ci si aspetta che sostituiranno quelli della vecchia serie "A" nella maggior parte dei progetti esistenti ed in tutti quelli nuovi. I dispositivi CMOS ad alta affidabilità della serie CD4000B vengono trattati e controllati secondo le richieste della norma MIL-M-38510; le versioni di classe S sono inoltre protette dalle radiazioni (radia-

tion hardened) per impieghi aerospaziali. La RCA è attualmente il solo produttore che abbia dei dispositivi logici CMOS sulla QPL classe S RAD Hard.. Tutti i 23 nuovi tipi saranno disponibili nelle versioni sia per la classe B che per la classe S. Tra i dispositivi in attesa di qualificazione vi sono delle porte (CD4001, 4002, 4023, 4025), flip-flop tipo D (CD4013), shift-register (CD4014, 4015) e buffer (CD4049, 4050).

RCA S.p.A.
Divisione Semiconduttori
Viale Milanofiori, L1
20089 Rozzano (MI)
Tel. 02/8242006

Rif. 5

Nuovi decoder/driver CMOS per LCD a 4 digit

La RCA Solid State ha recentemente aggiunto alla sua famiglia di c.i. display-driver due versioni di un decoder/driver CMOS per display di 4 cifre a cristalli liquidi. Entrambi i tipi contengono tutta la circuiteria necessaria per il pilotaggio non multiplato di un LCD standard con 4 cifre a 7 segmenti in applicazioni quali

indicatori digitali, calcolatrici, cruscotti per automobili e pannelli di controllo di apparecchiature per uso civile. Entrambe le versioni sono disponibili in due modi di funzionamento: il CD22104 accetta un segnale binario e lo decodifica in una uscita esadecimale mentre il CD22104A dà un'uscita decimale. Parimenti il CD22105 dà un'uscita esadecimale ed il CD22105A un'uscita decimale. All'interno del chip di ogni tipo è presente una ROM che decodifica i 4 dati in ingresso in un'uscita a 7 segmenti, decimale o esadecimale, che pilota lo LCD. Un'ulteriore differenziazione tra i dispositivi consiste nel modo in cui gli ingressi di selezione cifra (digit select) vengono impiegati per accedere ad ognuna delle 4 cifre del display. I CD22105 e 105A permettono un facile interfacciamento con un microprocessore; questi due tipi impiegano un latch a 2 bit, controllato da due ingressi di chip-select, per la selezione della cifra desiderata. Nei tipi CD22104 e 104A sono invece presenti quattro ingressi di selezione cifra che comandano direttamente i latch delle singole cifre. Entrambe le versioni generano quattro gruppi di segnali di pilotaggio dei 7 seg-

COMPONENTI

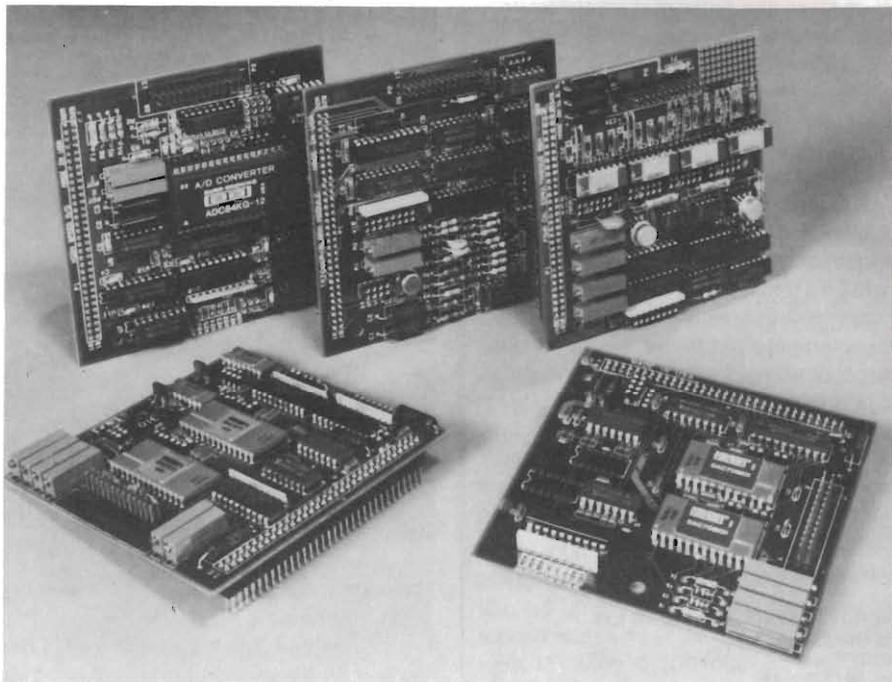
menti componenti le cifre ed il segnale di pilotaggio del pannello posteriore del display; questo, derivato da un oscillatore contenuto nel chip, è comune alle 4 cifre. Un opportuno piedino di I/O permette la sincronizzazione tra vari dispositivi per la composizione di display aventi un maggior numero di cifre.

I dispositivi CD22104/104A sono compatibili pin-to-pin con gli equivalenti IC-M7211/11A della Intersil ed i CD22105/105A sono ugualmente equivalenti agli ICM7211M/11AM.

I CD22104/104A e CD22105/105A sono racchiusi in un contenitore plastico a 40 piedini dual-in-line e funzionano con temperature comprese tra -20 e +70 gradi C. La tensione di alimentazione consigliata è di 5 V, ma entrambe le versioni accettano tensioni fino a 6 V.

RCA S.p.A.
Divisione Semiconduttori
Viale Milanofiori, L1
20089 Rozzano (MI)
Tel. 02/8242006

Rif. 6



Nuovi moduli della serie PCI-20000 per applicazioni ATE

BURR-BROWN continua ad espandere la linea del PCI-20000, la serie di moduli per Personal Computer.

I nuovi moduli eseguono le seguenti funzioni: sample and hold simultaneo; acquisizione dati alta velocità; allarmi a trigger; uscite analogiche a 16 bit di risoluzione; modulo contatore, timer.

PCI-20017M-1: è un nuovo condizionatore di segnale che consente di effettuare il sample/hold simultaneo su 4 canali; ciascuno canale contiene un amplificatore a guadagno programmabile.

PCI-20019M-1: modulo di acquisizione dati alta velocità (tempo totale di conversione 11,5 nsec), 12 bit di risoluzione, 8 canali single-ended consente di acquisire segnali fino a 50 KHz.

PCI-20020M-1: modulo di trigger/allarme per monitoraggio di uno o due canali; genera un segnale d'uscita digitale quando si verifica una delle quattro condizioni programmate; segnale al di sotto della soglia, al di sopra della soglia, tra i limiti, al di fuori dei limiti. Il valore della soglia può

essere selezionato tra $\pm 10V$ con una risoluzione di 8 bit.

PCI-20006M: modulo di uscita analogica, 16 bit di risoluzione, 0.003% di linearità, 8 usec di settling time e 10V nsec di slew-rate.

BURR-BROWN International s.r.l.
Via Zante, 14
20138 Milano
Tel. 02/506.52.28 - 506.27.17

Rif. 7

Nuovo attenuatore fisso per fibre ottiche

L'Anritsu, (rappresentata in Italia dalla ditta Vianello S.p.A.), leader nella produzione di strumenti per le misure sulle fibre



ottiche, presenta l'attenuatore ottico MP910A.

Si tratta di un attenuatore fisso che utilizza un filtro ad assorbimento che garantisce un alto grado di precisione e stabilità.

Particolarmente adatto per applicazioni OEM, lavora a 850nm e viene fornito con valori di attenuazione da 3 a 40dB.

La precisione è garantita per temperature da 5 a 40 gradi C.

Il connettore standard è l'FC, ma a richiesta possono essere forniti altri tipi di connettori (esempio: Diamond).

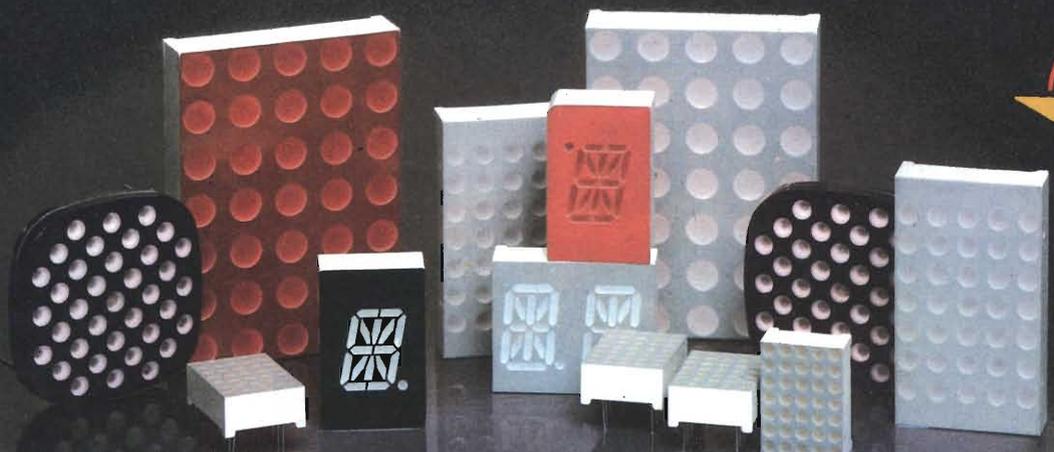
Vianello S.p.A.
Via Tommaso da Cazzaniga, 9/6
20121 Milano
Tel. 65.96.171

Rif. 8

Scheda di espansione, trasforma Personal Computer in analizzatore di stati logici 32 bit.

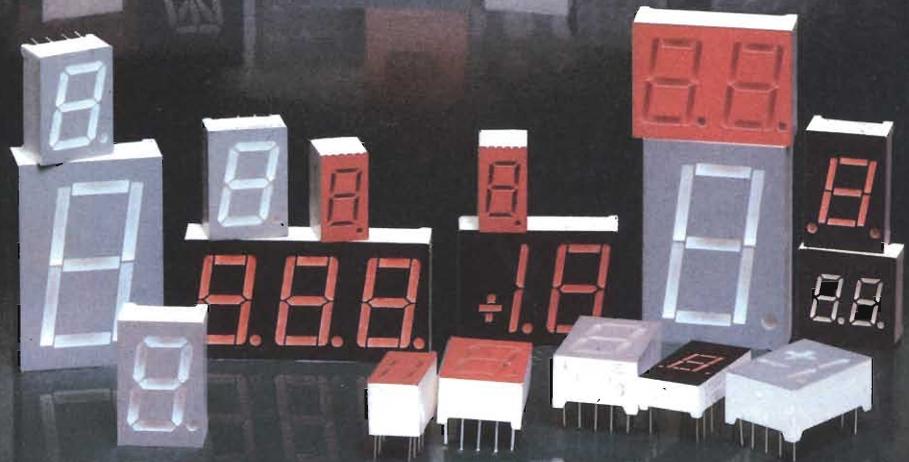
PCI-4304-1 si inserisce negli slot di espansione di un Personal Computer IBM o compatibile e lo trasforma in un potente analizzatore di stati logici a 32 bit completo di memoria e disk drive, ideali per appli-

IL NUOVO LEADER DELL'OPTOELETTRONICA



Display Alfanumerici singoli e doppi.
Display a matrice di punti nelle versioni da 0,3''- 0,7''- 1,2''- 2'' e Custom.

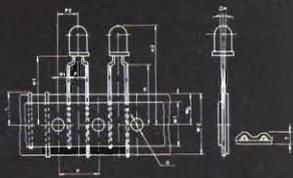
Tutti i display singoli e doppi
nelle versioni da 0,3'' a 1,2''
anche a bassa corrente di
lavoro.
Se utilizzate correnti inferiori
a 10 mA la tecnologia GaP
della Liton Vi permette di
ottenere luminosità uguale a
quella ottenuta con i normali
display con corrente
standard.



NEW



Bargraph e Big Lamps
e oggi anche i Led standard
da 3 Ø e 5 Ø nastrati per
inserzione meccanica.



AGENTE ESCLUSIVO PER L'ITALIA



Via Mosè Bianchi, 103 - 20149 Milano
Telefono: (02) 464582 - 4988805 Telex: 325074 PANELK

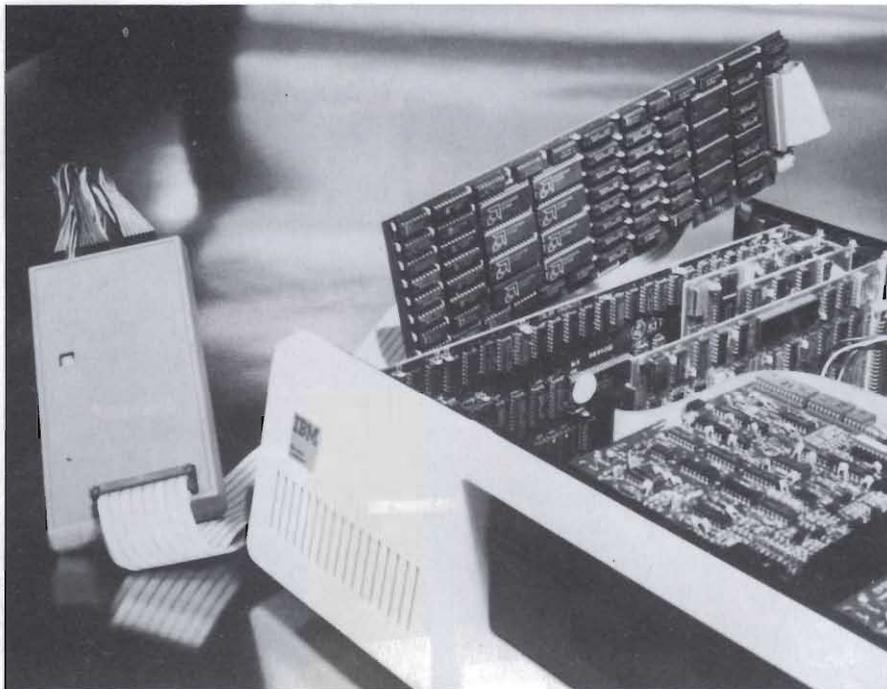
**AGENTE
DISTRIBUTORE**

- **PRAVISANI Giacomo**, Via Arsa 6, 35100 Padova.
Tel. 049/614710
- **E.C.R. di Ritella Snc**, Via G. Cesare 17, 10154 Torino.
Tel. 011/858430-278867
- **EMMEPI ELETTRONICA Sdf**, Via Fattori 28/D, 40133 Bologna.
Tel. 051/382629

- **PANTRONIC Srl**, Via M. Battistini 212/A, 00177 Roma.
Tel. 06/6273909-6276209
- **ARCO ELETTRONICA Srl**, Via Milano 22/24, 20083 Gaggiano.
Tel. 9086297-9086589
- **MECOM Srl**, Via Ognissanti 83, 35100 Padova. Tel. 049/655811
- **ALTA Srl**, Via Matteo di Giovanni 6, 50143 Firenze.
Tel. 055/712362-714502
- **I.E.C. Sas**, Via Fiasella 10/12, 16121 Genova. Tel. 010/542082
- **ADIMPEX Srl**, Zona Ind. Cerretano, Via Iesina 56, 60022 Castelfidardo
Ancona. Tel. 071/78876-780778

ADW Studio

COMPONENTI



cazioni come: analisi hardware, sviluppo software, ATE.

Il PCI-4303-1 consente il monitoraggio dei nodi del sistema e dei canali di I/O, ottimizza i codici, esegue analisi interattiva stato/tempo permettendo di integrare circuiti e codici.

Questo versatile analizzatore di stati logici è a complemento della serie PCI-2000 destinata da applicazioni ATE. Il PCI-4304-1 comprende una scheda plug-in, cavo piatto e un instrument-pod che si estende dal Computer al software operativo e una serie di sonde colorate.

BURR-BROWN International s.r.l.
Via Zante, 14
20138 Milano
Tel. 02/506.52.28 - 506.27.17

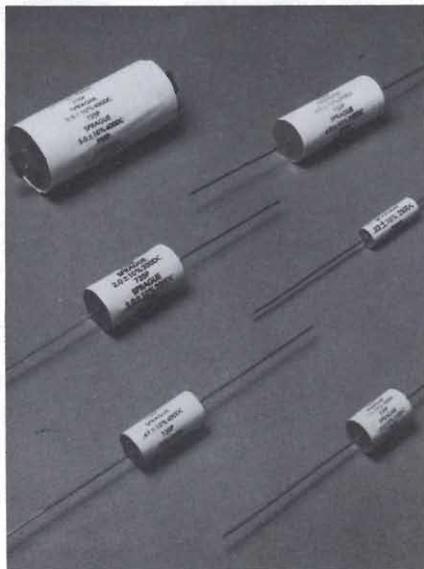
Rif. 9

Condensatori in polipropilene metallizzati per alimentatori switching tipo 735P

I condensatori tipo 735P "White jacket metfilm L" sono stati progettati specialmente per filtri di ingresso ad elevata performance, bloccaggio di corrente conti-

nua ed applicazioni come filtri di uscita negli alimentatori switching ad alta frequenza più avanzati.

I parametri di progetto del condensatore sono stati ottimizzati per offrire bassa induttanza, bassa ESR ed elevata corrente di ripple nel campo di frequenza da 20 a 100 Hz. L'involucro esterno è del tipo



"Flame retardant" e le estremità sono chiuse con resina epossidica. Sebbene siano molto robusti il loro peso è molto ridotto. Il dielettrico in polipropilene metallizzato consente una elevata resistenza di isolamento ed una ottima stabilità di capacità in funzione del tempo e della temperatura.

La costruzione ad elettrodi sporgenti con metallizzazione pesante ed il metodo di realizzazione dei terminali ne fanno una serie di condensatori ad alta affidabilità pur funzionando con valori di corrente di 15 AMP (per il tipo con terminali a filo) fino a 30 AMP (per i tipi con terminali a staffa). I condensatori tipo 735P standard vengono forniti con tensioni di lavoro di 100 - 200 e 400 VDC, capacità da 1 a 30 uF e possono funzionare alla tensione massima nella gamma di temperatura $-55^{\circ}\text{C} \pm 105^{\circ}\text{C}$.

A richiesta è fornibile il bollettino tecnico che contiene esaurienti informazioni in merito al funzionamento in AC con indicazioni sulla corrente di ripple 100KHz. Questi dati, elencati nelle tabelle degli standard ratings, consentono una facile scelta per ogni applicazione specifica.

SPRAGUE ITALIANA S.p.A.
Via G. De Castro, 4
20144 Milano
Tel. 02/4987891

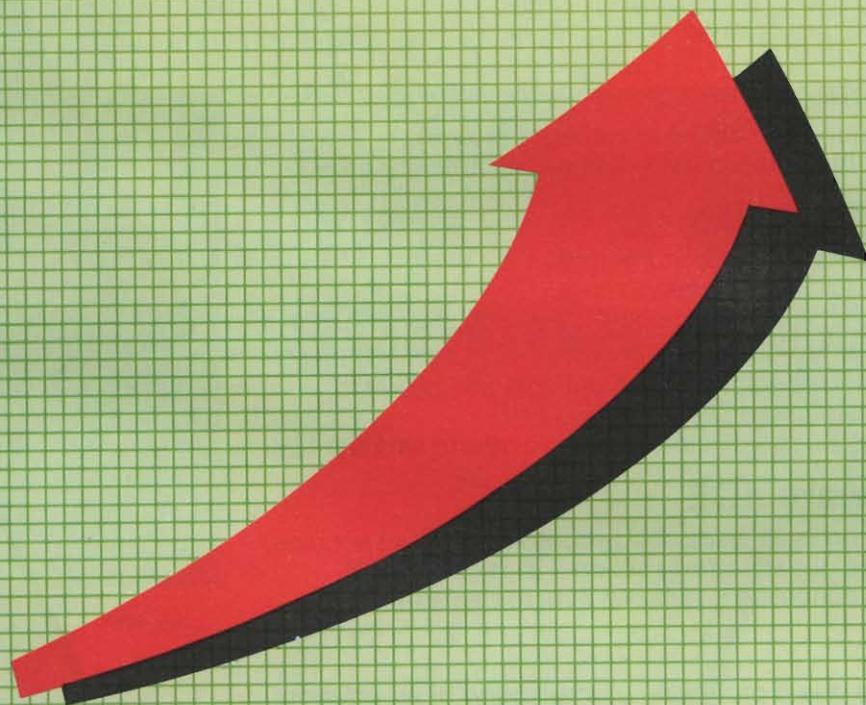
Rif. 10

Linee di ritardo miniatura a costante concentrata in custodia "single in line" tipo 62Z.

Le linee di ritardo miniatura a costante concentrata tipo 62Z sono elettronicamente compatibili con la maggioranza dei circuiti DTL e TTL.

Stabili e precise, funzionano per tempi di ritardo totale da 1 a 250 nsec; 5 o 10 terminali consentono di ottenere i tempi intermedi ad intervalli regolari. Tipi standard sono forniti nelle versioni con impedenza di 50 ohm - 100 ohm - 200 ohm. È possibile collegare in cascata più dispositivi aventi la stessa impedenza. Le linee di ritardo tipo 62Z hanno la compensazione interna per incrementare la risposta all'impulso con un elevato tempo di salita su tutte le uscite.

Gli abbonati alle riviste del gruppo JCE sono in continuo aumento



e le ragioni sono valide

Si spende meno. Si è protetti da eventuali aumenti nell'anno. Si riceve un regalo. Si ottengono sconti su libri e software JCE. Si ricevono le riviste a casa in anticipo. Il reintegro dei numeri è gratuito.

Si è sicuri di avere tutti i numeri dell'annata. Si accede più rapidamente alla consulenza. Si dà forza all'unione rivista/lettore nel cordiale colloquio, teso all'accrescimento della conoscenza tecnica. E si è sempre amici!!!

Gli abbonati '86 hanno diritto a sconti,

Abbonarsi a Selezione

Al risparmio immediato si aggiungono altri due vantaggi evidenti: un omaggio esclusivo e lo sconto sull'acquisto di libri e di software JCE.

Subito un omaggio esclusivo

A tutti gli abbonati a Selezione sarà inviato in omaggio L'Agenda settimanale 1986 firmata Selezione.

Sconto 25% sui libri JCE

Gli abbonati usufruiscono di uno speciale sconto del 25% per acquisto, attraverso posta, dei libri del catalogo JCE. L'offerta scade il 31 dicembre '85: dopo di allora lo sconto offerto sarà del 15%.

Sconto 25% sul software JCE

Analogamente ai libri, l'abbonato usufruisce dello sconto del 25% su acquisto postale di software JCE. Anche questa offerta scade il 31 dicembre '85 dopo di che all'abbonato sarà concesso il 15% per il resto dell'anno.

Sconto particolare

Tutti coloro che si abbonano a due o più riviste usufruiscono di un ulteriore considerevole sconto.

Ecco nella tabella sottostante le tariffe per gli abbonamenti cumulativi.

2 riviste	L. 5.000 in meno sulla somma dei due abbonamenti
3 riviste	L. 10.000 in meno sulla somma dei tre abbonamenti
4 riviste	L. 15.000 in meno sulla somma dei quattro abbonamenti
5 riviste	L. 25.000 in meno sulla somma dei cinque abbonamenti

Abbonarsi è facile

Per abbonarsi è sufficiente effettuare il versamento attraverso il bollettino postale inserito in ogni rivista JCE.

Il bollettino è predisposto per abbonamenti ad una o più riviste.

A versamento effettuato, l'abbonamento è automaticamente in atto.

L'abbonamento scade a dicembre 1986.

Chi si abbona durante l'anno, riceverà i numeri arretrati editi a quel momento dall'inizio dell'anno in corso.



a Selezione tariffe agevolate e...



la pratica ed elegante
agenda settimanale
in omaggio

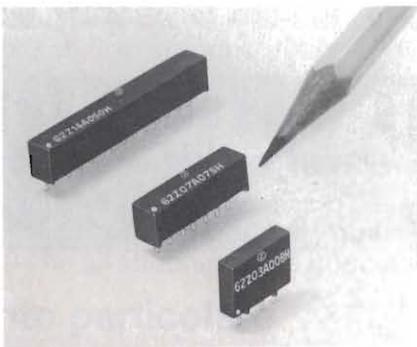
**Abbonarsi
per un anno
a Selezione
costa
L. 49.500**

COMPONENTI

La tolleranza sul tempo totale è $\pm 5\%$. La temperatura di funzionamento è da 0°C a 70°C; il coefficiente di temperatura è 100 ppm/°C. La tensione massima di lavoro è 50VDC e la resistenza di isolamento è minimo 1000 Mohm. Le linee di ritardo tipo 62Z sono componenti versatili e molto robusti che nella loro versione in resina con piedini SIL consentono l'ottimizzazione dello spazio sul circuito stampato. Vengono fornite in 3 configurazioni circuitali standard: 3 piedini (senza presa intermedia), 7 piedini (5 prese intermedie) e 14 piedini (10 prese intermedie). La Sprague può inoltre fornire linee di ritardo SIL plastiche su richiesta speciale con tempi di ritardo totali da 1 a 350 nsec ed impedenza tra 50 e 350 ohm. Possono inoltre essere fornite nella gamma di temperatura estesa -55 + 125°C.

SPRAGUE ITALIANA S.p.A.
Via G. De Castro, 4
20144 Milano
Tel. 02/4987891

Rif. 11



Sistema modulare VME-bus MOTOROLA per lo sviluppo hardware e software

Il sistema MVME315 è un sistema modulare destinato al mercato in rapida espansione del VMEbus.

Esso rappresenta la configurazione di partenza per ottenere un sistema grazie al quale l'ingegnere progettista può raggiungere l'applicazione finale più rispondente alle sue esigenze non solo attuali ma anche future, tramite l'aggiunta di altri moduli VME.



Uno dei vantaggi del sistema MVME315 è che esso viene fornito completo di VER-SAdos, un sistema operativo in tempo reale, multiutente e multitask.

Le utilities di questo sistema operativo includono un Editor indipendente dal tipo di terminale video, un macro assembler strutturato per MC68000 e un debugger simbolico.

La configurazione hardware del sistema comprende una scheda di CPU con MC68000, una scheda da 512-Kbytes di memoria RAM dinamica, un controller intelligente per memoria di massa, un disco Winchester da 12-Mbytes su cui risiede il sistema operativo, un floppy disk da 655-Kbytes per il backup e uno chassis, a 9 soliti, completo di alimentatore. Sei di questi slots sono a disposizione dell'utente per ulteriori implementazioni.

Come opzione sono disponibili linguaggi ad alto livello quali Pascal e Fortran.

Motorola S.p.A.
Divisione Semiconduttori
V.le Milanofiori-Stabile C2
20094 Assago (MI)
Tel.: 02/82.42.021

Rif. 12

Un nuovo modulo VMEbus per I/O parallelo

Una nuova scheda VMEbus è stata di recente annunciata da Motorola: la scheda di input/output parallelo, l'MVME340, usa tre suoi integratori VLSI MC68230. Sono disponibili 64 linee sul connettore P2 del bus VME; di queste 48 possono essere programmate singolarmente come input o output per mezzo di registri di

direzione dei dati; 8 linee sono disponibili per l'handshake e le rimanenti 8 possono essere usate sia come I/O che come linee dedicate ai timers.

Sulla scheda sono disponibili tre timers a 24-bit in grado di essere programmati indipendentemente.

È anche possibile raggruppare insieme più linee per eseguire trasferimenti molto veloci di dati in parallelo. L'MVME340, infatti, consente di avere a disposizione per esempio sei canali a 8-bit oppure tre canali a 16-bit o qualsiasi altra combinazione.

I drivers per le linee I/O sono conformi alle specifiche elettriche dello standard IEEE488 (1975).

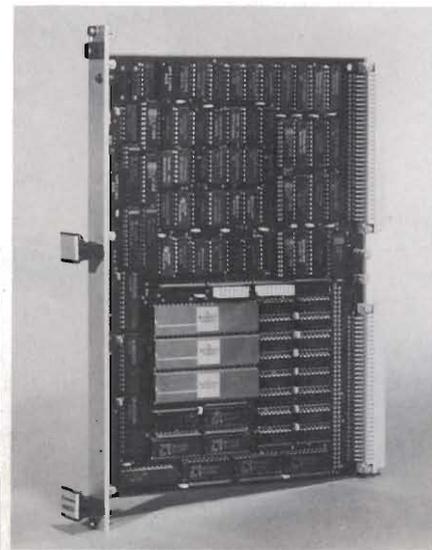
L'MVME340 ha tre generatori di interrupt su scheda e occupa uno spazio di indirizzamento di 128-bytes.

Le applicazioni del nuovo modulo includono tutti i tipi di controlli industriali, acquisizione dati, collegamenti fra calcolatori, collegamenti di stampanti (tipo Centronics) ed altri.

L'MVME340 è stato progettato e viene costruito in volumi nello stabilimento della Motorola Microsistemi di Monaco di Baviera (Germania Ovest).

Motorola S.p.A.
Divisione Semiconduttori
V.le Milanofiori-Stabile C2
20094 Assago (MI)
Tel. 02/82.42.021

Rif. 13



Le riviste JCE ti informano di più, ma



ti costano di meno

Selezione
 abbonamento annuo L. ~~54.000~~ L. 49.500

La rivista di elettronica professionale più diffusa in Italia tra i tecnici e gli operatori del settore. In dono agli abbonati una elegante agenda settimanale.
 Prezzo di copertina L. 4.500

Sperimentare
 abbonamento annuo L. ~~54.000~~ L. 49.000

La rivista di elettronica applicata e di computer. Si rivolge agli amatori appassionati sia della progettazione elettronica, che della programmazione informatica. In dono agli abbonati un giubbotto antivento firmato ATARI Computer.
 Prezzo di copertina L. 4.500

EG Computer
 abbonamento annuo L. ~~48.000~~ L. 39.000

Rivista di home e personal computer. Si rivolge agli appassionati ai prodotti della piccola informatica. In dono agli abbonati uno splendido portafoglio da vela riportante sul dorso il marchio di EG Computer.
 Prezzo di copertina L. 4.000.

Cinescopio
 abbonamento annuo L. ~~54.000~~ L. 49.200

La rivista di service più diffusa tra gli installatori di impianti di ricezione teleradiofonica. Accoglie una estesa rubrica dedicata all'installazione di antifurti. In dono agli abbonati il libro "L'ITALIA DELLE TV LOCALI. Atlante guida per il tecnico e l'installatore".
 Prezzo di copertina L. 4.500

Progetto
 abbonamento annuo L. ~~42.000~~ L. 35.000

La rivista dedicata totalmente alle classiche applicazioni di elettronica. Si rivolge ai progettisti, ai CB, ai radioamatori e gli appassionati di Hi-Fi. In dono agli abbonati la scatola di montaggio di un Microtrasmettitore FM che consente di far sentire la propria voce sulla gamma FM.
 Prezzo di copertina L. 3.500.

Attenzione agli sconti particolari
 per chi si abbona a due
 o più riviste.

COMPONENTI

c t x - E : Interfacce con Buffer di Memoria per stampanti EPSON

La famiglia di cavi-interfaccia c t x 1 - 3 atta rispettivamente ai collegamenti del tipo serie-serie, serie-parallelo e parallelo, già distribuita con successo dalla ditta Micro Nord di Bolzano, è stata ulteriormente ampliata delle due versioni c t x 2.E (seriale) e c t x 3.E (parallelo). Queste versioni nuove, le c t x - E, eseguono la funzione da Buffer sia per il plotter grafico della IBM, ma soprattutto per le stampanti EPSON, serie Rx, Mx e Fx. Il montaggio non presenta alcuna difficoltà: nello slot apposito c'è spazio per la scheda c t x - E che viene fissata con tre viti. La scheda, o meglio i tasti di comando, p. es. CLEAR, sporge leggermente dalla stampante.

Le versioni c t x - E non richiedono alimentatori a parte come in genere tutte le EPSON, e quindi esse hanno un prezzo sensibilmente inferiore rispetto alle versioni c t x 1 - 3.

Le caratteristiche tecniche per le c t x - E sono rimaste le stesse:

* memoria espandibile fino a 64 KB (solo con il modello superrapido HI-PRINT è possibile avere una memoria maggiore)

* max. in entrata 38.400 Baud

* max. in uscita verso la stampante: 4.000 caratteri/sec.

* nella versione seriale, la c t x 2.E, i fili con dei spinotti, tipo "press in", sono lasciati liberi per poter dare a loro la configurazione ideale per il calcolatore a disposizione.

MICRO NORD
Via Segantini, 18
39100 Bolzano
Tel. 0471/30.1.44

Rif. 14

Nuovi condensatori al tantalio

La KEMET - UNION CARBIDE ha presentato una nuova serie di condensatori al tantalio MOLDED T322 e T323 (versione militare).

I condensatori sono presentati su sei dimensioni dall'A all'F con capacità da 0,1 a



330 μ F e tensioni di 2-4-6-10-15-20-25-35 e 50 V VDC.

Le dimensioni e la forma sono state particolarmente curate per l'inserzione automatica ad alta velocità e offrono un rapporto capacità-volume particolarmente elevato pur mantenendo eccellenti caratteristiche elettriche.

La corrente di fuga è stata ridotta in modo notevole rispetto alla serie T310 precedente. Il package è plastico molded di colore ocra e è marcato a laser.

Le applicazioni vanno dal disaccoppiamento, al by-pass, al filtraggio in computer, data processing, telecomunicazioni e in altre applicazioni industriali.

La serie T323 è qualificata alla MIL-C49137 (CX01-CX05).

DIMAC ELETTRONICA s.r.l.
Via S.M. delle Selve, 4
20046 Biassono (MI)
Tel. 039/491445-491514

Rif. 15

RAM dinamica a colonna statica in CHMOS a 64K x 4

La Intel Co. ha presentato una RAM dinamica (DRAM) a colonna statica in CHMOS a 64K x 4. La 51C259 è l'ultima novità nell'ambito di una linea di RAM dinamiche a 256 K, di cui le prime vennero presentate nel giugno del 1984.

I componenti vengono costruiti secondo il processo CHMOS della Intel, mediante il quale si ottengono chip con prestazioni più elevate, minor consumo di potenza e una maggiore resistenza ad errori di software rispetto ai componenti fabbricati secondo i processi NMOS e CMOS.

Le DRAM a 256 K in CHMOS sono particolarmente adatte per gli impieghi a bassa potenza, come i computer portatili, e le applicazioni con elevata larghezza di banda, come la grafica e l'elaborazione di segnali digitali. La struttura a 64K x 4 consentirà l'ulteriore ampliamento delle applicazioni. Le DRAM a 64K x 4, dell'ampiezza di 4 bit, ridurranno le dimensioni minime della memoria nei piccoli sistemi operativi.

La DRAM a 64K x 4 dell'Intel sarà disponibile in due versioni: la 51C259H, che sfrutta in modo particolare i vantaggi dell'elevata larghezza di banda della tecnologia CHMOS, e la 51C259L, che pone l'accento sulle esigenze delle applicazioni a bassa potenza.

La nuova DRAM in CHMOS è superiore a prodotti simili che utilizzano altre tecnologie. Ad esempio, la 51C259L offre una capacità di memoria quattro volte maggiore, ad un costo per bit minore della metà, rispetto alle RAM statiche in CMOS. La conservazione dei dati richiede una capacità di 230 microampère: un vantag-

COMPONENTI

gio significativo per i produttori di apparecchiature portatili, che desiderano una maggiore densità di memoria senza che le dimensioni e il costo del componente aumentino sensibilmente.

Rispetto alle DRAM a 64K x 4 costruite secondo processi NMOS, il nuovo componente della Intel offre una larghezza di banda due volte maggiore (per memorizzazione e recupero dati più veloci), poiché impiega una tecnica nota come modo a colonna statica. Tale caratteristica assume un valore particolare in applicazioni come la grafica sofisticata (ad

esempio nel design con l'ausilio di computer) o l'elaborazione di segnali digitali, ove si richiedono tempi di ciclo inferiori a 100 nanosec.

Fino ad oggi, molte di queste applicazioni si sono avvalse di RAM statiche veloci; la nuova DRAM a colonna statica in CHMOS offre un tempo di ciclo veloce con una densità molto più elevata e ad un costo minore.

INTEL CORPORATION ITALIA S.p.A.
Milanofiori - Palazzo E
20090 Assago (MI)
Tel. 02/82.44.071

Rif. 16

**La National annuncia
il primo regolatore di tensione
monolitico "Low Dropout"
da 1.5 A dell'industria**

È disponibile, oggi, dalla National Semiconductor un regolatore di tensione positivo da 1.5 Ampère, caratterizzato da una caduta diretta (Drop Out) di soli 0.65 volt. Questo nuovo regolatore, chiamato LM2940CT-5.0, è caratterizzato con una corrente d'uscita di oltre un ampère. L'elevata corrente d'uscita, riunita alla

**ANALIZZATORE DI SPETTRO
CONTROLLATO A MICROPROCESSORE
modello 8500 A**

Completamente rinnovato il nuovo analizzatore di spettro 8500 A della PMM/CMR con l'introduzione della nuovissima tecnica dei tasti-funzione a menù variabile, che rendono facile l'operatività anche di una macchina pur complessa come quella sviluppata dal Laboratorio Metrologico della PMM di Albenga.

L'apparato è in grado di gestire direttamente una stampante a canale parallelo ed è completamente controllabile in tutte le sue funzioni da computer esterno con interfaccia IEEE 488 consentendo misure automatiche.

L'analizzatore 8500 A, considerato il suo basso costo, trova il suo migliore impiego per misure di campo (alim. Dc) per controlli di produzione in automatico e presso laboratori Controllo Qualità, per programmi particolari, anche automatici, come ad esempio Radiodisturbi, utilizzando i filtri IF ed i rivelatori normalizzati CISPR, di cui l'apparato è dotato di serie.

L'analizzatore di spettro in questione è completamente sintetizzato per cui ogni punto dello schermo è un canale radio, riferito in frequenza al campione interno, letto alla velocità di 500 μ s/step.

L'errore di ampiezza è stato ulteriormente ridotto a soli ± 1 dB, grazie ad una elaborata routine di autocalibrazione installata a software.

La banda coperta è 10 kHz/1.200 MHz con estender opzionali 2/3 GHz ponti radio e 11/12 GHz TV SAT, in bande di circa 1 GHz.

Una tecnologia italiana evidentemente di avanguardia che, quanto a prestazioni e prezzo, non teme confronti.

Per informazioni:
PMM Costruzioni Elettriche
17030 LAMPOCHIESA Tel. 0182/20346



Per informazioni indicare Rif. P. 11 sul tagliando

STRUMENTAZIONE

bassa caduta diretta, rende il LM2940CT-5.0 particolarmente interessante per applicazioni nelle quali la tensione in ingresso è di uno o due volt superiore a quella d'uscita. Il LM2940CT-5.0 è compatibile "pin-to-pin" con le versioni similari NPN (LM340T-5.0 e LM7805CT); la precisione della tensione d'uscita è garantita entro $\pm 3\%$ a 25°C.

Questo regolatore è ideale per applicazioni ove vengono utilizzate batterie o anche nelle automobili; per quest'ultima applicazione, il LM2940CT-5.0 può sopportare transienti di tensione fino a ± 45 volt. Altre importanti caratteristiche sono: limitazione di corrente interna per i cortocircuiti, protezione contro i sovraccarichi termici, limitata corrente a riposo, protezione contro le inserzioni "mirror image", protezione contro l'inversione di polarità in ingresso ed uscita trimmerata.

In futuro, saranno disponibili altre versioni con tensione d'uscita 12, 15 volt e variabile.

National Semiconductor
Via Solferino, 19
20121 Milano
Tel. 02/65.96.146

Rif. 17

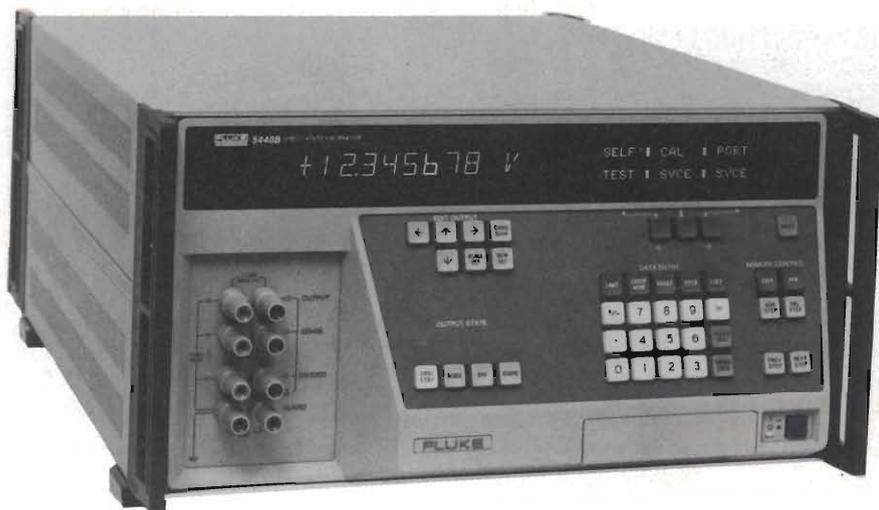
Calibratore 5440B a tensione continua

La Fluke leader nel campo di prodotti per calibrazione, sviluppa le ultime novità a favore della metrologia. La Fluke presenta infatti il Calibratore a tensione continua 5440B, uno strumento progettato tenendo presente la metrologia, caratterizzato da miglioramenti ergonomici e da una estrema facilità d'uso.

Il display a tubi fluorescenti del 5440B (VFD) rappresenta la migliore tecnologia di display finora disponibile. I luminosi display blu/verdi sono facilmente leggibili da diverse angolazioni ed illuminazioni ambientali. Messaggi in inglese semplificano le operazioni dello strumento.

Il pannello frontale inclinato, l'ingresso dei dati direttamente dalla tastiera ed editing a T, fanno sì che l'utente abbia un rapido accesso di dati per aumentare la produttività.

Fluke prosegue l'impegno preso, di vendere i più precisi calibratori garantendo



una imprecisione di non più di 1,5 ppm relativa agli standard di calibrazione per il 5440B. Tutte le specifiche per questo prodotto sono basate su prestazioni già provate e migliorano le specifiche del precedente 5440A. Un package per supporto totale è fornito agli utilizzatori del 5440B, da autodiagnostiche analogiche e digitali fino a tutta la strumentazione necessaria per la calibrazione tracciabile.

Come già in precedenza, la ampia gamma di operazioni dei prodotti Fluke, libera il compito della calibrazione da limitate strutture controllate da temperatura, portando la precisione di una completa calibrazione in linea di produzione.

La Fluke offre tutte queste caratteristiche allo stesso prezzo del 5440A.

La calibrazione a tensione continua non è mai stata migliore.

FLUKE è rappresentata in Italia dalla

SISTREL S.p.A.
Via P. Da Volpedo, 59
20092 Cinisello Balsamo (MI)
Tel. 02/6181893

Rif. 18

Nuovo Plotter economico

La Divisione Sistemi della Vianello S.p.A. annuncia un nuovo Plotter X-Y della YEWE ad alte prestazioni ed a basso costo.

Il modello PL-1000 ha un'area plotting fino a 10 x 15 inch su carta o su lucidi (opzionale), supporta automaticamente fino a 4 penne con diversi colori ed incorpora numerose funzioni intelligenti quali: cerchi, archi, coordinate, caratteri opzionali, simboli e vari tipi di linee.

Il PL-1000 può anche funzionare come printer e dialoga con il mondo esterno attraverso interfacce RS-232C a 8 bit paralleli.

Opzionale è il supporto per simboli e comandi grafici.

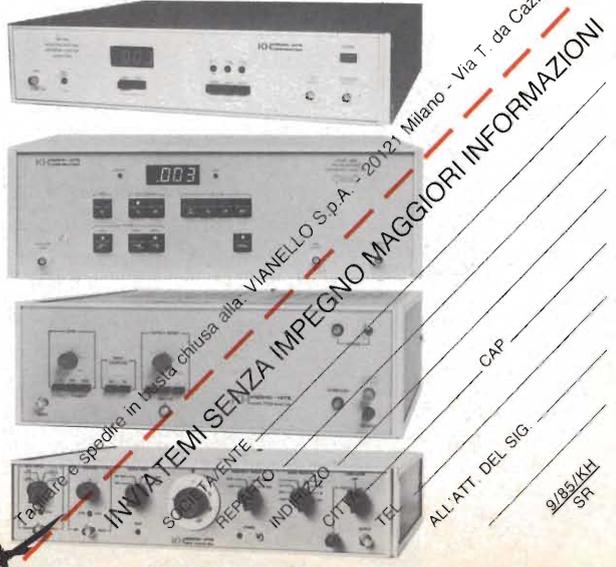
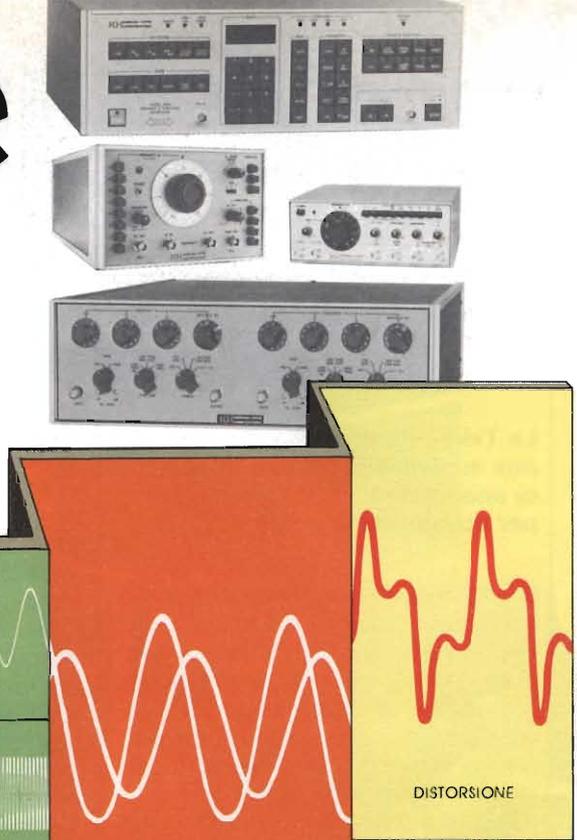
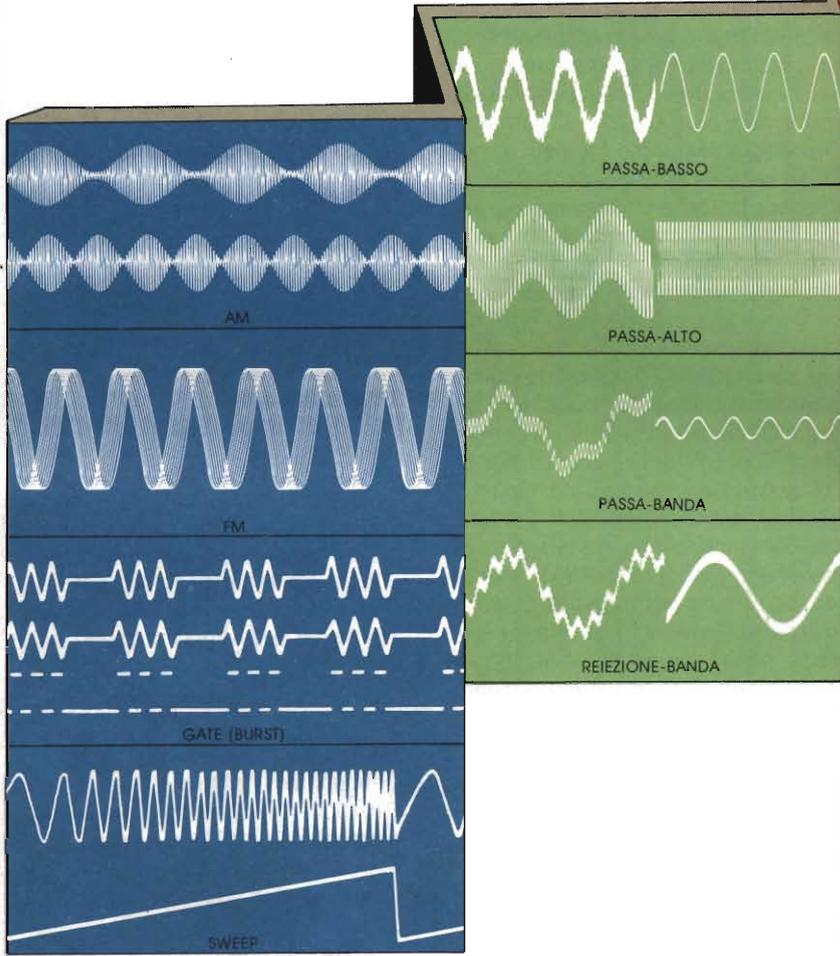
Vianello S.p.A.
Via Tommaso da Cazzaniga, 9/6
20100 Milano
Tel. 65.96.171

Rif. 19



Krohn-Hite

- ✓ **Generatori di funzioni**
- ✓ **Oscillatori a bassa distorsione**
- ✓ **Filtri attivi sintonizzabili**
- ✓ **Fasometri digitali**
- ✓ **Analizzatori di distorsione**



Dal 1949 la Krohn-Hite costruisce strumenti di alta qualità con prestazioni esclusive, dalla subaudio alla hf.



Sede : 20121 Milano - Via T. da Cazzaniga, 9/6
 Tel. (02) 6596171 (5 linee) - Telex 310123 Viane I
 Filiale: 00185 Roma - Via S. Croce in Gerusalemme, 97
 Tel. (06) 7576941/250 - Telefax 7555108
 Telefax a Milano e a Roma

Agenti:
 Tre Venezie/Bergamo/Brescia | Emilia Romagna/Toscana | Sicilia
L. DESTRO - Verona | **G. ZANI** - Bologna | **TENDER** - Catania
 Tel. (045) 585396 | Tel. (051) 265981 - Tlx 211650 | Tel. (095) 365195

Per informazioni indicare **Rif. P 12** sul tagliando

A. Seregni Pubb. / 9189341 MI

VIANELLO S.p.A. - 20121 Milano - Via T. da Cazzaniga, 9/6

INVIA TEMI SENZA IMPEGNO MAGGIORI INFORMAZIONI

Tutti i spedite in busta chiusa alla: VIANELLO S.p.A. - 20121 Milano - Via T. da Cazzaniga, 9/6

SCETTAMENTE REPERITO INDIZIO CITT TEL

ALL ATT DEL SIG. CAP

9/85/KH SR

STRUMENTAZIONE

La Tektronix aggiunge due modelli alla propria linea di analizzatori per comunicazione dati

Con l'annuncio dei due nuovi modelli 835 e 836, gli analizzatori per comunicazione dati Tektronix Serie 830 offrono ora maggiore velocità, espandibilità e versatilità. La maggiore velocità, le possibilità di caricamento dati e scaricamento di programmi, la memoria non volatile e i trigger multipli rendono gli strumenti della Serie 830 potenti analizzatori portatili in grado di risolvere numerosi problemi tipici delle reti di comunicazione dati.

Ora, la Tektronix offre tre strumenti: l'836, con possibilità full-duplex a velocità di 72 kbps; è 835 con velocità fino a 19.2 kbps in full-duplex e caricamento/scaricamento di dati e programmi; ed il ben noto 834. Sono già più di dieci anni che la Tektronix ha immesso sul mercato strumenti di test per comunicazione dati, portatili, robusti e leggeri.

Tutti gli strumenti possiedono la vasta gamma di funzioni richieste per l'assistenza su reti di comunicazione come monitoraggio, simulazione e funzionamento interattivo, test dei collegamenti dati in un'ampia gamma di tipi di rete -- bisincrone, asincrone, HDLC, X.25, SDLC, SNA, PARS/IPARS.

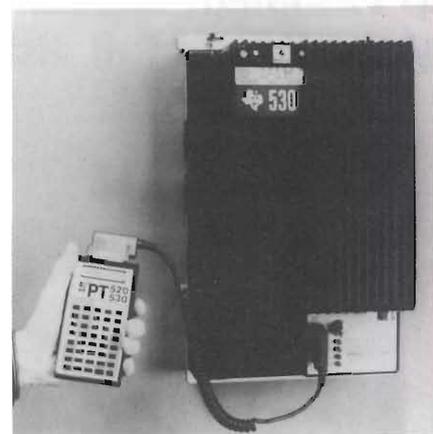
L'elevata velocità di 72 kilobaud permette

la verifica delle reti più moderne. Il luminoso display a 16 caratteri è decodificato in ASCII, EBCDIC, HEX od in un altro set di caratteri stabilito dall'operatore. Una serie di ROM pack applicative amplia le capacità di test degli strumenti offrendo dalle caratteristiche programmate alle comuni routine di test. Per i modelli 836 e 835, i memory pack 01, 02 e 03 permettono l'immagazzinamento di dati e programmi mentre il library pack 01, 02 e 03 permettono la scelta multipla di programmi applicativi tramite banchi di ROM selezionabili dall'utente.

Ogni strumento permette il monitoraggio del sistema; la simulazione DTE e DCE per valutare l'intera rete; il test del tasso di errore sui bit (BERT) per analizzare linee telefoniche e modem; la capacità di calcolare e confermare i caratteri di controllo dei blocchi e l'autodiagnostica interna. L'835 può essere portato ad avere le stesse caratteristiche dell'836. Entrambi questi nuovi modelli hanno la stessa disposizione ergonomica dell'834, permettendo così il facile passaggio da quest'ultimo ai nuovi strumenti. Tutti gli accessori dell'834 sono compatibili con l'835 e l'836, ma potrebbero non operare al completo set delle caratteristiche.

TEKTRONIX S.p.A.
Via Lampedusa, 13
20141 Milano
Tel. 8466946-8466446

Rif. 20



Terminale per PLC 520/530 TEXAS

Un apparecchio portatile e versatile che fa risparmiare tempo nelle operazioni di messa a punto dei controllori logici programmabili TEXAS INSTRUMENTS 520 e 530 è stato realizzato dalla G.R. ELECTRONICS di NEWPORT - Gran Bretagna. Le sue ridotte dimensioni e leggerezza consentono il trasporto "a tasca" per andare ad interrogare PLC TEXAS in qualsiasi luogo di installazione.

Denominato Terminale Portatile tipo PT 520/530, l'unità è programmata con il protocollo TEXAS e può essere con alimentazione indipendente (batteria) o con alimentazione prelevata dal controllore stesso.

PT 520/530 non si intende come sostitutivo delle unità di visualizzazione e programmazione fornite dalla TEXAS che infatti sono sempre richieste per tutta la programmazione dell'impianto, bensì come unità aggiuntiva totalmente portatile per il monitoraggio, l'interrogazione e la diagnosi di errori sul campo.

Tra le funzioni sono inclusi i comandi READ/WRITE/FORCE/UNFORCE e la possibilità di accedere e cambiare i contenuti dei registri, dei temporizzatori ecc., oltre alla particolarità di visualizzare messaggi di errore con codici alfanumerici appropriati.

La visualizzazione può essere decimale o binaria e la comunicazione e scelta tra due velocità.



Gli oscilloscopi della maturità

- ✓ Nuova serie CS-2000
- ✓ 4 canali/8 tracce
- ✓ Doppio sweep ritardato ed espanso
- ✓ Molteplici funzioni per grande versatilità d'uso

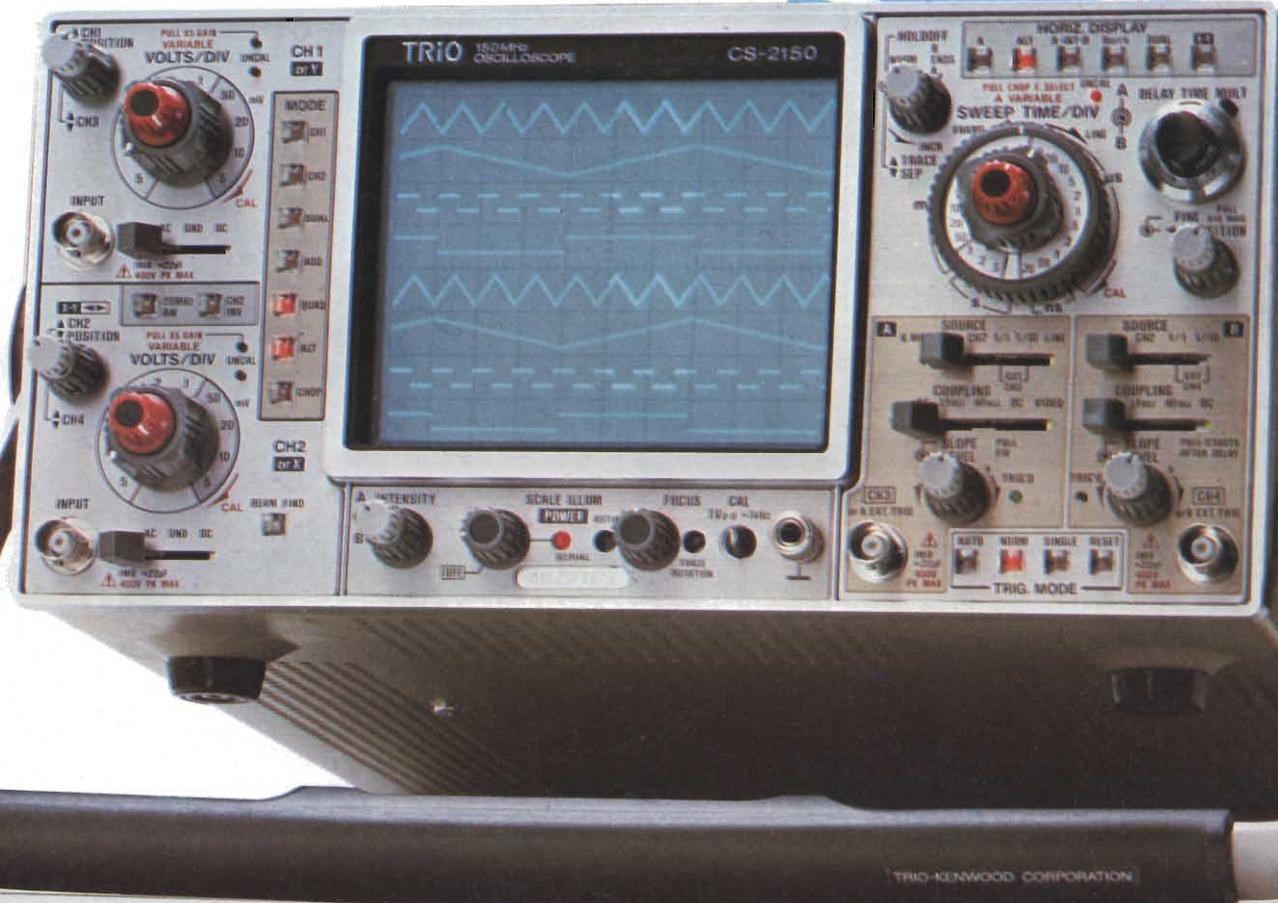
150 MHz - 1 mV/div.
CS-2150

100 MHz - 1 mV/div.
CS-2110

70 MHz - 1 mV/div.
CS-2075

150 MHz - 1 mV/div.
CS-2150

A. SEREGINI PUBBLICITÀ / 9189341 MI



KENWOOD
TRIO-KENWOOD CORP.

La classe e la versatilità d'uso sono «scritte» su tutto il frontale degli oscilloscopi TRIO-KENWOOD serie CS-2000. I comandi a pulsanti LED disposti ergonomicamente, l'alta precisione in ampiezza/tempo (2%), la finezza della traccia (doppio controllo di intensità), la compattezza (28x13x40 cm - 7,4 kg) e, non ultimo, il loro costo contenuto sono solo alcune delle numerose caratteristiche di spicco.

Vianello

Sede : 20121 Milano - Via T. da Cazzaniga, 9/6
Tel. (02) 6596171 (5 linee) - Telex 310123 Viane I
Filiale: 00185 Roma - Via S. Croce in Gerusalemme, 97
Tel. (06) 7576941/250 - Telefax 7555108
Telefax a Milano e a Roma

Agenti:
 Tre Venezie/Bergamo/Brescia
 L. DESTRO - Verona
 Tel. (045) 585396
 Emilia Romagna/Toscana
 G. ZANI - Bologna
 Tel. (051) 265981 - Tlx 211650
 Sicilia
 TENDER - Catania
 Tel. (095) 365195

CS-2075

150 MHz - 1 mV/div.
CS-2150

100 MHz - 1 mV/div.
CS-2110

70 MHz - 1 mV/div.
CS-2075

Tagliare e spedire in busta chiusa alla VIANELLO S.p.A. - 20121 Milano - Via T. da Cazzaniga, 9/6

INVIATEMI SENZA IMPEGNO MAGGIORI INFORMAZIONI!

SOCIETÀ
 REPARTO
 INDIRIZZO
 CITTÀ
 TEL. _____

_____ CAP _____

ALL'ATT. DEL SIG. _____

9/85/T
 SR

STRUMENTAZIONE

Sono compresi cavi già cablati per l'eventuale comunicazione con stampante e/o sistemi con interfaccia standard RS 232.

Il terminale è personalizzabile con colori e marchi delle ditte installatrici o degli utenti finali con un impegno di un minimo quantitativo annuo.

SKYLAB s.r.l.
Via Melchiorre Gioia, 66
20125 Milano
Tel. 02/688.38.06

Rif. 21

TM200: microterminale per applicazioni industriali

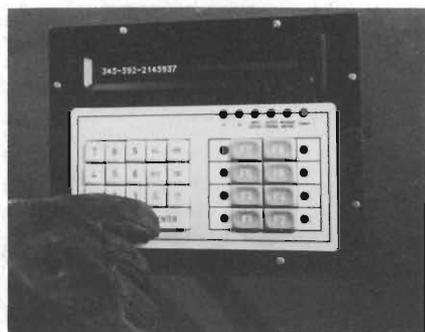
Il nuovo microterminale TM200 è destinato all'uso in ambienti industriali gravosi, ed amplia la linea esistente di terminali offrendo maggior robustezza e display di dimensioni maggiori.

La tastiera è divisa in due gruppi. Il primo offre i tasti da 0-9 più alcuni di controllo come ENTER, CLEAR, DELETE. Il secondo gruppo permette l'uso di 16 funzioni programmabili. La tastiera è ermetica alla polvere, umidità e protegge così l'elettronica interna.

Il display fluorescente è a 40 caratteri, e il messaggio che può essere di 80 caratteri, può scorrere bidirezionalmente. Sul pannello vi sono 14 indicatori di stato, dei quali 10 controllabili dell'host computer. Un'indicazione sonora permette, da parte dell'host computer, di effettuare segnalazioni all'operatore.

Il terminale può anche essere interfacciato a lettore di codice a barre, stampanti e contatori.

Il TM200 trasmette o riceve blocchi di 80



caratteri ASCII in modo asincrono con baud rate fino a 19.200.

L'interfaccia disponibile è di tipo RS-232, RS-422, o 20 mA. Le dimensioni meccaniche sono 20x28x38 cm., è possibile il montaggio a rack.

BURR-BROWN International s.r.l.
Via Zante, 14
20138 Milano
Tel. 02/ 506.52.28 — 506.27.17

Rif. 22

Nuovo calibratore CC-CA universale

La società RFL (U.S.A.) rappresentata in Italia dalla Vianello S.p.A. presenta il nuovo calibratore AC/DC Mod. 829M. Ideale per la taratura a calibrazione di strumenti analogici e digitali fino a 4 cifre e 1/2, permette di effettuare calibrazioni in tensione e corrente AC e DC, nonché resistenze.

Le funzioni in corrente e tensione alternata possono essere generate a frequenze diverse: 50/60/400Hz, 1/5/20KHz. La precisione per tensioni DC è di $\pm 0,002\%$ della lettura $\pm 0,003\%$ del fondo scala, per le tensioni AC è di $\pm 0,02\%$ della lettura $\pm 0,03\%$ del fondo scala e di un ordine di grandezza simile sono anche le precisioni in corrente AC/DC.

Lo strumento è molto semplice da usare in quanto tutte le funzioni ed i valori impostabili sono comandati da una tastiera numerica e controllabili tramite un display digitale.

Altre caratteristiche principali sono la protezione contro impostazioni accidentali di alta tensione, la segnalazione di impostazioni di misura errate, la presenza di terminali di "sensing" e la completa programmabilità tramite interfaccia IEEE-488.

Vianello S.p.A.
Via Tommaso da Cazzaniga, 9/6
20140 Milano
Tel. 65.96.171

Rif. 23

Termometro calibratore per termoresistenze al platino tipo PN5207

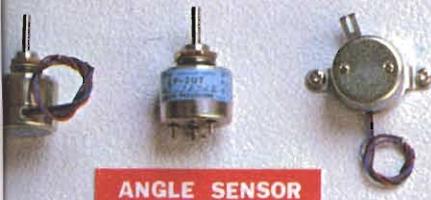
La Società AOIP (Francia) rappresentata in Italia dalla Ampere S.r.l. annuncia la produzione del nuovo termometro calibratore tipo PN5207 ad alta precisione e risoluzione ($0,01^\circ\text{C}$).

Questo apparecchio permette di effettuare la misura di temperatura con una o due sonde (PT100 o NI 100), visualizzando i valori diretti o differenziati. Vi è inoltre la possibilità di misurare dei valori di resi-

MIDORI

Se utilizzi già un potenziometro fai un confronto con la superiore qualità della Midori - Se hai invece un nuovo progetto parti subito con il prodotto giusto - La qualità Midori è subito disponibile a prezzi competitivi

BLUE POT (CONTACTLESS POTENTIOMETERS)



ANGLE SENSOR

- MAIN FEATURES —
- NO NOISE (INDEPENDENT OF SPEED)
 - EXTREMELY LONG LIFE
 - MONOTONIC INFINITE RESOLUTION
 - VERY LOW TORQUE
 - HIGH FREQUENCY RESPONSE
 - VERY COMPACT AND LIGHT-WEIGHT
 - HIGH SENSIBILITY AND REPEATABILITY



CIRCUIT PACK



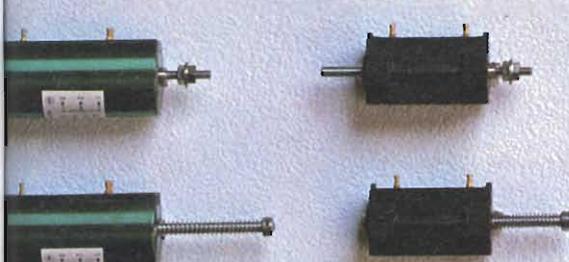
INCLINATION SENSOR



LINEAR POSITION SENSOR



GREEN POT (CONDUCTIVE PLASTIC POTENTIOMETERS)



LINEAR MOTION TYPE



SINGLE TURN TYPE

- MAIN FEATURES —
- INFINITE RESOLUTION
 - LONG USEFUL LIFE
 - HIGH ACCURACY
 - VERY LOW NOISE
 - UNIFORM TORQUE AND FRICTION
 - HIGH SPEED RESPONSE
 - HIGHLY RELIABLE PERFORMANCE



GEAR HEAD TYPE

Potenziometri rotativi, lineari ed inclinometri

Elemento in plastica conduttiva numero di operazioni più di 50.000.000

Elemento magneto-resistivo senza spazzole, numero di operazioni

Praticamente infinito

20156 MILANO - Via Varesina, 174/176

Tel. (02) 30 11 600 (4 linee ric. aut.)

TELEX 315628 C.P.E. I

Per informazioni indicare Rif. P 14 sul tagliando



Le tastiere standard Cherry. Una qualità senza compromessi.

Cherry 320
tastiera multiopzione
con tasti funzionali
programmabili

Cherry 454
Tastiera VT 100
compatibile con
uscita seriale

Cherry 414
Compatibile IBM*
Codici ASCII
o IBM*

Cherry 485
tastiera a basso
profilo, intelligente,
a basso costo

**Profilo ergonomico.
Contenitore piatto, design moderno.
Cavo a spirale. Sensazione tattile ideale.
Disponibili a stock.**

- Una qualità senza compromessi unita ad una tecnologia di punta.
 - Elevata affidabilità di commutazione grazie ai tasti MX, dotati di contatti a barre d'oro incrociate.
 - Disponibili anche senza contenitore.
- Chiedete subito la documentazione tecnica!

*IBM è un marchio depositato della IBM Corporation.

CHERRY

Cherry Tastiere della nuova generazione.

Per informazioni indicare Rif. P 15 sul tagliando

 **silverstar** I-20146 Milano, 20, Via dei Gracchi, Telef.: (02) 4996, Telex: 332189 sil mi
00198 Roma, via Paisiello 30, Tel. 84.48.841. Tlx. 610511 - 10139 Torino, p. Adriano 9, Tel. 443.275/6-442.321, Tlx. 220181 - 40122 Bologna, via del Porto 30, Tel. 522.231

STRUMENTAZIONE

- trovare ed eliminare gli errori che si manifestano durante l'esecuzione di un programma
- caricare e scaricare programmi su cassetta magnetica
- evidenziare lo stato del sistema permettendo l'accesso alla memoria ed ai registri della CPU
- comunicare col sistema per mezzo di un sofisticato programma di monitor.

PRINCIPALI CARATTERISTICHE HARDWARE DEL MPF-1/88:

- CPU 8088 funzionante a 4,77 MHz.
- Monitor di 16 Kbyte residente in EPROM.
- Memoria EPROM espandibile a 48 Kbyte.
- 4 Kbyte di RAM (espandibili a 24).
- Display a cristalli liquidi di 2 righe da 20 caratteri.
- Tastiera ASCII di 59 tasti, comprendente tasti funzione.
- Uscita per stampante con interfaccia tipo Centronics.
- Interfaccia per cassetta (mangianastri o simile) con software per il trasferimento dei programmi.
- Buzzer direttamente controllabile da software per generare suoni diversi.
- 2 LED di controllo dello stato del sistema.

- Alimentatore
- Interfacce per schede di espansione.

Il MPF-1/88 è inoltre corredato di una ricca dotazione di manuali, tale da costituire un'introduzione completa ed esauriente al 8088.

Tra gli accessori del MPF-1/88 ricordiamo il programmatore di EPROM (EPB) e la stampante (PRT). Dato l'interesse del prodotto, la Zelco s.r.l., distributrice per l'Italia del MPF-1/88, si aspetta che esso ripeta il successo del MPF-1 e del MPF-1P (basati entrambi su Z80), dei quali sono state vendute alcune migliaia di esemplari in Italia, e parecchie decine di migliaia di esemplari nel mondo.

ZELCO s.r.l.
P.le Cadorna, 13
20123 Milano
Tel. 02/804382-804397 - Telex 335346 Rif. 26

Grafici a colori per visualizzare i luoghi dell'allarme

Il SIS 10 funziona su quattro livelli e quindi permette di visualizzare quattro contenuti dello schermo in correlazione fra loro. Il primo livello evidenzia i dati aggiornati relativi al luogo dell'allarme, il secondo



contiene i listati di tutte le segnalazioni pervenute, il terzo costituisce l'archivio per le contromisure da prendere in caso di bisogno e per i luoghi dell'allarme, il quarto infine è riservato ad informazioni supplementari o ad usi dell'operatore. È possibile passare da un livello all'altro direttamente (ossia senza intervalli per la costruzione dell'immagine), premendo un tasto di funzione, onde avere sempre a disposizione un quadro sinottico veloce ed aggiornato.

Quando si verifica un allarme, vengono stampati automaticamente il testo ed i grafici: sui grafici a colori può essere sovrapposto il luogo dove è scattato l'allarme, onde poter intervenire rapidamente. Le caratteristiche significative, come per esempio gruppi di avvisatori attivati, vie di accesso, uscite di sicurezza, materiali pericolosi, estintori, bocchettoni di presa acqua ecc. possono essere evidenziati con diversi colori o mediante lampeggiamento. È possibile ottenere tutte queste funzioni premendo pochi tasti.

Il quarto livello del sistema, riservato all'operatore, offre anche notevoli vantaggi economici, dato che il SIS 10 funziona col sistema operativo CP/M-86 (ormai diffuso in tutto il mondo) e quindi può utilizzare molti programmi standard e nello stesso



ZOCCOLI PER C.I.

IKEL



ICC 04

ICC 05

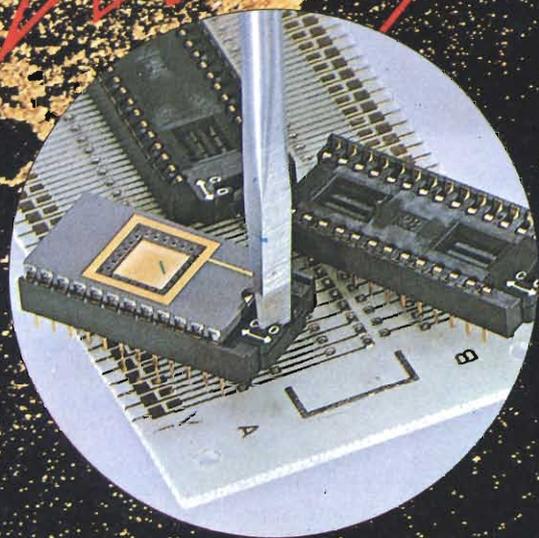
21000
SERIES

10000
SERIES

14000
SERIES

ZERO INSERTION
FORCE

new



SGE - SYSCOM SPA

20092 Cinisello B. (Mi), Via Gran Sasso, 35
tel. 02/61.89.159 - 61.89.251/2/3 - telex 330118

AGENTE Δ DISTRIBUTORE ■

Piemonte

Δ ■ E.C.R. - C.so Giulio Cesare, 17 - 10154 Torino - Tel. 011/858430

Veneto

Δ PRAVISANI Giacomo - Via Arsa, 6 - 35100 Padova - Tel. 049/614710

Emilia - Romagna

Δ MOTOLA Maurizio - Via Fattori, 28/D - 40133 Bologna - Tel. 051/382629

■ EMMEPI - Via Fattori, 28/D - 40133 Bologna - Tel. 051/382629

Toscana

■ DIS.CO. - Via Scipio Sighele, 56 - 50134 Firenze - Tel. 055/486895

Δ RABATTI Riccardo - Via Villa Demidoff, 103 - 50127 Firenze - Tel. 055/4379933

Marche - Umbria - Abruzzo

Δ MIANDRO Osvaldo - Via Colombo, 222 - 62012 Civitanova Marche (MC) - Tel. 0733/70474

Lazio - Campania

Δ DiGITEL - Via Monte D'Onorio, 35 - 00178 Roma - Tel. 06/7941755

STRUMENTAZIONE

tempo facilitare lo sviluppo di altri programmi.

Apposite interfacce consentono di accoppiare il SIS 10 ai sistemi di segnalazione Siemens SM 80 o ad altri sistemi con uscite in parallelo. Le memorie bufferizzate permettono di conservare le segnalazioni pervenute, anche in caso di interruzione di rete, e di richiamarle quando viene ripristinata la corrente, grazie al riavvio automatico del sistema.

Siemens Elettra S.p.A.
Via Fabio Filzi, 25/A
20100 Milano

Rif. 27

Elevate prestazioni con il nuovo sistema HP grafico per impieghi ingegneristici

Un nuovo controllore grafico, un acceleratore grafico ed un monitor grafico, bit mapped, a colori da 19": ecco gli ingredienti principali del nuovo sistema ad alte prestazioni della Hewlett-Packard, che si colloca nella fascia alta del mercato dei sistemi multiutente per applicazioni tecnico-ingegneristiche di CAD/CAM/CAE.

Basato sul computer a 32 bit HP 9000, il

sistema si compone della stazione vera e propria HP 98700H, che è formata dal monitor a colori, dal controllore e dalla tastiera, e dall'acceleratore grafico HP 98710A; il sistema è completato dall'HP-UX 5.0, (versione HP ulteriormente aggiornata dell'UNIX) che comprende anche una biblioteca grafica secondo gli standard ANSI.

Il monitor a colori da 19" ha una risoluzione di 1024x768 punti e può essere collocato fino a 30 m. dal suo controllore; il controllore lavora su 8 piani di memoria, ognuno con 1024x1024 bit, e si avvale di 16 tavolozze, ognuna con 256 colori rappresentabili, per un totale di ben 16 milioni di sfumature di colore.

Ad ogni HP 9000/550 possono essere collegati fino a 4 monitor a colori, oppure dei terminali a colori HP 2623/2627 ed anche il personal computer HP 150, ottenendo in tal modo un sistema di utenza grafica.

Grazie ad accordi con fornitori indipendenti di software, sono già disponibili per il nuovo sistema dei package potenti come l'ANVIL-4000 (R), il PATRAN (R); l'ANSYS (R) e il GRAFTEK (R), mentre molti altri sono in via di sviluppo.

HEWLETT-PACKARD ITALIANA S.p.A.
Via G. Di Vittorio, 9
20063 Cernusco S/N (MI)
Tel. 02/923691 - Telex 334632

Rif. 28



Programmatore Universale EM09

La ELMARC s.r.l. ha introdotto sul mercato uno strumento di programmazione tra i più evoluti in una architettura flessibile NON STOP che offre due vantaggi:

- per chi possiede già un P.C. Apple II e compatibili con una spesa modesta, inserendo la scheda EM09/A, trasforma il PC in un programmatore

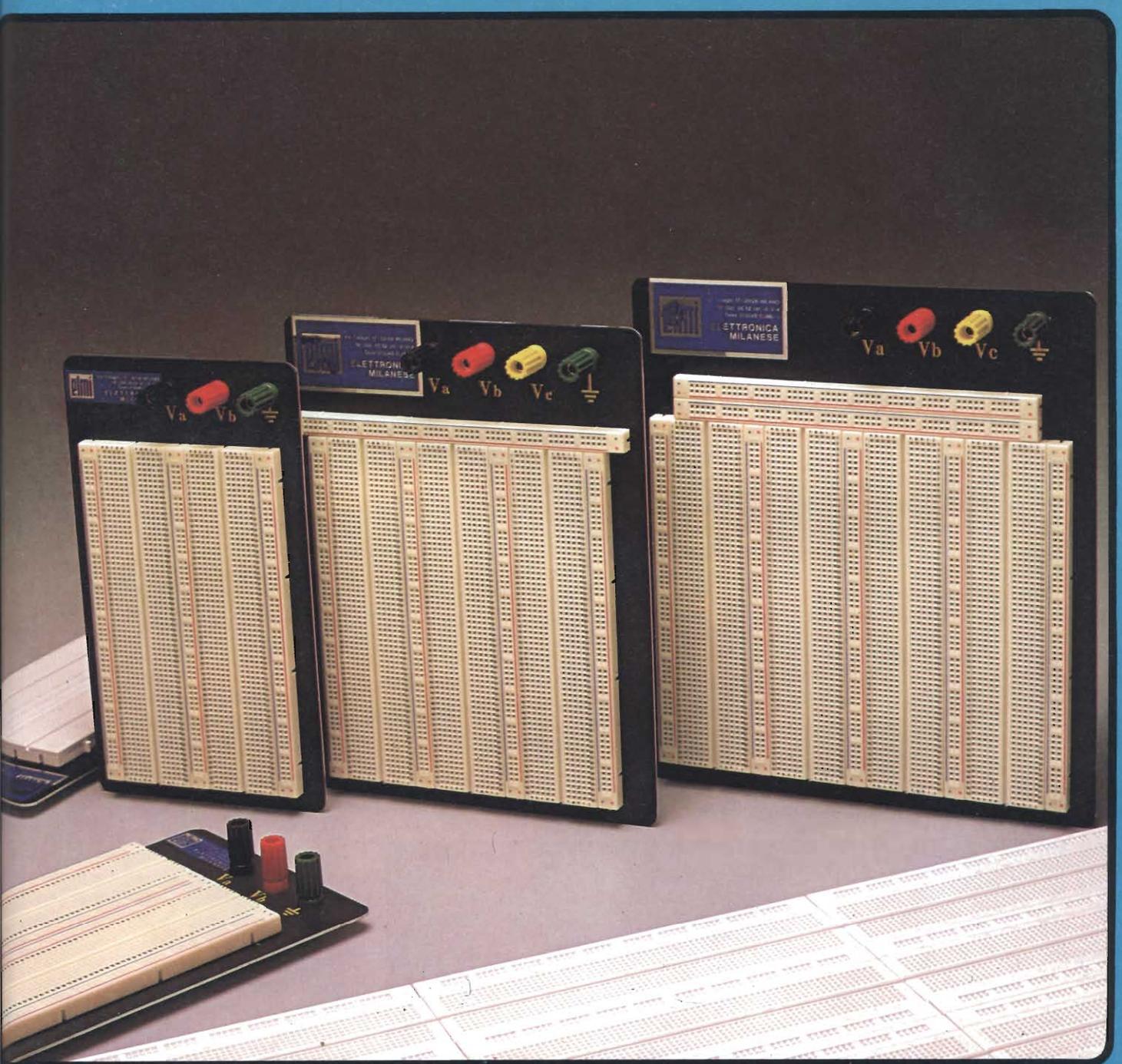
- per chi acquista invece il sistema Programmatore Universale EM09, dispone al tempo stesso di un PC Apple II compatibile con 64K bytes di Ram, monitor 12", doppio mini-floppy disk in grado di svolgere altri compiti.

Le memorie programmabili sono le TMS2708 e TMS2716 e tutte le Eprom a singola alimentazione della serie 25XX e 27XX in tecnologia MOS e CMOS fino alle 27512. Sono selezionabili varie tecniche di programmazione anche se, per default, il computer propone quella più funzionale per il tipo di memoria selezionata dall'operatore.

ELMARC s.r.l.
Via Tiziano, 71
60125 Ancona
Tel. 071/81318 - Telex: 561153

Rif. 29

piastre sperimentali



elmi

Electronica Milanese

Via Cislaghi, 17 - 20128 Milano
Telefono 2552141 (4 linee ric. aut.)
Telex 313045 ELMIL-I

Per informazioni indicare Rif. P 17 sul tagliando

STRUMENTAZIONE

**Un disassemblatore universale
semplifica l'uso dell'analizzatore
di stati logici PM 3551A**

Un package disassemblatore universale è stato aggiunto dalla Philips Test & Measuring Instruments alla serie di opzioni di disassemblaggio dedicate per il sistema analizzatore logico PM 3551A. Il package custom PM 8850/60 disa-C permette all'utente di definire i suoi codici mnemonici di disassemblaggio e può gestire fino a quattro disassemblatori definiti dall'utente, tutti accessibili attraverso il menù opzioni dell'analizzatore mediante nomi simbolici scelti liberamente.

Le applicazioni della nuova opzione comprendono le CPU custom, come i chip militari, altre CPU non coperte dai disassemblatori già esistenti, implementazioni a bit slice, sistemi per bus IEEE 488 (IEC 625) e RS232C e periferiche intelligenti. Tutto il software richiesto per eseguire il disassemblaggio mediante l'analizzatore di stati logici è già compreso nel package. L'utente deve solo immettere i dati specifici dell'applicazione, ossia i pattern binari da decodificare ed i corrispondenti codici mnemonici. L'analizzatore viene configurato automaticamente dall'opzione non appena si seleziona il disassemblatore richiesto.

Modi d'impiego

Sono disponibili due modi diversi: tabelle di look-up dirette, che offrono 256 pattern

di 16 bit ed etichette simboliche di 8 caratteri, o il disassemblaggio condizionale complesso, che permette di ottenere la qualificazione con pattern qualificatori di 16 bit e di usare istruzioni con lunghezza variabile.

Il sincronismo completamente automatico rende il package molto semplice da usare. L'applicazione del disassemblatore custom semplifica l'uso dell'analizzatore di stato attraverso l'assegnazione del disassemblaggio specificato dall'utente e l'etichettatura delle linee di stato.

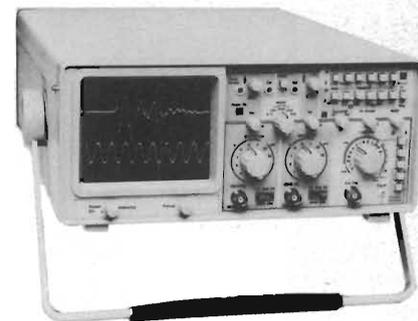
Philips S.p.A.
Viale Elvezia, 2
20052 Monza
Tel. 039/3635.1 - Telex 333343

Rif. 30

**Economico/portatile Oscilloscopio
Digitale a doppia funzione**

Compatto (140x305x460 mm, 6 kg), a norme "Safety Standards IEC-348 Cat.1.1", commercializzato ad un prezzo contenuto e con due anni di garanzia dalla Soc. Elettronucleonica di Milano, il nuovo Digital Storage Oscilloscope Gould 1421 dispone di due convertitori A/D a 8 bit e memoria di 1 KByte per ogni canale ed è in grado di memorizzare segnali ripetitivi fino a 20 MHz e segnali transitori fino a 2 MHz.

Può anche funzionare come oscilloscopio in tempo reale con larghezza di banda fino a 20 MHz e sensibilità massima di 2mV/cm.



Il tasto "Trace-hold" permette altresì di visualizzare simultaneamente un segnale in tempo reale ed un segnale precedentemente memorizzato, al fine di effettuare utili comparazioni.

Oltre a Sampling/Refresh/Roll Mode (pre-trigger display 0÷100%) il DSO 1421 può ampliare x 10 quanto previamente immagazzinato, e, tramite uscita analogica, darne automaticamente copia su un normale registratore XY.

Elettronucleonica S.p.A.
Piazza De Angeli, 7
20146 Milano
Tel. 02/49.82.451 (10 linee)

Rif. 31

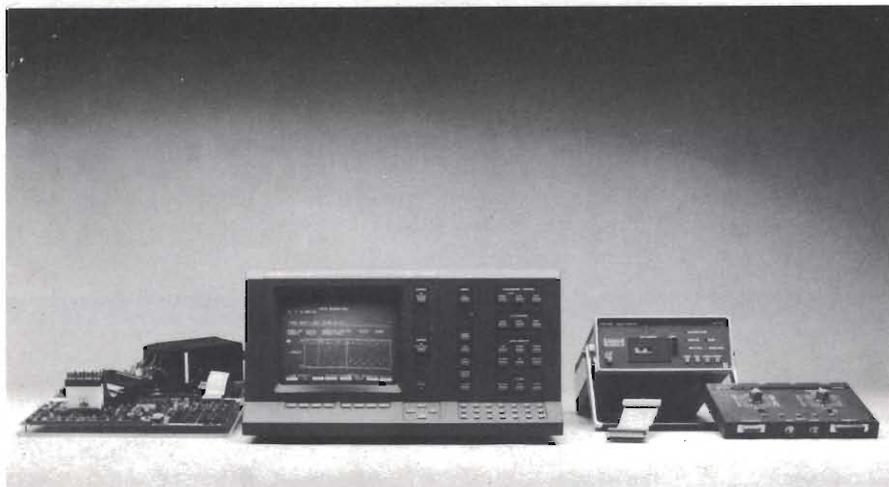
**Nuovo DMM portatile
con misure a vero valore efficace
e rilevazioni temperature**

Il nuovo multimetro digitale a valore efficace 132 Keithley offre in un unico strumento la combinazione di un DMM a 6 funzioni (24 gamme), precisione DCV dello 0,25%, con un termometro digitale. L'apparecchio consente misure in alternata (Corrente e ACV) a vero valore efficace e, grazie alla dotazione di connettore TC miniatura, permette di effettuare misure temperature con l'uso di termocoppia tipo K (a basso costo e di comune impiego) e con linearizzazione del campo di misura da - 20 °C a + 1370 °C (risoluzione 1 °C).

Il 132 Keithley è commercializzato dalla Soc. Elettronucleonica di Milano.

Elettronucleonica S.p.A.
Piazza De Angeli, 7
20146 Milano
Tel. 02/49.82.451 (10 linee)

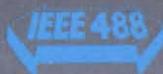
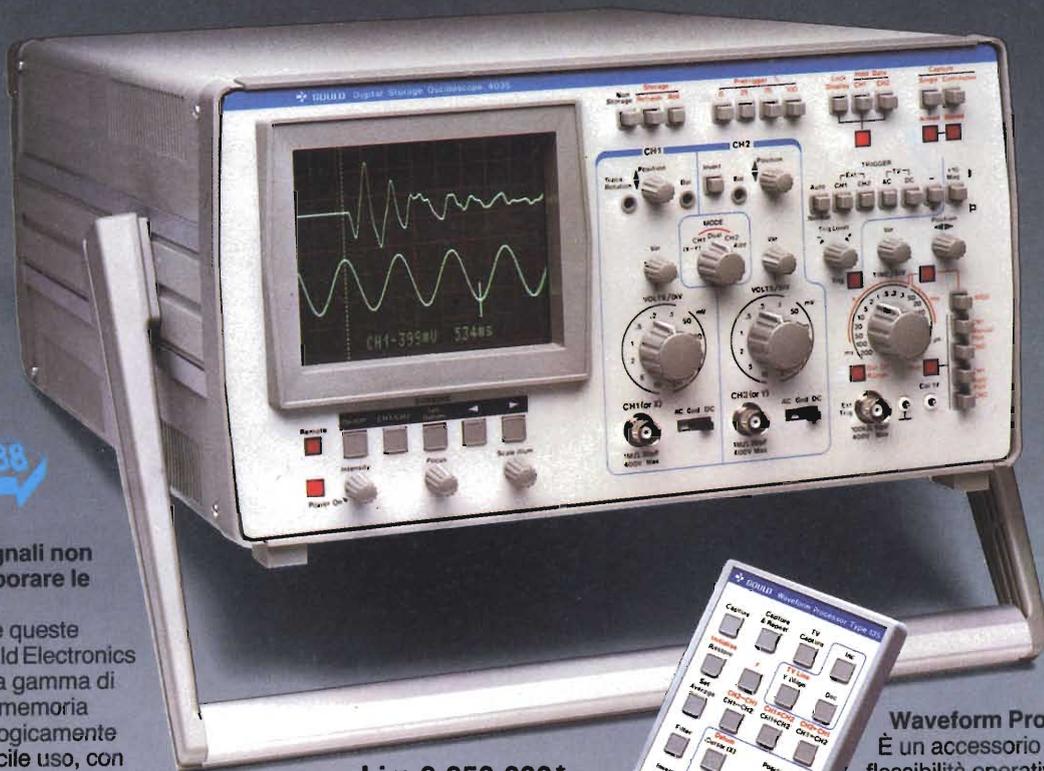
Rif. 32



Oscilloscopi a memoria digitale



Per non perdere un colpo!



NEW

Catturare segnali non ripetitivi, elaborare le informazioni.

Per soddisfare queste esigenze, Gould Electronics offre una vasta gamma di oscilloscopi a memoria digitale tecnologicamente avanzati, di facile uso, con prezzi molto competitivi.

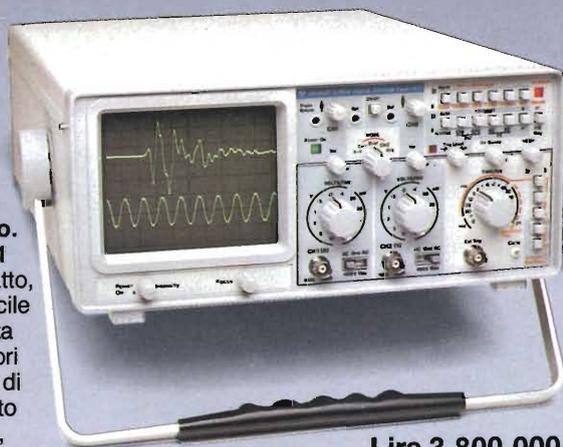
Il nuovo 4035 memorizza transitori veloci mediante due convertitori A/D da 20 MHz e 1 Kbyte di memoria per canale. È dotato inoltre di cursori, display alfanumerico e uscita analogica ed è programmabile mediante BUS IEEE-488.

Lire 9.950.000*



Waveform Processor 135.

È un accessorio esclusivo che aggiunge flessibilità operativa ai modelli 4035 e 1425: consente diverse elaborazioni matematiche dei segnali memorizzati, come medie, moltiplicazioni, divisioni, somme e differenze.



Portatile, di basso costo.

Il modello 1421 è molto compatto, leggero e di facile uso. Memorizza segnali transitori con frequenza di campionamento fino a 2 MHz e, in modo sampling, segnali ripetitivi fino a 20 MHz. La sua memoria è di 1 Kbyte per canale. **Il nuovo modello 1425**, oltre a presentare caratteristiche simili al 1421, offre prestazioni aggiuntive quali display alfanumerico, cursori e interfaccia RS-423.

Lire 3.800.000*



Elevata tecnologia, costo contenuto.

Il 4030 è ideale per quelle applicazioni dove non sono richieste misure automatiche. Offre, con un costo ancora più conveniente, le stesse prestazioni del 4035, senza IEEE-488, cursori e display alfanumerico. **Oltre ai modelli citati, la gamma Gould comprende il 4040 a 10 MHz, 8 K, IEEE-488; 4020 a 2 MHz, 4 K; 4200, 10 bit e 100 μV/cm.**

Lire 6.850.000*

Tutti i modelli hanno consegna pronta e sono garantiti 2 anni



Distributrice esclusiva per l'Italia

elettro nucleonica s.p.a.

MILANO - Piazza De Angeli, 7 - tel. (02) 49.82.451
ROMA - Via C. Magni, 71 - tel. (06) 51.39.455

* Aprile 85 - Pag. alla consegna, IVA esclusa, 1 Lgs = Lire 2400 ± 2%

Desidero **elettro nucleonica S.p.A.**

maggiori informazioni

ricevere un'offerta

avere una dimostrazione

Oscilloscopio a memoria digitale GOULD _____

Nome e Cognome _____

Ditta o Ente _____

Indirizzo _____

STRUMENTAZIONE

**SWEEP MARKER EP 656
e oscilloscopio panoramico G 491**

Nell'ambito del servizio radio e TV si presenta spesso la necessità di visualizzare mediante un oscilloscopio la caratteristica ampiezza - frequenza di doppi dipoli, siano essi passivi (es. filtri) od attivi (es. amplificatori).

In tal modo è infatti semplice controllare il comportamento di un dispositivo sotto esame ed è oltretutto facile eseguire eventuali operazioni di taratura.

La UNAHOM, industria italiana leader nel settore del servizio radio TV, costruisce una vasta gamma di strumenti adatti a tale scopo e che sono validi e indispensabili ausili nei laboratori e nei centri di riparazione.

In particolare, lo sweep marker EP 656 che è un generatore vobulato e permette l'osservazione dinamica della curva di risposta (ampiezza - frequenza) di ogni quadriplo, attivo e passivo. Esso, inoltre, consente di individuare con precisione, in qualsiasi punto della curva, la relativa frequenza mediante precisi segnali marcaffrequenze. Il volubatore copre in fondamentale tutte le frequenze comprese tra 4 e 900 MHz con vobolazione ottenuta tramite diodi VARICAP. È poi possibile raddoppiare le frequenze mediante il duplicatore FD 055, fornito a richiesta. Un circuito di controllo automatico mantiene in tutta la banda una tensione invariata di 200 mV, il cui livello di uscita può essere ridotto, tramite un attenuatore ad impedenza costante (75 Ω), fino a 70 dB. La

cadenza di vobolazione è regolabile con continuità ed un opportuno circuito provvede a creare una linea di riferimento sull'oscilloscopio: "blanking".

Il marcatore, che copre lo stesso campo di frequenza del vobulatore, può essere attivato in tre modi distinti:

- a pettine con marker equidistanziati di 10 MHz
- a marker singolo con indicazione digitale della sua frequenza
- a marker triplo con l'aggiunta al precedente di due pips distanziati dal centrale di 5,5 MHz per meglio dedurre la larghezza di banda.

I marcatori vengono sovrapposti in bassa frequenza alla curva osservata sull'oscilloscopio senza quindi creare alterazioni di sorta. Sempre a richiesta viene fornito

l'EP 11, uno strumento marcatore ausiliario, che si rivela particolarmente utile nella taratura dei convertitori TV dove si richiedono due frequenze di marker: la frequenza da convertire e quella convertita. L'EP 656 può essere abbinato ad un qualsiasi oscilloscopio ma la visualizzazione viene esaltata dal grande schermo dell'oscilloscopio XY G 491. Nei 10" del tubo a raggi catodici di quest'ultimo appaiono infatti in tutti i loro particolari le curve di risposta generate dal volubatore marcatore.

Un particolare di grande praticità è offerto dall'utilizzo di uno dei canali verticali con risposta logaritmica (oltre che lineare) che consente di osservare caratteristiche V/F di filtri, amplificatori e reti con dinamica di oltre 60 dB.

Un'altra caratteristica alle volte comoda, è fornita da un circuito amplificatore interposto all'asse Z (intensità) che permette di modulare la luminosità delle figure per evidenziarne dei tratti significativi.

Per concludere, citiamo la base dei tempi TB 091, fornita come optional ed inseribile a cassetto nel pannello frontale con cui è possibile trasformare l'apparecchio in un normale oscilloscopio a doppia traccia. Sia l'EP 656 che il G 491 sono contenuti in mobiletti metallici di dimensioni rack standard di 19".

START - UNAOHM
Ing. Paolo Chiastra
Via G. di Vittorio, 45
20068 PESCHIERA BORROMEO (MI)

Rif. 33



G 491 - Oscilloscopio doppia traccia a grande schermo.



EP 656 - Generatore vobulato e marcatore.



QUARTZ CRYSTALS

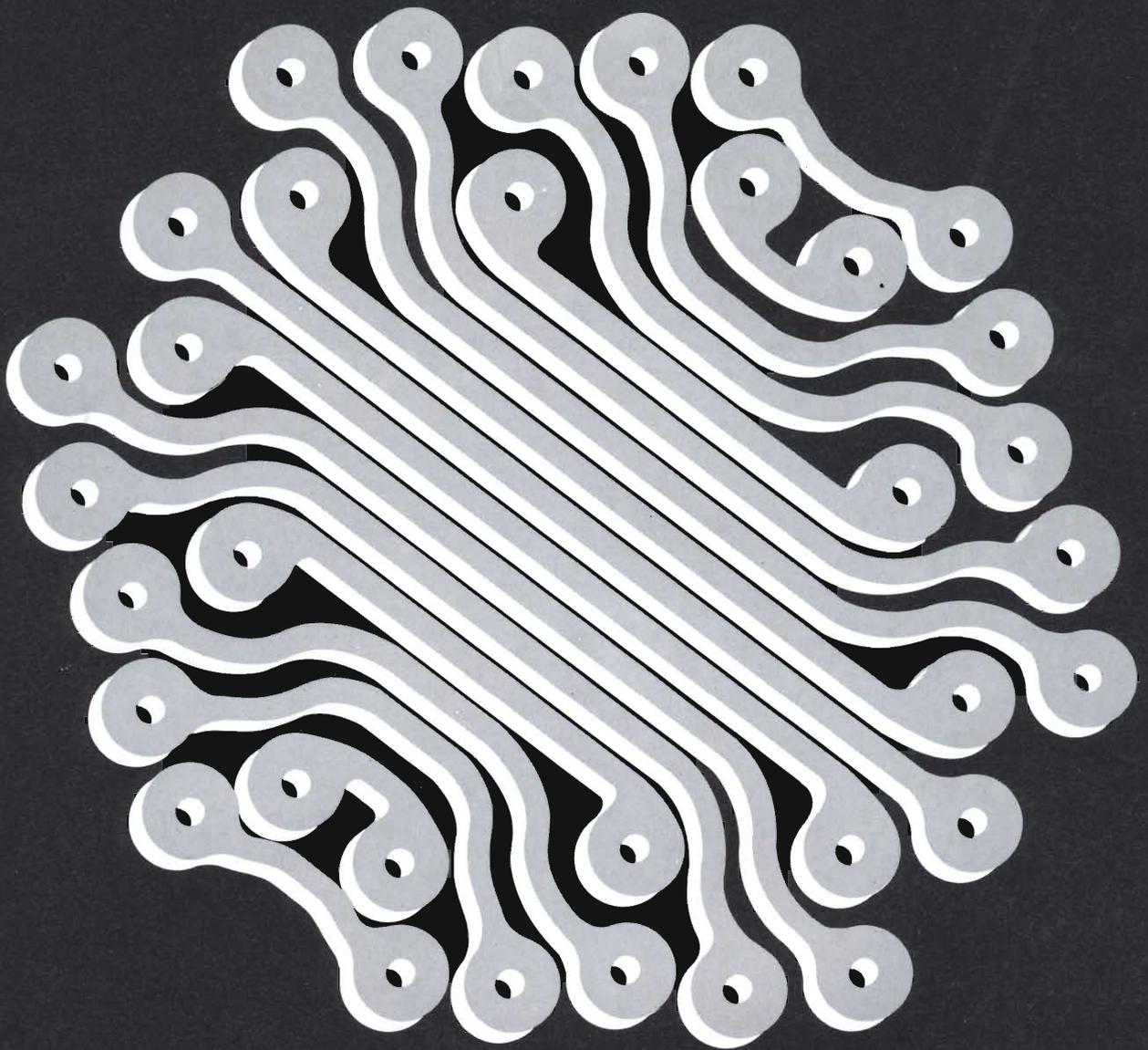


- AT Quartz Crystals
- Low Frequency Crystals
- Crystal Oscillators
- Crystal Filters
- Monolithic Crystal Filters

SGE - SYSCOM S.P.A.

20092 Cinisello B. (MI), Via Gran Sasso, 35 - tel. 02/6189159 - 6189251/2/3 - Telex 330118

Per informazioni indicare Rif. P 19 sul tagliando



MICROELETTRONICA

Settori merceologici:
componenti e sottoassiemi,
strumentazione e sistemi di misura,
segnalazione e controllo,
automazione e robotica industriale,
software e servizi di elaborazione,
computers e periferiche,
macchine e sistemi per il trattamento dati e informazioni,
sistemi di impianti di comunicazione e telematica,
progettazione engineering,
assistenza installazione.
Sistemi di sicurezza.
Editoria specializzata.

**RASSEGNA
DELL'ELETTRONICA
INDUSTRIALE
E DELLE APPLICAZIONI
INFORMATICHE.**

**VICENZA 1985
10/13 OTTOBRE**



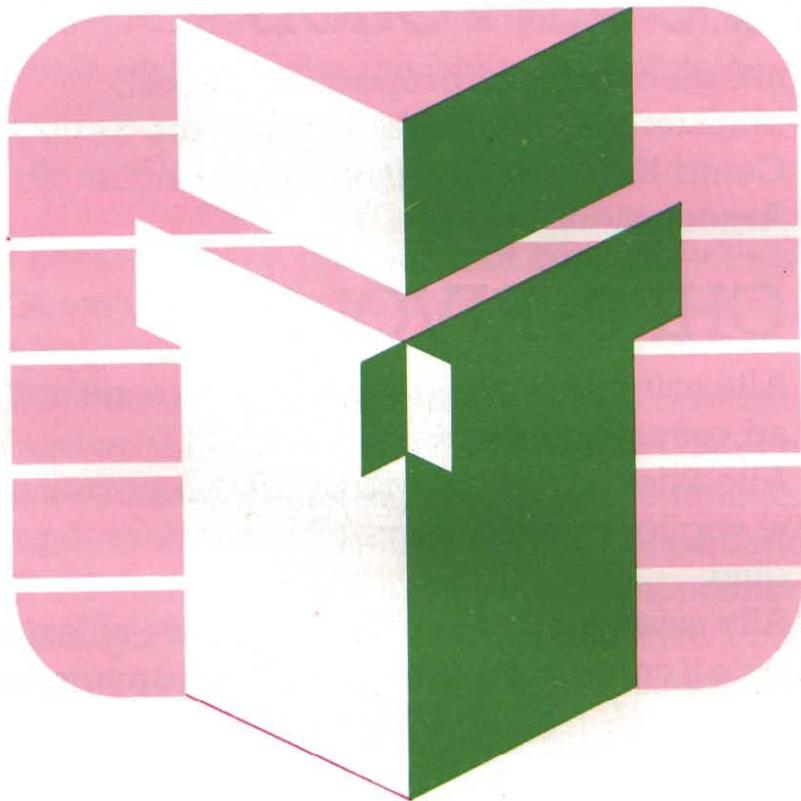
ENTE
FIERA
DI VICENZA

Informazioni:
ENTE FIERA - 36100 Vicenza - Italy - C.P. 805
Viale degli Scaligeri - Tel. (0444) 969111
Telex 481542 FIERVI

Per informazioni indicare **Rif. P 20** sul tagliando

IMMAGINE

ITALIA



Uno strumento per le aziende
che vogliono realizzare
le proprie potenzialità
su scala internazionale

IL PROGETTO IN



CHI LO GESTISCE

Il Consorzio Elettrimpex, associato Federexport, costituito nel 1975 con il patrocinio dell'ICE per la promozione all'estero di beni e servizi del settore elettronico.



CHI COINVOLGE

Tutti gli organismi preposti all'export:

- Ministero e Istituto del Commercio Estero
- Centri Esteri delle Camere di Commercio
- Associazioni



A CHI SI RIVOLGE

- Alle aziende interessate ad operare sui mercati esteri e ad esservi conosciute.
- Alle aziende che già sono presenti su quei mercati e che vi vogliono sottolineare e consolidare la propria immagine.
- Alle aziende per le quali la presenza all'estero e l'immagine lì conseguita significano anche maggior peso in Italia.



COSA È

È un progetto che si basa su monografie presentate all'estero in occasione di manifestazioni ufficiali, mostre, fiere, convegni, incontri ecc. Monografie gestite dal Consorzio Elettrimpex e promosse dagli enti, dalle associazioni, dai gruppi industriali che hanno appunto il compito istituzionale e l'interesse a favorire la presenza delle aziende italiane all'estero.

MAGINE ITALIA

Pubblicazioni "mirate" che vogliono costituire un "vademecum" del settore per gli operatori stranieri e quindi destinate a vivere ben oltre lo spazio di una manifestazione. Il progetto prevede per ogni manifestazione un pacchetto di servizi gestiti dal Consorzio Elettrimpex nell'ambito degli spazi e delle iniziative istituzionali:

- conferenze
- incontri con la stampa
- press release
- presentazione dei prodotti con il Meeting Point.

Quest'ultimo servizio è un innovativo sistema di informazioni visive computerizzate.

Il visitatore può, con semplicissime operazioni, eseguire la ricerca di un determinato prodotto, "vederlo" sul monitor e ricevere contemporaneamente tutte le informazioni tecnico commerciali che l'espositore intende fornirgli.

Ma il computer lavora anche per l'espositore: può infatti fornirgli in tempo reale o a consuntivo i nomi e i dati di quanti si sono interessati ai suoi prodotti.



COME SI PARTECIPA

Per avere diritto a fruire del pacchetto di servizi che costituiscono il progetto relativamente alle manifestazioni di specifico interesse dell'azienda è sufficiente la presenza pubblicitaria nell'ambito della monografia relativa appunto allo specifico settore. L'accesso al Meeting Point, gratuito a quel punto, deve essere programmato per tempo ed i contatti con il Consorzio Elettrimpex vanno presi almeno 45 giorni prima della manifestazione.



QUANTO COSTA

Gli spazi disponibili sulle monografie del progetto Immagine Italia costano:

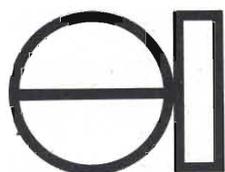
1 pagina (tre colonne)	L. 2.200.000
2 colonne	L. 1.600.000
1 colonna	L. 850.000

Le piccole e medie aziende fruiranno, grazie all'intervento pubblico, di uno sconto del 20% sulle tariffe sopra indicate.



LA DIFFUSIONE DELLE MONOGRAFIE

• ICE - uffici estero	1.500
• Associazioni estere di settore	500
• Manifestazione	1.500
• Imprese estere nell'area manifestazione (in collaborazione con l'ufficio ICE locale)	1.500
• Imprese partecipanti	500
• Azioni promozionali collaterali (in collaborazione con le associazioni di categoria)	2.000
	<u>7.500</u>



Consorzio Elettrimpex

20129 Milano, viale Premuda 2, tel. (02) 5400135-5400196



adveco srl

via S. Lattuada, 20 Milano
Tel. 02-5456465.6.7.8 - Telex 340116 Adveco I

Roma:

ADEL
Tel. 06 - 6110949

Firenze:

AELDI
Tel. 055 - 361114

**FERRITES
DOUX
"FERRINOX[®]"**



**THOMSON-CSF
COMPOSANTS**

la garanzia di un partner europeo



MEMORIE NON VOLATILI A SOLA LETTURA

Funzionamento e tecnologie

Luciano Marcellini

Il segmento delle memorie a semiconduttore non volatili occupa un posto importante nel mercato dei circuiti integrati su larga scala. Oltre a spiegare il modo di funzionamento dei vari tipi di memoria a sola lettura (ROM), verranno descritte le varie tecnologie correnti e le scelte dei processi e dei materiali operate dalle varie case costruttrici, al fine di porre sul mercato prodotti dalle prestazioni sempre più elevate, sia in termini di densità circuitale che di velocità operativa.

Nonostante il mercato delle memorie sia fortemente orientato verso quelle cosiddette *volatili*, sia statiche che dinamiche (SRAM e DRAM), il gruppo delle memorie *a sola lettura* (ROM) rappresenta una buona percentuale delle vendite globali, come dimostra la *figura 1*, dalla quale si può inoltre constatare che anche in futuro, la domanda per questo tipo di memoria avrà un ritmo di crescita certamente paragonabile a quello delle memorie volatili: addirittura, il segmento delle EEPROM vedrà un

Con l'introduzione del dispositivo Am9864 da 64 kbit EEPROM (memoria programmabile a sola lettura, cancellabile elettricamente) l'Advanced Micro Devices offre un dispositivo a 200 ns che può essere alterato elettricamente nel sistema. L'Am9864 presenta un ciclo di scrittura autotemporizzato con un tempo di 10 ns ed usa il piedino di Ready/Busy per indicare la conclusione di un ciclo di scrittura. L'Am 9864 dispone di tre meccanismi di protezione dei dati per impedire durante transitori scritture accidentali delle memorie.

Mercato delle memorie MOS (Milioni di dollari)			
Tipi di memoria	1979	1984	1989
DRAM	\$ 650	\$ 3,400	\$ 9,200
SRAM	375	1,100	2,750
EPROM	400	1,050	2,525
ROM	200	625	1,850
EEPROM	—	170	1,250
Altre	65	60	100
Totale	\$ 1,690	\$ 6,405	\$ 17,675

SOURCE: MONTGOMERY SECURITIES

aumento di 7-8 volte, contro le 2-3 volte di tutti gli altri tipi.

A questo punto sarà bene illustrare sommariamente i vari tipi di memorie non volatili a sola lettura, quelle cioè nelle quali le informazioni contenute nelle varie posizioni (o celle) non vengono perse quando viene a mancare l'alimentazione, sia per guasto che per normale spegnimento del sistema nel quale sono inserite.

Sigle simili e modi operativi diversi

Le sigle che designano le memorie non volatili sono diverse: ROM, PROM, EPROM, EEPROM ... e chissà che in futuro non compaia qualche nuovo acronimo. Come si vede, tutte queste sigle hanno in comune le ultime tre lettere, cioè ROM (Read Only Memory), *memorie a sola lettura*. Quello che invece le distingue è la maniera con cui esse vengono programmate, che verrà spiegato in dettaglio qui di seguito.

Le memorie ROM sono programmate in sede di fabbricazione; la fase di costruzione principale consiste in una mascheratura che pone permanentemente le celle (in pratica dei bistabili) nello stato logico "1" oppure "0".

Questo tipo di memoria viene in genere commissionato dal cliente con determinati contenuti da lui specificati; in commercio se ne trovano anche di quelle già programmate per usi particolari. Un esempio è costituito dalla ROM per organi elettronici con sezione ritmica incorporata e con i vari ritmi predisposti in memoria.

È evidente l'impossibilità di variare il contenuto delle memorie ROM, a meno di effettuare una variazione della

maschera in fase di fabbricazione. Per superare questo inconveniente sono state introdotte le memorie PROM, cioè programmabili da parte dello stesso utilizzatore. In pratica, le memorie escono dalla fabbrica con tutte le posizioni in un certo stato logico; un apposito dispositivo, detto *programmatore*, cambia lo stato delle celle secondo i desideri dell'utente, "bruciando" alcuni collegamenti (in pratica dei fusibili in miniatura) con impulsi di tensione relativamente elevata.

È chiaro che in questo caso la memoria può essere programmata una sola volta, poiché è impossibile ripristinare i collegamenti interrotti; resta però il vantaggio di poter variare in tempi brevissimi il programma memorizzato,

Fig. 1 - Andamento del mercato per le memorie a semiconduttore; quelle di tipo programmabile costituiscono circa il 30% del totale.

Operazione di taglio delle slices alla fabbrica di semiconduttori della TEXAS INSTRUMENTS.



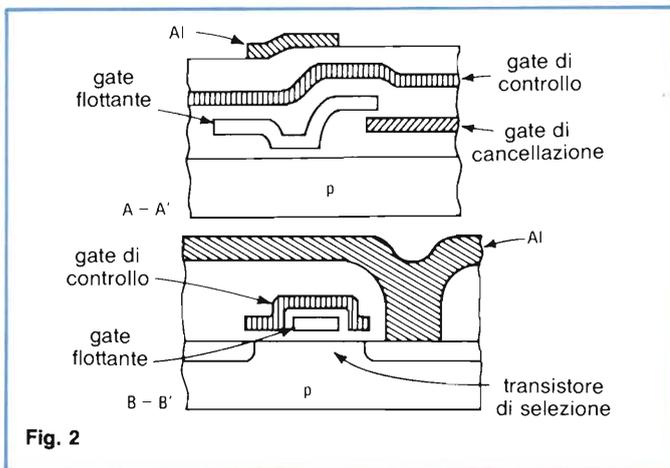


Fig. 2

Fig. 2 - EEPROM di tipo veloce della Toshiba; la sezione mostra la struttura a triplo polisilicio in due viste ruotate di 90° fra loro.

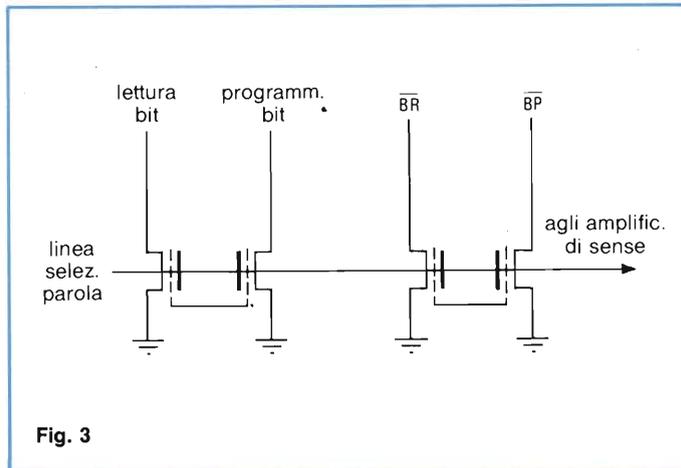
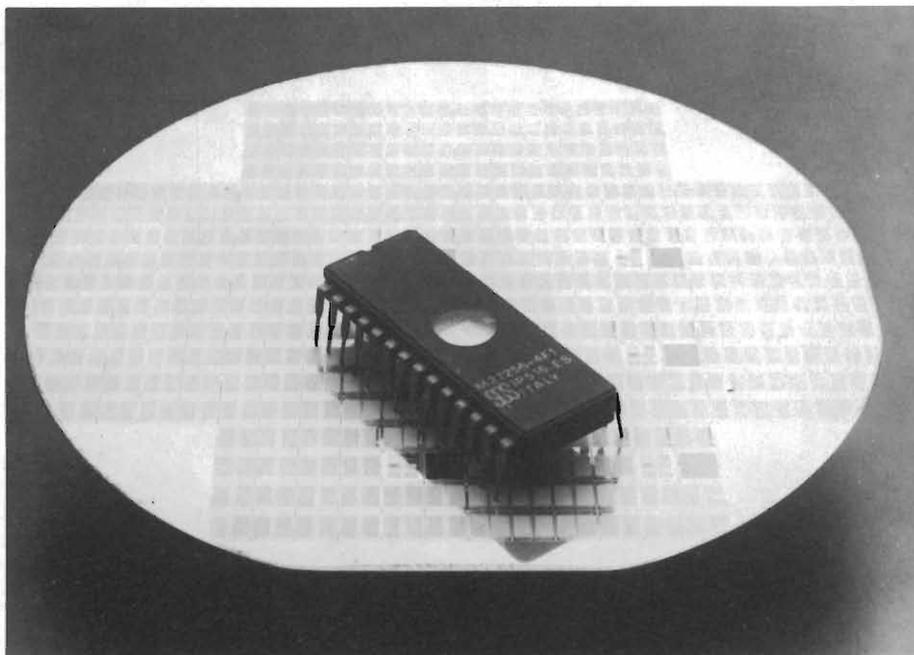


Fig. 3

Fig. 3 - Configurazione differenziale a 4 transistori per cella nella memoria EPROM da 16 kbit della Cypress, ad alta velocità di accesso (25 ns).

Memoria EPROM M27256 (S.G.S.) da 256 kbit. Si noti la "finestra" aperta nel contenitore in corrispondenza del chip, che consente di cancellare mediante esposizione ai raggi ultravioletti le informazioni contenute nella memoria.



poiché viene eliminato il tempo di reazione della fabbrica, in genere abbastanza lungo per evidenti motivi.

Tipi più versatili sono le memorie EPROM (Erasable Programmable ROM): memorie programmabili e cancellabili. Con queste memorie, le grosse case utilizzatrici non hanno il problema delle scorte a magazzino o dei tempi di reazione del costruttore poiché, in caso di necessità, è possibile cancellare e riprogrammare la memoria quante volte si vuole. La cancellazione è ottenuta per via ottica, utilizzando raggi ultravioletti (UV): a tale proposito esiste sul chip un'apertura protetta da materiale trasparente agli UV. La programmazione viene invece effettuata elettricamente, iniettando cariche sugli appositi piedini del chip.

Recentemente sono state poste sul mercato memorie EPROM di tipo OTP (One Time Programmable), meno costose e senza finestra; si è infatti statisticamente osservato che la maggioranza delle EPROM (circa il 70%) viene in effetti programmata una sola volta nella sua vita operativa.

Resta solo da parlare delle EEPROM, cioè Electrically Erasable Programmable ROM, memorie cancellabili e programmabili elettricamente, senza far ricorso per la cancellazione ai raggi ultravioletti, con notevole risparmio di tempo; per ogni cancellazione richiedono infatti solo alcuni minuti.

Lo stato dell'arte e le tendenze

Per quanto riguarda la capacità di memoria su singolo chip, mentre sono già in commercio memorie ROM da 1 Mbit, le EEPROM sono ancora distanziate di almeno due generazioni, avendo raggiunto i 32 ed i 64 kbit solo recentemente. Il motivo di questo ritardo è dovuto essenzialmente alle limitazioni imposte sul progetto del chip dalle alimentazioni multiple e dalle dimensioni dell'ossido isolante, ma soprattutto dal fatto che la singola cella EEPROM richiede almeno due transistori, e consuma da 2 a 5 volte più silicio della corrispondente cella EPROM.

Malgrado ciò, come già detto in apertura, è previsto per i prossimi anni un forte aumento di volumi di produzione, a patto che, secondo autorevoli pareri, si attui un piano di standardizzazione e di aumento delle densità di impaccamento. Mentre infatti gli altri tipi di memoria hanno un package standard da 28 piedini, i costruttori di EEPROM

non sono ancora riusciti ad uniformare numero e configurazione dei piedini di collegamento.

Per quanto riguarda l'aumento di densità circuitale si stanno esplorando varie tecniche; una abbastanza promettente è utilizzata dalla giapponese *Toshiba*, e consiste nell'utilizzo di FET a gate duale, con l'abolizione del transistor di selezione dell'indirizzo per ciascuna cella.

Riguardo invece al miglioramento delle altre caratteristiche, i costruttori si stanno muovendo in tre direzioni:

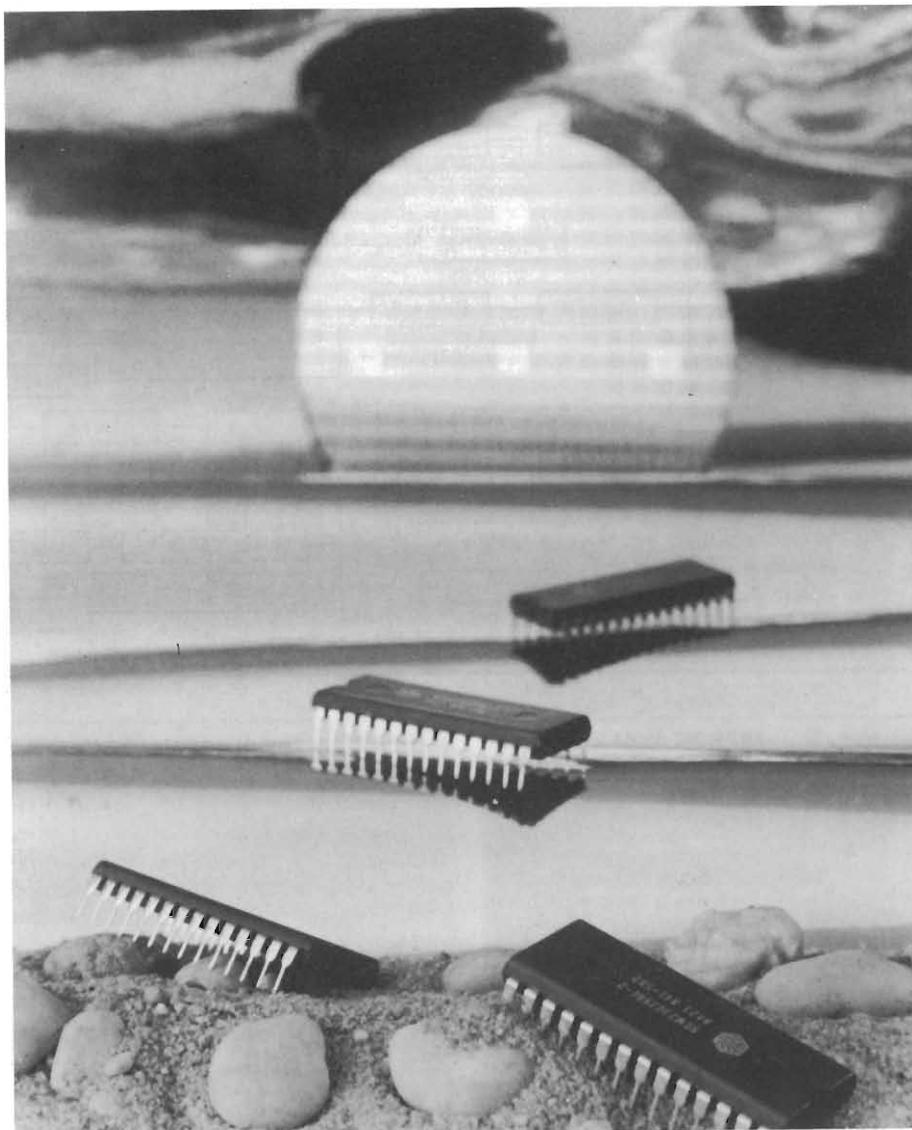
1) Riduzione del tempo di accesso in lettura; è stato dimostrato che, combinando le tecniche ad alta velocità delle memorie RAM statiche con la tecnologia MOS, sono fattibili memorie EEPROM da 32 kbit, con tempi di accesso dell'ordine dei 50 ns. Si ottiene in tal modo l'allargamento dei campi applicativi con l'inclusione dei controlli industriali, di processo e dei terminali grafici.

2) Progettazione di moduli di memoria "intelligenti" muniti di dispositivi sullo stesso chip quali bistabili, timer, circuiti di "page mode" ed anche di protezione dai disturbi di alimentazione e di controllo durante l'accensione e lo spegnimento del sistema. Un esempio di questa tendenza è dato dalla memoria XL48C64, della *Exel*, da 64 kbit e con 150 ns di tempo d'accesso.

3) Riduzione del tempo di programmazione totale; un sistema è quello di aggiungere un registro a più byte, o di pagina, al circuito di controllo cosicché il sistema ospite può caricare i dati ad una velocità uguale a quella delle memorie RAM, che poi vengono trasferiti in parallelo alle celle ROM. Con questo approccio i tempi di programmazione sono stati drasticamente ridotti di un fattore 10, da 10 ms a meno di 1 ms.

Fra le novità più recenti segnaliamo la EEPROM della *Toshiba* da 256 kbit, con un solo transistor per cella. L'appellativo "flash" dato dai tecnici della casa è giustificato dal tempo di accesso inferiore ai 100 ns. La tecnologia adottata è quella a tre strati di polisilicio (silicio policristallino); ognuno dei tre strati (vedi figura 2), ospita una delle gate presenti in ciascuna cella.

Il primo strato contiene la gate di cancellazione, il secondo la gate flottante, simile alle gate delle UV-



EPROM - cancellabili con raggi ultravioletti. Il terzo strato ospita la gate di controllo per la selezione di parola in programmazione e lettura. La programmazione viene effettuata mediante un'iniezione di cariche, simile a quella usata nelle EPROM, mentre la cancellazione avviene tramite emissione di elettroni sulla gate flottante e verso quella di cancellazione; l'operazione richiede una tensione massima di 30 V e viene effettuata in meno di 1 ms per byte.

ROM CMOS da 256 k della Solid State Scientific.

Tempo di accesso: 75 ns.

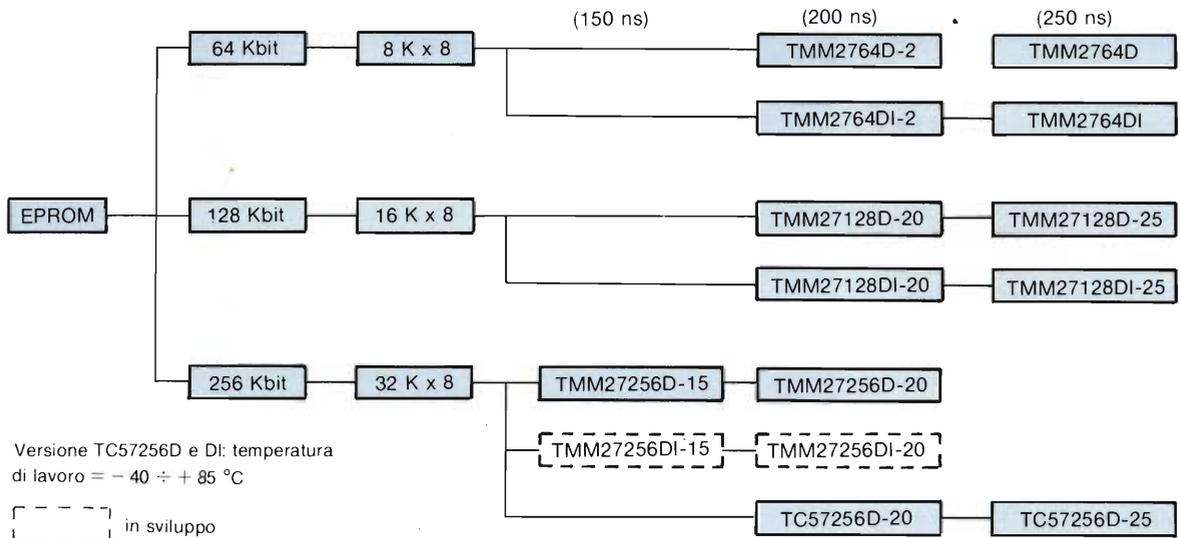
ROM. Diverse case, quali *AMD*, *Intel*, *Fujitsu*, *SGS*, hanno posto sul mercato moduli da 512 kbit e si sta aspettando nel corso dell'anno l'uscita di EPROM da 1 Mbit.

Ormai la tecnologia di questo segmento di mercato è da considerarsi matura con un costo per bit che sta scendendo velocemente al livello delle ROM. Inoltre, il vantaggio della programmabilità da parte dell'utente riduce considerevolmente i tempi di attesa, consentendo l'uscita di prodotti concorrenziali che utilizzano questo tipo di memoria.

Anche le EPROM crescono

La densità delle memorie EPROM sta aumentando rapidamente e segue molto da vicino quella raggiunta dalle

EPROM Toshiba

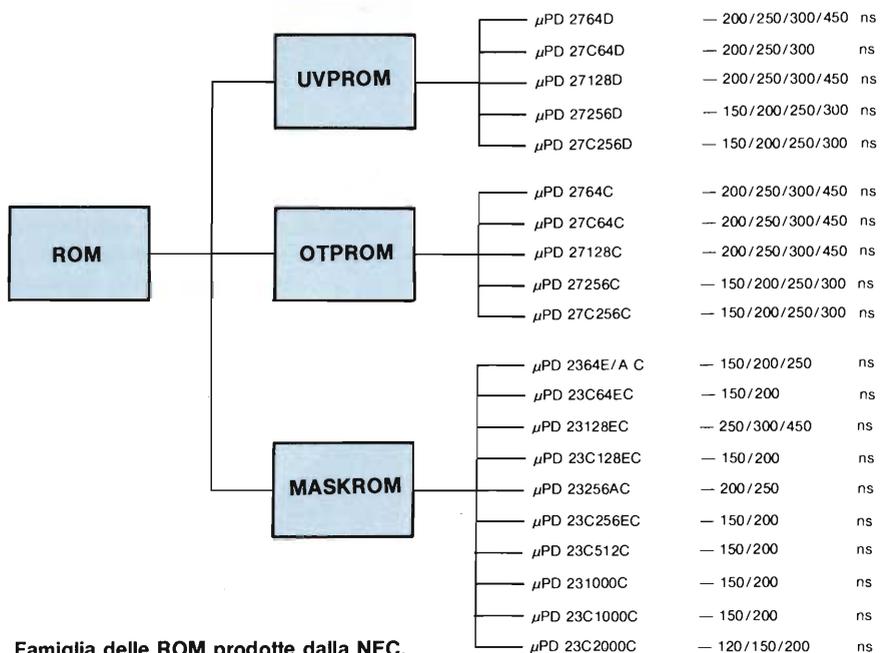
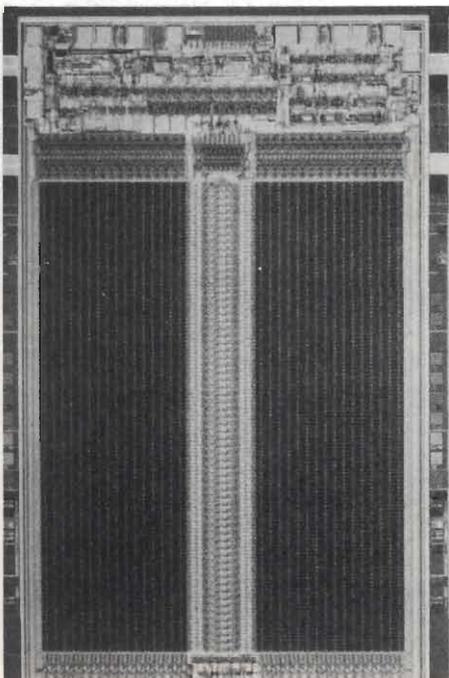


EEPROM da 64 k (Exel) con tempo di accesso di 150 ns. Nel chip di questa memoria sono contenuti circuiti come timer, latch, circuito di controllo power-up (accensione) e power-down (spegnimento), ed infine circuiti di protezione nei confronti dei disturbi. Negli altri tipi di EEPROM questa circuiteria è esterna, e per questo motivo, questi chip della Exel vengono chiamati "intelligenti".

Un sottosegmento a rapida crescita è quello delle OTP EPROM, di cui si è già parlato in precedenza. Per quanto riguarda le tecnologie di fabbricazione, attualmente è predominante quella N-MOS, almeno per le memorie da 64-256 kbit; per i modelli da 512 kbit c'è una suddivisione fra N-MOS e CMOS. A densità superiori, 1 Mbit o più, solo la tecnologia CMOS consentirà densità di questo livello, data la sua bassa dis-

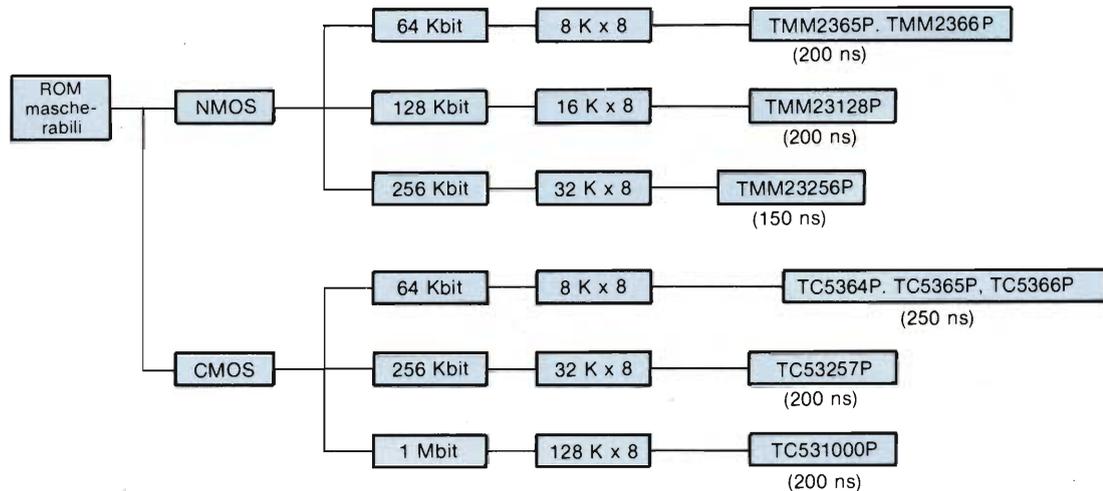
sipazione intrinseca.

Un'eccezione a quanto detto è costituita dalla EPROM da 16 kbit della Cypress, realizzata in tecnologia CMOS e caratterizzata da un'elevata velocità di accesso, 25 ns, pari a quella tipica delle PROM a fusibile, di tipo bipolare. Per ottenere questa eccezionale prestazione i progettisti della Cypress sono ricorsi ad una speciale configurazione differenziale con 4



Famiglia delle ROM prodotte dalla NEC.

ROM Toshiba mascherabili

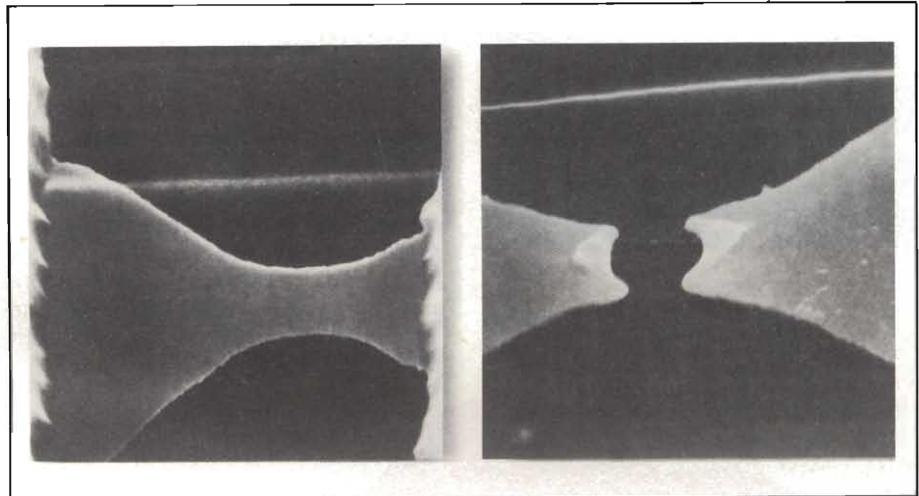


transistori per cella (figura 3) nella quale le funzioni di lettura e di programmazione sono separate; il chip contiene inoltre un proprio generatore per la corrente di polarizzazione.

Buona tenuta delle ROM

Le memorie ROM, malgrado la concorrenza delle EPROM, tengono bene il mercato. Già alcune case americane e giapponesi, *Mostek*, *General Instrument*, *Motorola*, *NEC*, *OKI*, hanno posto sul mercato unità da 1 Mbit, sia con tecnologia N-MOS che CMOS e con tempi di accesso nell'intorno dei 200 ns; tuttavia, la porzione in maggiore crescita è quella delle memorie da 256 kbit, meno dense ma più veloci, con tendenza a scendere sotto i 100 ns. Esse sono quindi adatte ad essere usate in combinazione con microprocessori veloci, migliorando in questo modo le prestazioni globali del sistema.

I campi di applicazione che possono inoltre beneficiare di queste memorie veloci vanno dalle telecomunicazioni (radio cellulari, sistemi di commutazione voce e dati) alle applicazioni militari avioniche (computer di bordo, sistemi di guida per missili, ecc.). Anche il campo automobilistico, con l'introduzione massiccia dell'elettronica, trova un componente ideale in queste ROM dal basso consumo, dalle piccole dimensio-



ni e dall'ottima tolleranza alle temperature elevate.

Per resistere ancor meglio alla concorrenza, i costruttori stanno seguendo attualmente tre diverse tendenze. La prima consiste nel costruire memorie con ridondanza del 100% (in questo tipo di memoria anche un solo bit guasto rende inservibili); la seconda è quella di aggiungere circuiti di controllo degli errori e loro correzione direttamente "on chip", anche se questo costringe ad aumentare del 20% le dimensioni del chip, con conseguente aumento dei tempi di accesso nella stessa percentuale.

Un terzo approccio consiste nel combinare memorie ROM ed EPROM sullo

Chip di memoria PROM 87S190 (National) visto al microscopio elettronico a scansione. Si noti il fusibile al tungsteno-titanio, intatto (a sinistra) e bruciato (a destra).

stesso chip: un esempio di questa tendenza è fornito dalla *Motorola* con la tecnologia CREEM (Combined ROM Electrically Erasable Memory), una nuova sigla che forse vedremo presto sui cataloghi delle memorie. Nella CREEM, una EEPROM di dimensioni ridotte agisce come pagina riprogrammabile di una ROM più grande.

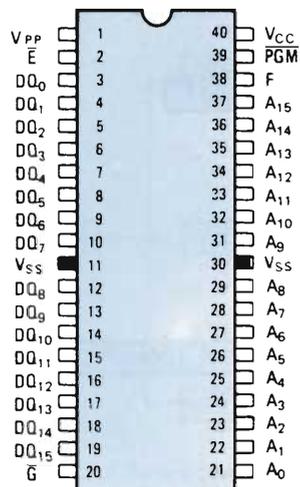


Fig. 4

Fig. 4 - Memoria EPROM da 1 Mbit in un package a 40 piedini; le linee di indirizzamento e quelle d'uscita sono su due lati opposti per minimizzare i disturbi.

Fig. 5 - Struttura interna della memoria da 1 Mbit; otto di questi integrati della AMD sostituiscono un disco da 1 Mbyte in uno spazio molto minore e con maggiore affidabilità.

La NEC può offrire UV EPROM da 64 kbit in tecnologia CMOS e da 128 kbit in MOS.

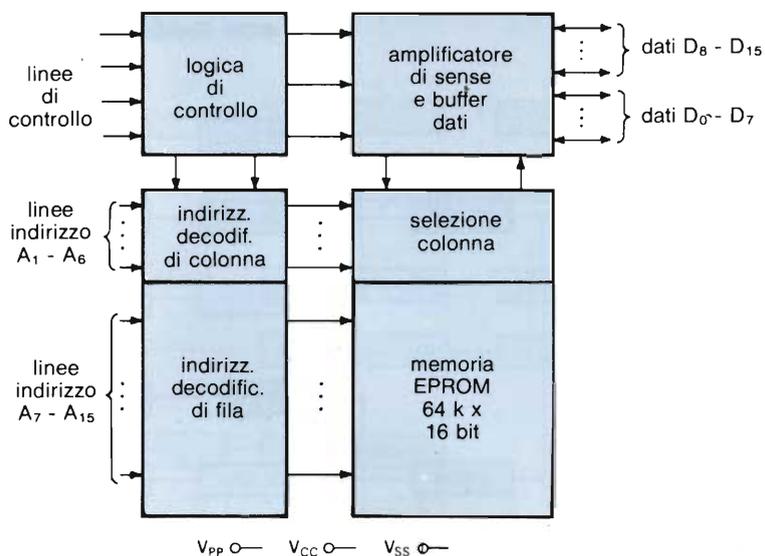


Fig. 5

Memorie EPROM da 1 Mbit al posto dei dischi

L'annuncio che verrà presto introdotta sul mercato una memoria EPROM da 1 Mbit, precisamente dalla *Advanced Micro Devices*, mette a disposizione dei progettisti di sistemi una valida alternativa alle memorie a disco; ciò è reso possibile dall'associazione dell'elevata capacità, dalla non volatilità e dalla sufficiente velocità, presenti per la prima volta contemporaneamente in una memoria a semiconduttore.

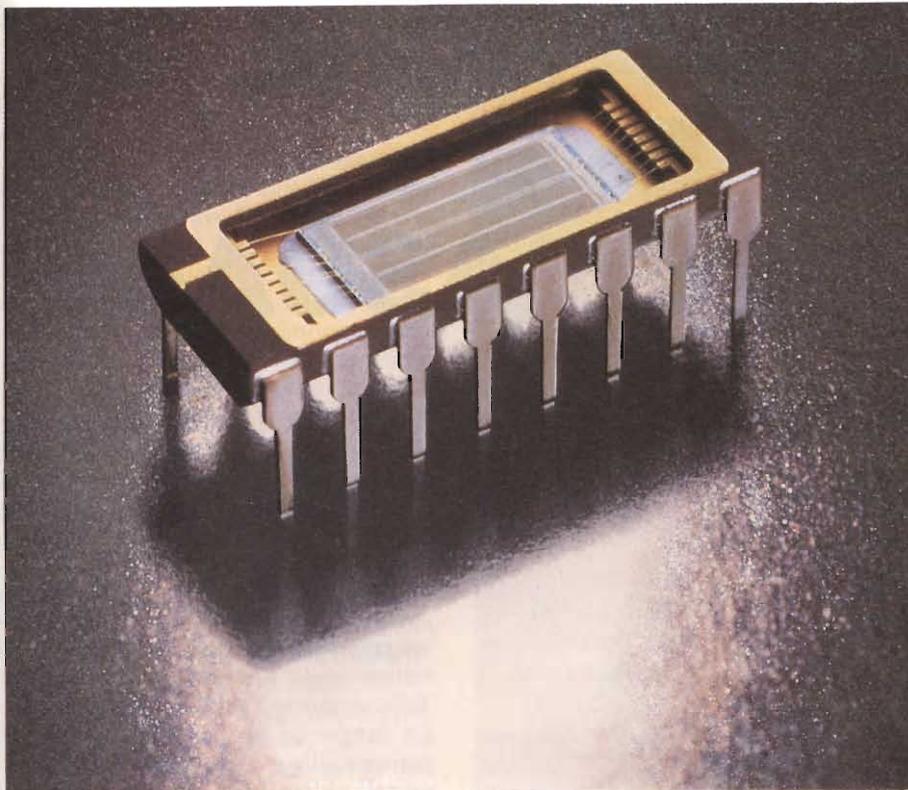
Un articolo a parte di questo "speciale" tratterà in dettaglio gli aspetti tecnologici e funzionali di questa memoria.

Il nuovo circuito integrato è siglato *Am27C1024* ed è organizzato internamente in 65.356 parole da 16 bit ciascuna. Il package è dotato di 40 piedini di tipo "leadless" (figura 4) con le connessioni di massa al centro ed i piedini per l'indirizzamento e quelli per l'uscita dati sui due lati opposti; questa configurazione minimizza i disturbi reciproci (cross-talk) e semplifica la disposizione dei collegamenti sul circuito stampato.

È stato calcolato che, utilizzando un certo numero di questi integrati per sostituire un'unità a disco da 1 Mbyte, si occuperebbe uno spazio di soli 56 cm², col vantaggio di una maggiore affidabilità. Infatti, gli integrati, al contrario dei dischi, sono insensibili alle particelle di polvere, ai campi magnetici e ad altri fattori ambientali nocivi. In pratica si sta introducendo il concetto di *disco statico*.

La struttura interna dell'*Am27C1024*, visibile in figura 5, contiene, oltre alla memoria, tutta la logica di indirizzamento e di controllo; la struttura è tale da interfacciare perfettamente microprocessori da 16 bit. Le linee esterne, non multiplexate, offrono la massima flessibilità; il tempo di accesso è contenuto in 170 ns su tutto l'arco delle temperature e delle tensioni operative. Una caratteristica del chip è quella di diminuire drasticamente la



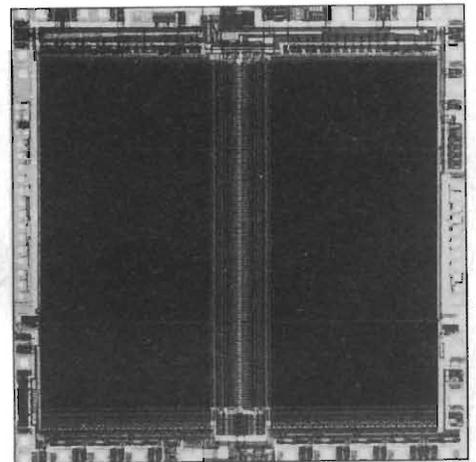


EPROM da 256 kbit della Siemens. Il chip misura appena 33 mm².

EEPROM da 256 kbit della Toshiba. Utilizza un solo transistor per bit. Ha strutture circuitali dell'ordine di 2 μm e un tempo di accesso di 100 ns.

Bibliografia

- 1) B. C. Cole - *Memories dominate ISSCC* - Electronics Week - 11 febbraio 1985.
- 2) *One-megabit EPROMs invade disk territory* - Electronics Week - 22 aprile 1985.
- 3) S. Evanczuk - *Designers test limits of process technology* - Electronics - 23 febbraio 1984.
- 4) *ISSCC digital chips* - D. Bursky - Electronic Design - 23 febbraio 1984.



potenza dissipata quando è in stato non selezionato (deselected), con fattori di riduzione anche di 100:1. Inoltre, essendo realizzato in tecnologia CMOS, esso è dotato di un modo operativo denominato di *super-standby* che riduce di un ulteriore fattore 6 il consumo.

Ad esempio, quando il chip è attivo e sta operando alla frequenza di 5 MHz, esso richiede una corrente di 50 mA e dissipa 250 mW. In stato "deselected", la corrente scende a 1 mA, con dissipazione di 5 mW; il "super-standby" riduce

ulteriormente la corrente assorbita a 150 μA, facendo scendere la dissipazione fra i 500 μW ed 1 mW.

Il chip è costruito con tecnica fotolitografica da 1,5 μm, che consente di ottenere una superficie totale inferiore ai 50 mm²; ciascuna cella occupa uno spazio pari a circa 20 μm². La protezione alle scariche elettrostatiche consente di sopportare senza danno tensioni superiori ai 2000 V.

Le perdite di carica elettrica di memorizzazione sono talmente basse che è stato ricavato per extrapolazione un

periodo di ritenzione dei dati superiori ai 10 anni. Il modulo contiene anche celle ridondanti per la sostituzione di eventuali elementi difettosi; esse sono disposte su 6 file e 4 colonne; gli indirizzi sostitutivi sono memorizzati internamente mediante una memoria ausiliaria a fusibili. Il tempo di accesso di una posizione ridondante è identico a quello di una cella normale rendendo il sistema perfettamente "trasparente" all'utilizzatore. ■

GLOSSARIO

EPROM

Memoria a sola lettura cancellabile e programmabile più volte (Erasable Programmable ROM).

EEPROM

Memoria a sola lettura elettricamente cancellabile e riprogrammabile (Electrically Erasable Programmable ROM).

OTP-EPROM

Memoria EPROM programmabile una sola volta (One Time Programmable ROM).

PROM

Memoria a sola lettura programmabile.

ROM

Memoria a sola lettura (Read Only Memory) programmata in sede di fabbricazione.

MEMORIE STATICHE E DINAMICHE AD ACCESSO CASUALE

Tecnologie a confronto

a cura della Redazione

Il campo delle memorie a semiconduttore è oggetto di un intenso sviluppo da parte delle case costruttrici, tanto che si rischia di non tenere il passo con tutto quanto viene pubblicato dalle riviste estere specializzate. In questo articolo viene fatto il punto sullo stato dell'arte, sui traguardi raggiunti e su quelli futuri, indicati dalle tendenze della tecnologia dei materiali e dei processi.



Nel settore dei circuiti integrati, quello delle memorie è forse il più "caldo" nel senso che, essendovi una enorme richiesta di questo componente, esso di conseguenza è oggetto di un intenso sviluppo tecnologico. Si è venuta così ad innescare una spirale domanda/offerta nella quale le maggiori potenzialità ed i minori costi hanno visto l'estendersi dell'impiego delle memorie anche laddove, soltanto un fanno fa, era impensabile. Basti pensare allo sviluppo assunto dai terminali video, dalla robotica, dal CAD/CAM/CAE, per non parlare delle applicazioni grafiche e dell'"intelligenza artificiale" con tutte le sue componenti come il riconoscimento delle immagini, la sintesi della voce ecc..

Questa corsa tecnologica ha visto una vera e propria "escalation" della capacità di memoria racchiudibile in un singolo circuito integrato: si è passati in pochi anni dalla memoria di qualche chilobit, via via a capacità di 16 kbit, 64 kbit, 256 kbit e sono già disponibili alcune memorie da 1 Mbit, mentre le previsioni indicano tecnicamente fattibili capacità ancora superiori, ad esempio, memorie da 2-4 Mbit.

In definitiva, questo continuo aumento della capacità di memoria e delle tecnologie sempre più esasperate per realizzarla ha fatto delle memorie a semiconduttore un componente estremamente specializzato: se da un lato il progettista vede a sua disposizione un numero sempre maggiore di possibilità circuitali, dall'altro gli riesce sempre più difficile orientarsi in un labirinto di sigle, terminologie e dati tecnici; anche

La produzione delle DRAM alla Texas Instruments di Rieti è caratterizzata da un attento controllo di qualità al fine di prevenire problemi in fase di assemblaggio.

la semplice lettura di una pagina pubblicitaria sulle memorie richiede da esso una conoscenza adeguata per poter comprendere termini e specifiche, ed effettuare le scelte più adatte.

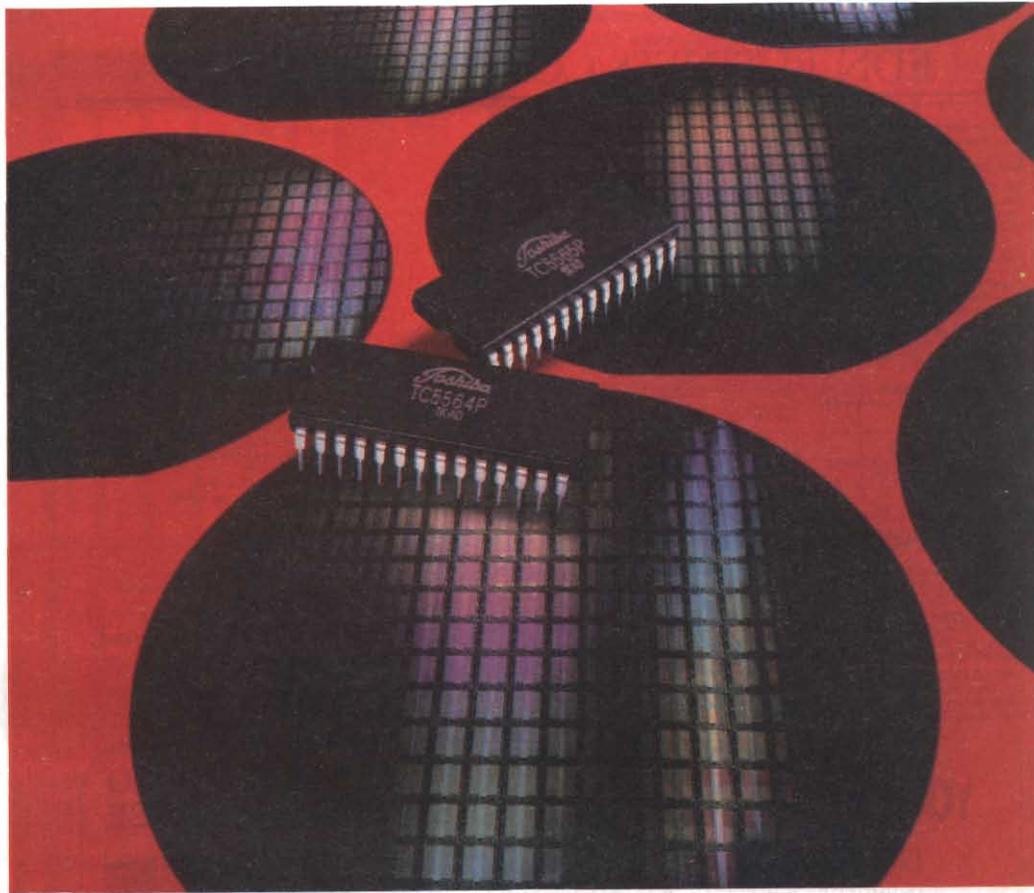
In questo articolo ci proponiamo quindi di fare il punto sullo "stato dell'arte", di illustrare le tecnologie correnti ed emergenti, i nuovi materiali e i processi nonché le tendenze future. Essendo il campo estremamente vasto, tratteremo qui le sole memorie a lettura/scrittura, rimandando ad un altro articolo la trattazione delle memorie di sola lettura di tipo non volatile.

Tecnologie N-MOS e CMOS a confronto

Attualmente le memorie statiche e dinamiche sono prodotte con due differenti tecnologie: N-MOS e CMOS.

Il primo sistema è storicamente il successore della tecnologia P-MOS, utilizzata negli anni '70 nelle prime memorie a semiconduttore. L'evoluzione è stata naturale in quanto nella tecnologia N-MOS, i portatori di cariche sono gli elettroni, la cui maggiore mobilità rispetto alle lacune consente di ottenere velocità più elevate nel chip di memoria. Altri vantaggi consistono nella soglia di conduzione più bassa e nel funzionamento con una sola tensione di alimentazione.

Tuttavia, la tecnologia N-MOS comincia a presentare problemi per quanto riguarda la densità dei circuiti, che non è possibile spingere oltre certi limiti: per le memorie dinamiche sembra che il massimo ottenibile, su un solo chip, sia di 256 kbit mentre per le memorie statiche di media velocità pare non sia possibile superare i 64 kbit; se passiamo poi a quelle ad elevata ve-



locità, il limite scende ulteriormente intorno ai 16 kbit.

La tecnologia che permette di superare questi limiti è per eccellenza quella CMOS; essa presenta numerosi altri vantaggi ben noti quali la bassa potenza dissipata, l'insensibilità al rumore, le superiori caratteristiche nei confronti della temperatura e della affidabilità.

Altri vantaggi, forse meno noti, come la resistenza alle radiazioni alfa, problemi di dispersione di corrente del secondo ordine, la potenziale alta velocità intrinseca fanno della tecnologia

RAM statica da 64 k CMOS della Toshiba. Contiene 400.000 dispositivi integrati nel chip.

Fig. 1 - Il grafico mostra la riduzione della superficie dei chip di memoria dovuta al susseguirsi delle varie tecnologie.

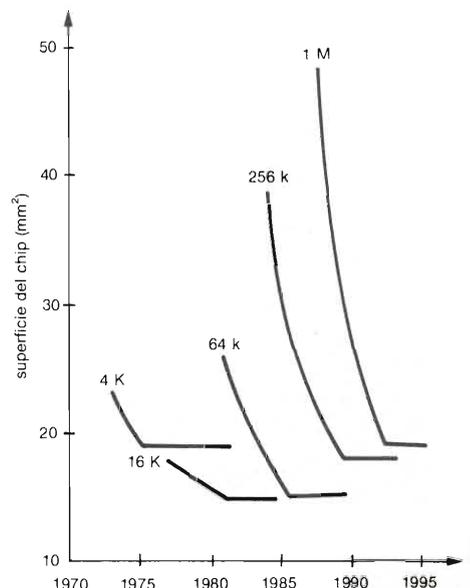


Tabella 1 - Capacità di memoria ottenibile con le tecniche litografiche da 1 e 0,7 micron.

DENSITA' DELLE MEMORIE CMOS		
TECNICA LITOGRAFICA	1 μm	0.7 μm
SRAM - 6 TRANSISTORI	64 kbit (1984)	256 kbit (1986/1987)
SRAM - 4 TRANSISTORI	256 kbit (1986/1987)	1 Mbit (1988/1989)
DRAM	1 Mbit (1985)	4 Mbit (1988/1989)
EPROM	2-4 Mbit (1986)	8-16 Mbit (1988)
EEPROM	256 kbit - 1 Mbit (1987/1988)	1 Mbit (1988/1990)
ROM	1 Mbit (1984)	4-16 Mbit (1986/1987)

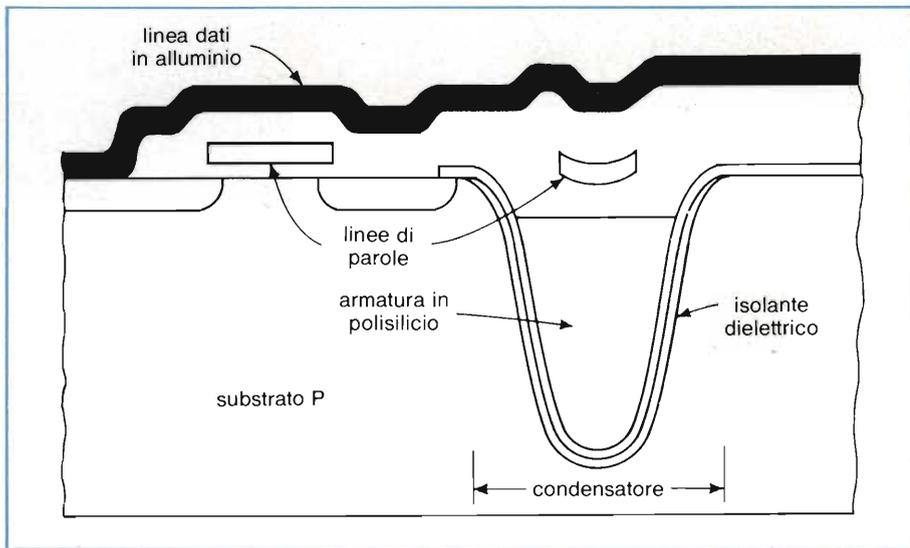


Fig. 2 - Condensatore realizzato con tecnica "verticale" per sfruttare lo spessore del chip e risparmiare area di silicio.

le realizzare memorie *dinamiche* da 4 Mbit e memorie *statiche* fino ad un Mbit di capacità.

In pratica si sta ripetendo, per le memorie di capacità uguale o superiore ai 64 kbit, la drammatica riduzione del chip avvenuta a suo tempo per le memorie da 4-16 kbit; il grafico di *figura 1* sintetizza abbastanza bene questa tendenza.

Densità ancora più spinte (la ricerca non si arresta mai) non sono ottenibili con la sola tecnologia CMOS e la temporanea ulteriore riduzione a $0,5 \mu\text{m}$ delle tecniche fotolitografiche: i ricercatori sono concordi nell'affermare che occorre aumentare la capacità della singola cella (il condensatore che memorizza il singolo dato) ed usare materiali di interconnessione fra le celle, differenti da quelli fin qui utilizzati.

Il futuro delle memorie CMOS

Si è visto, quindi, come con la tecnologia CMOS sia possibile abbattere le barriere che limitano la massima capacità di memoria collocabile su un solo chip; ma quali sono veramente le nuove frontiere raggiungibili?

La risposta degli esperti è sintetizzata nella *tabella 1* dalla quale si deduce che, utilizzando la tecnica litografica da $1 \mu\text{m}$ (limite attuale), è possibile ottenere memorie *dinamiche* da 1 Mb - di fatto già sul mercato - mentre per le memorie *statiche*, i nuovi limiti si attestano a 64 oppure 256 kbit, rispettivamente per memorie con 4 o 6 transistori per cella.

Densità maggiori sono ottenibili solo introducendo tecniche litografiche che permettano di ridurre lo spessore delle strutture a $0,7 \mu\text{m}$; con questo è possibi-

Tecniche tridimensionali per aumentare la densità

Uno dei sistemi ideati dai ricercatori per ottenere "condensatori" di sufficiente capacità (circa 60 femtofarad : $1 \text{ fF} = 10^{-15} \text{ farad}$) e nello stesso tempo una ridotta superficie sul chip è quello dei cosiddetti *condensatori verticali*.

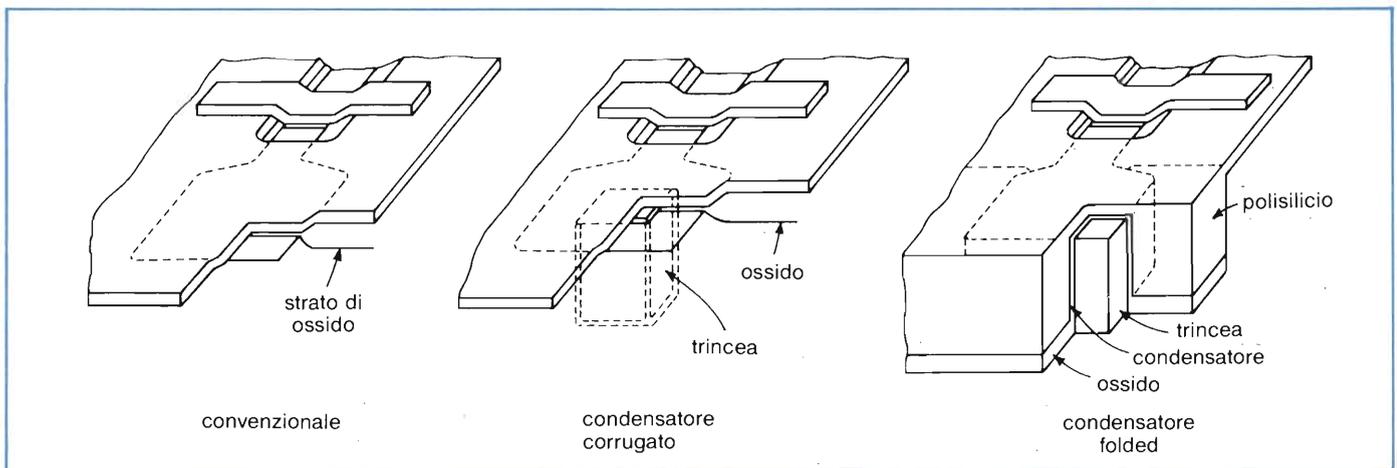
Come dice il nome stesso si tratta di condensatori che non sono "distesi" sulla superficie del silicio ma ne sfruttano soprattutto lo spessore (*figura 2*). Varianti di questa tecnologia prendono il nome di "trench capacitor", "corrugated capacitor" o "folded capacitor"; in *figura 3* queste tecnologie sono confrontate con quella convenzionale.

In un altro sistema, denominato "stacked capacitor" (condensatore sovrapposto), il condensatore è realizzato

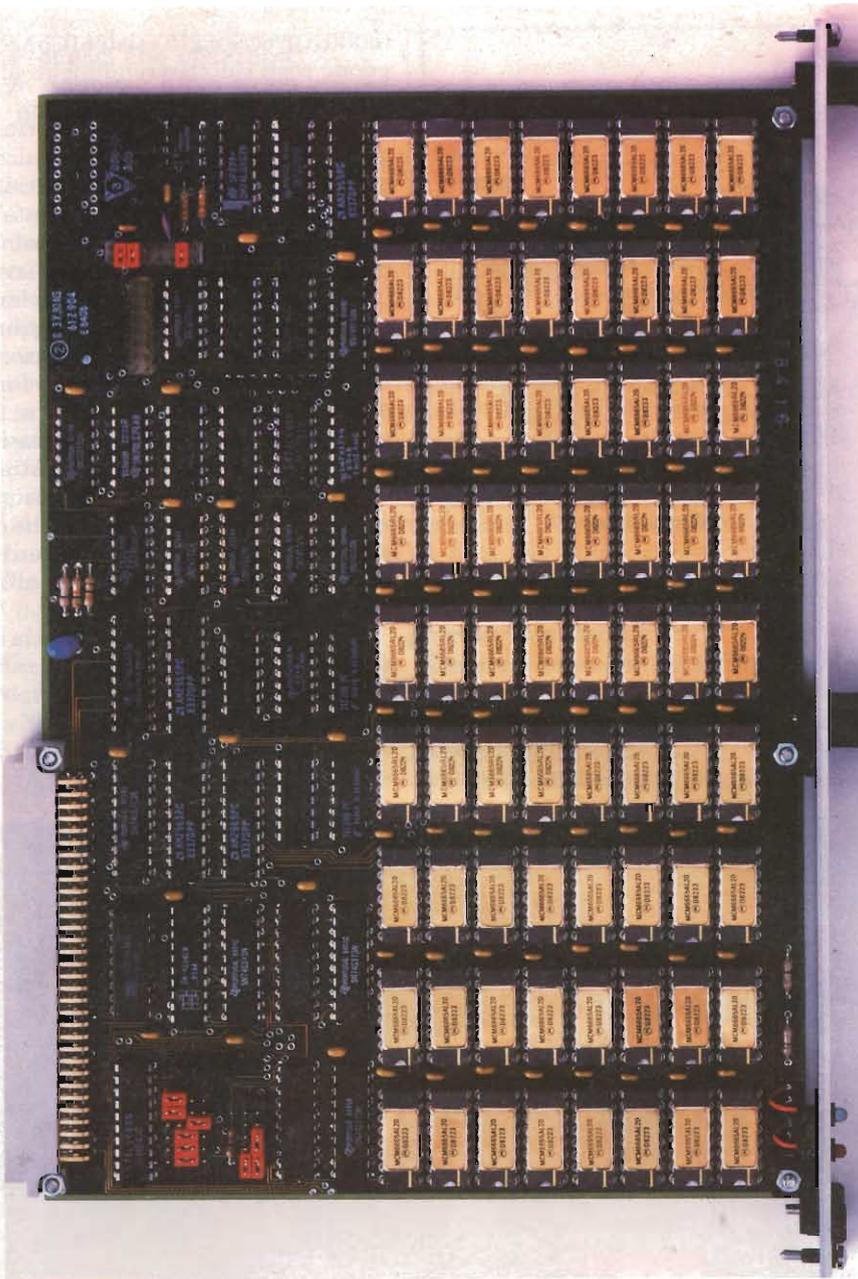
CMOS l'ideale e logico successore delle precedenti tecnologie.

Un'ulteriore considerazione a favore del CMOS, riguarda il fatto che la miglioramento dei microprocessori e delle reti logiche, realizzata con integrazione su larghissima scala (VLSI), utilizza già da tempo questa tecnologia, semplificando in questo modo al massimo i problemi di interfacciamento con le memorie.

Fig. 3 - Confronto delle varie tecnologie verticali rispetto a quella convenzionale: è evidente il risparmio di spazio.



MVME202 Motorola: scheda di memoria RAM dinamica da 512 k byte.



connessioni sul chip fino a geometrie di $1 \mu\text{m}$. Al di sotto di questo limite, occorre drogare l'alluminio con rame e silicio, onde limitare fenomeni di migrazione molecolare e minimizzare problemi di contatto; in alternativa potrebbe essere usato il tungsteno.

Materiali esotici

Uno dei campi di ricerca relativi alle memorie a semiconduttore riguarda la scoperta ed la sperimentazione di materiali non tradizionali; per rimanere nell'argomento delle *connessioni*, oltre a quelli già citati, sono stati proposti materiali refrattari di silicio policristallino (polisilicio), silicati o composti silicati di polisilicio (in inglese polycides).

Ad esempio, i refrattari di cui sopra, hanno una resistenza superficiale inferiore di un ordine di grandezza a quella del polisilicio, anche se sono ancora da risolvere problemi di deposizione.

La maggior parte delle DRAM da 256 kbit e delle SRAM da 64 kbit hanno le connessioni di parola (word lines) realizzate in silicato di polisilicio o silicato; (queste connessioni hanno quindi una buona resistenza superficiale, in-

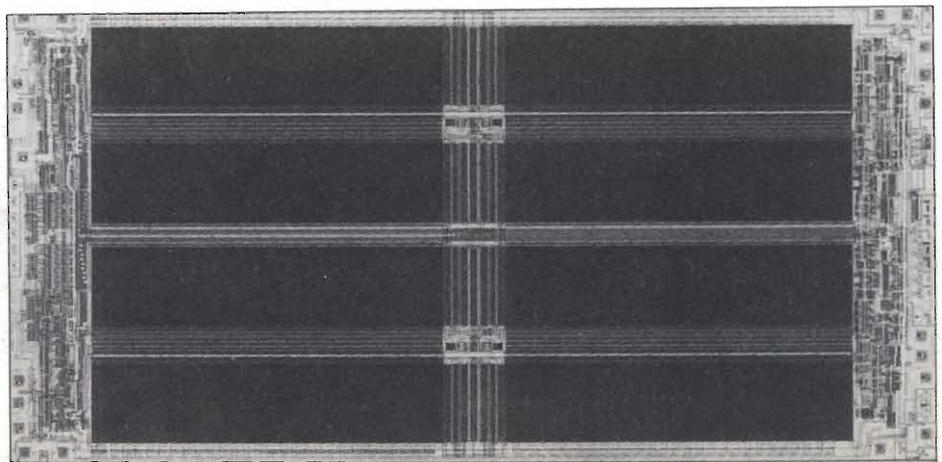
DRAM NMOS da 1 Mbit della NEC; lavora a 85 ns ed ha un contenitore plastico a 18 terminali. Lavora in "nibble mode". Possiede strutture circuitali comprese tra 1.2 e $1.5 \mu\text{m}$.

mediante strati sovrapposti del silicio costituente il chip (figura 4).

Un altro fronte sul quale si sta puntando nei laboratori, ovviamente sempre per guadagnare prezioso spazio sul chip, riguarda la sovrapposizione delle connessioni su più livelli oltre che una drastica diminuzione dello spessore e della larghezza delle linee di collegamento.

Tutto ciò però mette in luce altri problemi, come quello dell'aumento della resistenza e dei tempi di trasferimento dell'informazione fra cella e cella.

Una via d'uscita consiste nell'utilizzo di metalli diversi dall'alluminio, materiale normalmente usato per le inter-



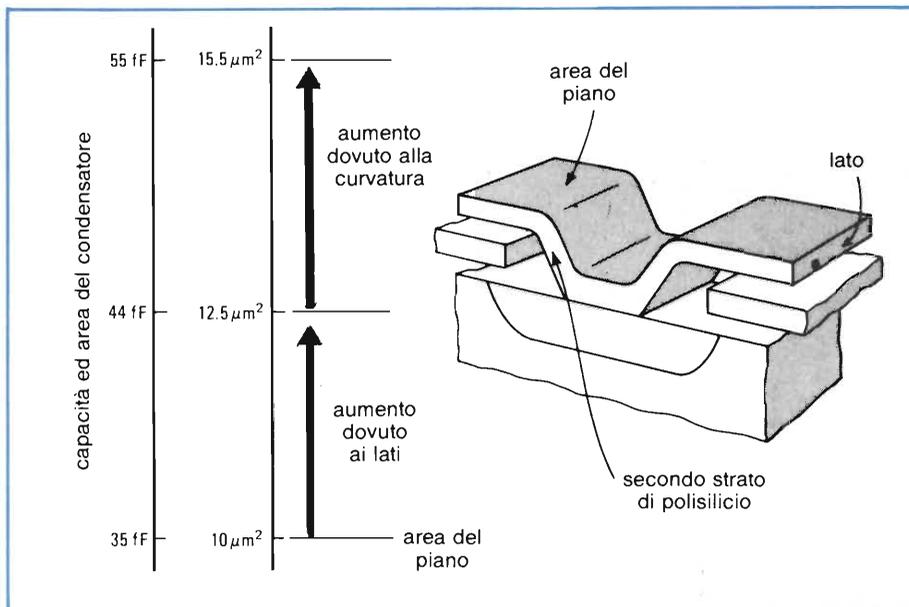


Fig. 4 - Un altro sistema per ottenere un condensatore verticale è costituito dalla tecnica dello "stacked capacitor"; le scale sulla sinistra indicano la capacità ottenibile e l'area occupata.

fiore a quella dei materiali tradizionali nella misura di 1/4 ad 1/8). Nonostante la resistenza di questi ultimi sia superiore a quella dei refrattari, la loro deposizione può essere effettuata ricor-

rendo a processi già esistenti; ne conseguono costi ridotti e rendimenti di produzione più elevati.

Un'altra categoria di materiali riguarda quelli utilizzati per realizzare gli *strati isolanti* del chip; una riduzione, a parità di superficie occupata, dello spessore di questi strati consente di ottenere densità circuitali più elevate e "condensatori" di capacità più elevata.

Il materiale classico è costituito in questo caso dall'*ossido di silicio*; una maggior costante dielettrica è fornita dal *nitruro di silicio* che è inoltre facilmente incorporabile nei processi esistenti. Con questo materiale si ottengono accumuli di cariche superiori nella misura del 50%; esiste però anche qualche svantaggio, come l'inferiore affidabilità e riproducibilità rispetto all'*ossido di silicio*.

Un'alternativa migliore sembra essere offerta dal *pentossido di tantalio*, che non richiede processi complicati, ed in compenso ha una permittività 5 volte superiore a quella dell'*ossido di silicio*.

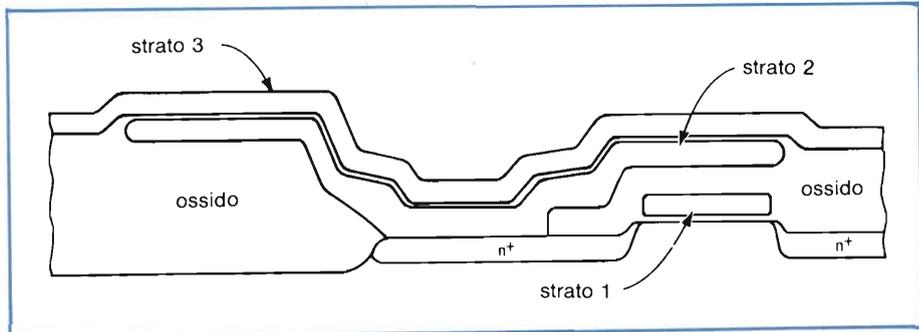


Processi che utilizzano un doppio e triplo strato di silicio policristallino

La tecnologia dei livelli multipli di silicio è vista abbastanza favorevolmente dai ricercatori: essa permette di scegliere, nel processo a due strati, fra l'utilizzo di entrambi per i componenti attivi oppure di un solo strato per le interconnessioni, e parimente uno per i componenti attivi e i resistori di carico; inoltre, i due livelli possono costituire le "armature" di condensatori di elevata qualità.

La tendenza all'approccio con triplo strato si fa strada specialmente nelle memorie dinamiche; qui, è possibile raggiungere densità ancora più spinta senza ricorrere a litografie estremamente sottili. I condensatori sono realizzati con due dei tre strati, uno dei quali svolge il ruolo di piano di massa, (figura 5). Il terzo strato viene utilizzato per la selezione di parola (word line).

Una tecnologia analoga è quella dei



sandwich di polisilicio (figura 6) nei quali transistori di prestazioni non spinte vengono ricavati da un sottile strato di polisilicio depositato sopra un substrato che contiene transistori convenzionali. Alcuni osservatori ritengono però che anche questa tecnologia presenti problemi di affidabilità e richieda per la sua attuazione sofisticati processi tecnologici.

Parecchie case costruttrici stanno invece considerando un approccio, noto con la sigla *SOI* (Silicon On Insulator); qui, come mostra la figura 7, la riduzione di spazio sul chip è ottenuta median-

Fig. 5 - Tecnologia a triplo polisilicio, i condensatori vengono ricavati fra il primo ed il secondo strato, mentre il terzo agisce come linea di selezione di parola.

te uno strato isolato "sepolto" fra uno spesso substrato ed uno di silicio attivo nel quale sono ricavati i componenti attivi.

Da quanto è stato detto si può concludere che i parametri sui quali giocare per ottenere su un solo chip, capacità di memoria sempre più elevate sono molti, e che le combinazioni fra le varie soluzioni sono ancora più numerose.

«HB» RELÈ SUBMINIATURA ZOCCOLATO DIP PER CIRCUITI STAMPATI - IN CC



HBE ESECUZIONE SIGILLATA IN ATMOSFERA D'AZOTO



- Contatti 1XU, 2XU con portata 1A 125VCA, 2A 30VCC. 60W 125VA (62,5 VA tipi HB1E e HB2E)
- Dimensioni ridotte per montaggi modulari ad alta densità
- Protetto contro le infiltrazioni dei flussi di saldatura ad onda grazie alla sua costruzione
- Meccanismo semplificato per ottenere maggiore affidabilità (solo 7 particolari)
- Zoccolatura DIP adatta per connessioni tipo IC 16 piedini
- Vita meccanica: 10.000.000 di operazioni
- Approvati UL, CSA

National Matsushita Electric Works, Ltd.

RELE SUBMINIATURA «HA»

- per cc e ca
- 1XU, portata 3Amp. 250VCA o 30VCC
- in esecuzione standard e sigillata in atmosfera d'azoto
- Approvati UL, CSA



«NB» RELE PER CIRCUITI STAMPATI EXTRAPIATTO (solo 9 mm di altezza)

- per cc
- 1XU portata 3A con contatti sdoppiati, 5A con contatti singoli, monostabile e bistabile con 2 bobine
- in esecuzione standard e sigillata in atmosfera d'azoto
- Terminali DIL con più 7,6 mm di distanza tra i PIN



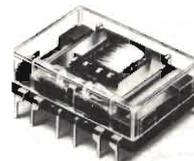
RELE PIATTI ORIZZONTALI E VERTICALI ZOCCOLATI «NC»

- per cc, monostabili e bistabili a 2 bobine
- 2XU e 4XU, portata 5 Amp. - 250VCA - 30VCC
- Approvati UL, CSA, VDE



RELE PIATTI «NF»

- per cc
- 2XU e 4XU, portata 2Amp. - 220VCA/VCC
- in esecuzione standard sigillata in atmosfera d'azoto e con contatti striscianti «MBB»
- Approvati UL, VDE



ITALY
ELCONTROL s.p.a.
Bicco 7 n. 93
40050 CENTERGROSS
BOLOGNA
Telefono (051) 86.12.54
Telex: 510331 ELCOBO-I
Telefax (051) 861079

MILANO Tel. 02/3271341
TORINO Tel. 011/612764
PADOVA Tel. 049/776232
FIRENZE Tel. 055/683824
ROMA Tel. 06/7594917

FRANCE
ACF
31 Rue de la G. Denise
93000 BOBIGNY
Tel. (1) 849.35.23
Telex 211086 F

U.K.
A.C.
Unit 3 Lower Park Road
New Southgate
LONDON N11 1QD
Tel. 01/3611029
Telex 28392

BENELUX
ALPHA-TEC
Mechelsesteenweg 73
B-1970 WEZEMBECKOPPEM
Tel. (02) 731.54.90
Tlx 65769

SPAIN
A.C. Automatizacón y Componentes S.A.
Galileo 26. Local 5
MADRID 15
Tel.: (91) 4478497
Tlx. 42615 LUSA E ref. AC

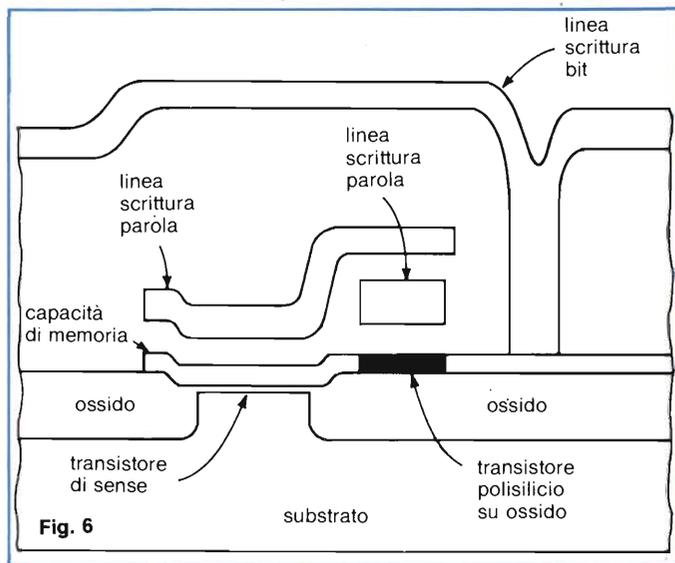


Fig. 6 - Sistema del sandwich di silicio policristallino; i vari strati comprendono sia componenti attivi che linee di interconnessione.

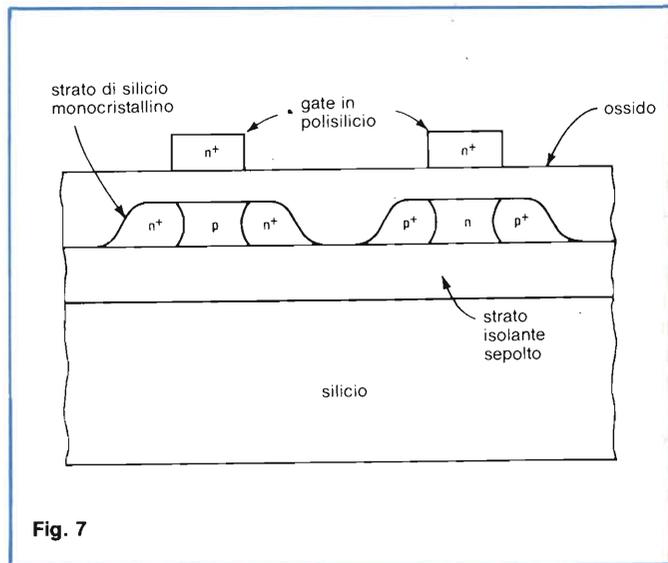


Fig. 7 - Con la tecnologia SOI (Silicon On Insulator), uno strato isolante "sepolto" aumenta in pratica l'area disponibile per i componenti attivi del chip.

Organizzazione interna e schemi di accesso

Non si è ancora parlato della configurazione interna della memoria chiamata anche *organizzazione della memoria*; con questi termini si vuole indicare come l'intera capacità della memoria risulti costituita dal *numero delle parole* e dal *numero di bit* per parola.

Ad esempio, una memoria da 64 kbit totali può essere organizzata in 64.000 parole da 1 bit ciascuna oppure in 16.000 parole da 4 bit od ancora in 8.000 parole da 8 bit. È bene però precisare che un chip di memoria nasce con una data organizzazione, non modificabile dall'utilizzatore, il quale potrà però scegliere fra le varie sigle di memorie esistenti sul mercato quella con configurazione interna più confacente alle proprie necessità progettuali.

Le memorie dinamiche, quelle cioè che richiedono periodiche operazioni di *refresh*, hanno vari modi operativi per

ciò che riguarda lo schema di accesso ai dati. Mentre al loro apparire, negli anni '70, esisteva solo il cosiddetto "page mode" (poi vedremo di che si tratta), altri sistemi di accesso ai dati si sono aggiunti nel tempo sotto la spinta della necessità di aumentare la quantità di dati estratti nell'unità di tempo - il cosiddetto throughput - e la larghezza di banda del sistema costituente la memoria stessa.

Le specifiche riportano quindi termini come "nibble mode", "static column decode", "multiport mode" e loro derivati, come l'"extended nibble mode".

Per comprendere il meccanismo di funzionamento di tutti questi *modi di operare* converrà innanzitutto illustrare il sistema di accesso tradizionale, la cui temporizzazione è visibile in *figura 8*. La lettura (o scrittura) di un dato si ottiene in questo caso, inviando un impulso sulle due coordinate riga-colonna della matrice che rappresenta la memoria. Nel gergo tecnico i due impulsi vengono denominati RAS (Row Ad

Fig. 8 - Temporizzazione del sistema di accesso convenzionale: le linee di selezione di fila (RAS) e di colonna (CAS) sono attivate contemporaneamente.

Fig. 9 - Il "page mode" consente l'accesso casuale a qualsiasi bit della fila indirizzata; e di conseguenza, una maggiore uscita di dati nell'unità di tempo.

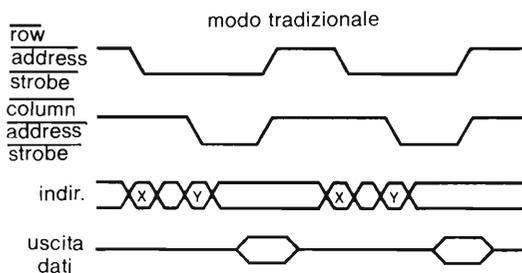


Fig. 8

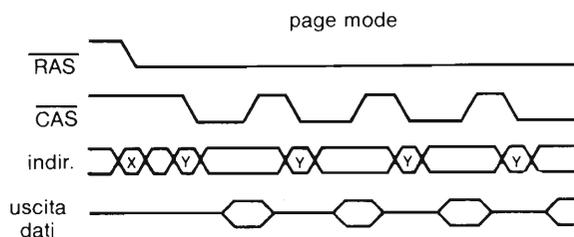
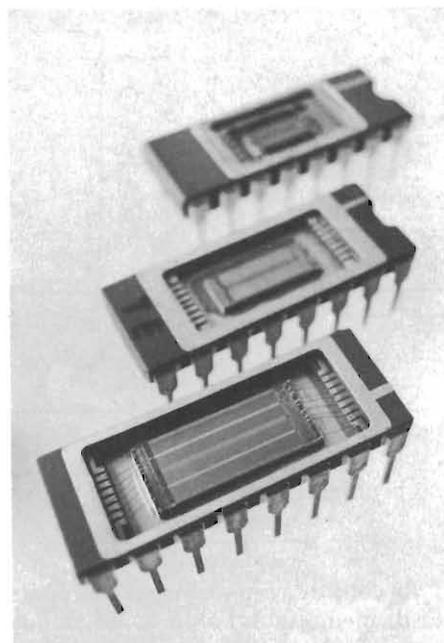


Fig. 9

dress Strobe) e $\overline{\text{CAS}}$ (Column Address Strobe), la sopralineatura stando a significare un'inversione logica dei livelli.

Il "page mode" differisce dal sistema di accesso normale in quanto permette (figura 9) l'accesso casuale a qualsiasi bit della riga indirizzata; ad ogni ciclo di $\overline{\text{CAS}}$, viene impostato un nuovo indirizzo di colonna, cosicché potrà essere letto o scritto in memoria un singolo bit. L'impulso $\overline{\text{RAS}}$ rimane a livello basso (cioè attivo) per tutta la durata dell'operazione.

Il vantaggio del "page mode" consiste nell'avere un ciclo più breve che nel modo tradizionale, offrendo un throughput, o banda passante, maggiore. Sebbene l'aumento teorico sia del 40%, in pratica esso è molto minore a causa dei ritardi aggiunti dai circuiti di controllo.



Alla Siemens lo sviluppo cronologico delle RAM dinamiche si è svolto finora attraverso quattro passaggi; partendo dalla memoria da 4 k, si è giunti a quella da 16 k (in alto) che ha consentito per la prima volta di memorizzare su un chip di silicio una intera pagina dattiloscritta formato DIN A4. Le memorie da 64 k (al centro) integrano su un chip di 22 mm² ben 180.000 componenti e 80.000 transistori; con la memoria da 256 k (in basso) il grado d'integrazione per millimetro quadrato passa da 3500 a 10000 transistori. L'HYB 41256/57 integra ben 580.000 componenti e viene prodotta con tre tempi di accesso (120, 150 e 200 ns).

Nuovi modi d'accesso

Un modo d'accesso abbastanza recente — è stato sviluppato nel 1981 — è il cosiddetto "nibble mode": con esso è possibile accedere a sequenze di 4 bit usando una rotazione ad anello dei dati, (figura 10).

Ad esempio, consideriamo 5 cicli di accesso, a partire dall'indirizzo 50: si leggeranno le celle con indirizzo 50, 51, 52, 53, 50 di nuovo. In una tipica memoria dinamica da 256 kbit, i 512 bit ai quali si può accedere con gli indirizzamenti di colonna ($\overline{\text{CAS}}$) sono divisi in 128 gruppi di 4 bit ciascuno. Con un ciclo di $\overline{\text{RAS}}$ di 300 ns si ottiene un ciclo "nibble" di 75 ns; l'apparente aumento di 4 volte della banda passante si riduce tuttavia a 2 volte se aggiungiamo il tempo totale di accesso $\overline{\text{RAS}}$ (150 ns) e la sua precarica (altri 100 ns). Al rap-

porto teorico ci si potrà avvicinare utilizzando tecniche di interlacciamento, utilizzabili però con memorie di elevata capacità.

Una derivazione della tecnica "nibble mode", chiamata "extended nibble", consiste appunto nell'aumentare il numero di bit per ciclo da 4 a 8 o più, sempre per tendere al rapporto teorico 4 : 1 di cui si è parlato.

La tecnica del "nibble mode" è stata impiegata principalmente nei sistemi video; in futuro, anche questo metodo verrà sostituito con uno recentemente introdotto, il *multiport dinamico*, che permette l'accesso casuale e simultaneo a tutta la memoria ed un accesso seriale ad un'intera riga di 256 bit, (figura 11).

La tecnica di accesso più recente è la cosiddetta "static column decode", visibile in figura 12; questa tecnica aumenta la banda passante delle DRAM con-

venzionali da 1 bit, e differisce dalle altre in quanto il chip opera durante il ciclo $\overline{\text{CAS}}$, come una memoria RAM statica. In un modo tipico di accesso, il fronte di discesa dell'impulso $\overline{\text{RAS}}$ imposta l'indirizzo di riga e consente l'accesso a tutti i bit di quest'ultima (512 bit in una memoria dinamica da 256 kbit). Il fronte di discesa dell'impulso $\overline{\text{CAS}}$ consente l'accesso casuale statico all'interno della riga selezionata.

Fig. 10 - Un "throughput" ancora superiore si ottiene con il sistema di accesso "nibble mode".

Fig. 11 - Con il multiport dinamico si ha un accesso casuale e simultaneo su tutta la memoria ed un accesso seriale ad una fila di 256 bit.

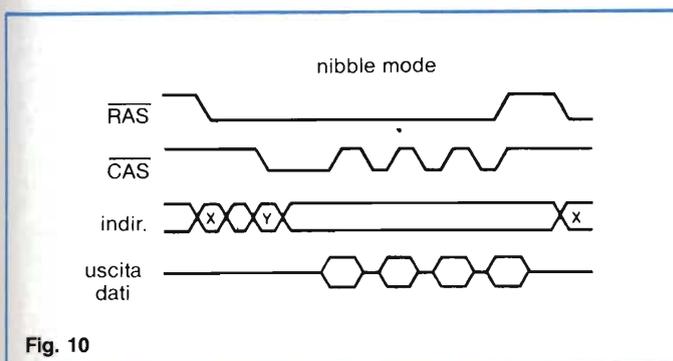


Fig. 10

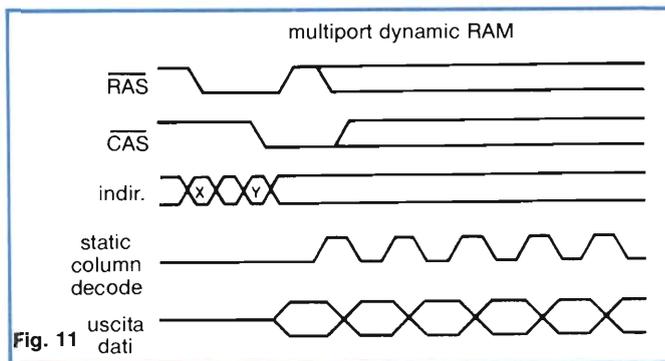


Fig. 11

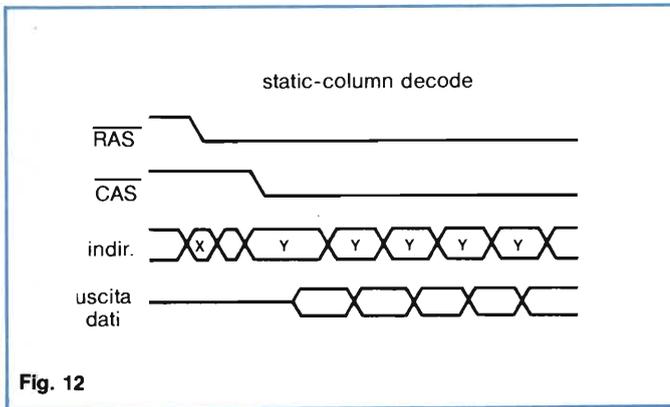


Fig. 12

Fig. 12 - La più recente tecnica di accesso è la "static column decode", che aumenta la banda passante delle DRAM convenzionali.

Fig. 13 - Proposta di configurazione dei piedini in una memoria DRAM da 1 Mbit, allo scopo di mantenere la compatibilità con le memorie da 256 kbit.

Fig. 14 - Un'altra proposta per memorie da 1 Mbit che non è compatibile ma semplifica i collegamenti e riduce i disturbi.

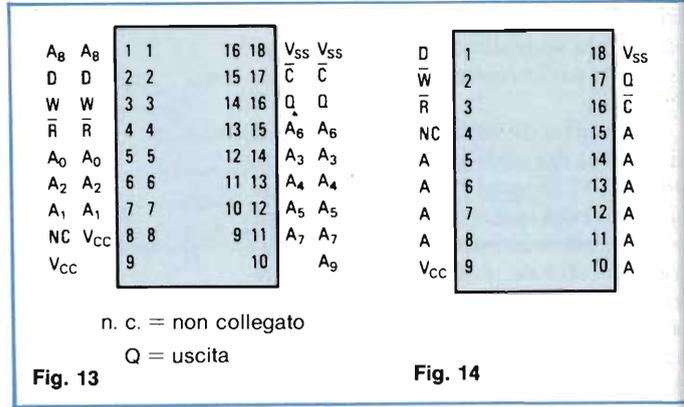


Fig. 13

Fig. 14

Il problema della compatibilità dei packages

La continua espansione della capacità di memoria sul chip di un singolo circuito integrato pone dei problemi per ciò che riguarda disposizione e numero dei piedini necessari, se si vuole mantenere un certo grado di compatibilità con memorie di capacità inferiore, senza dover riprogettare ex-novo il circuito stampato del sistema, che in genere è assai complesso e costoso da realizzare. Poiché sono già sul mercato memorie dinamiche da 1 Mbit, i proget-

tisti si sono posti il problema e ne sono emerse due diverse tendenze.

La prima, mostrata in figura 13, si è posta come obiettivo primario la compatibilità pin-to-pin con le memorie da 256 kbit: in questo modo, gli utilizzatori possono approntare i layout dei circuiti stampati in anticipo e decidere, secondo la disponibilità di mercato, di montare moduli da 256 kbit o da 1 Mbit.

Poiché una memoria DRAM richiede 17 piedini (10 per gli indirizzi, 2 per i dati, 3 per i clock e 2 per l'alimentazione) viene usato un package standard da 18 piedini al posto di quello da 16 piedini, utilizzato per i 256 kbit, e mantenendo la stessa piedinatura ad eccezione dei piedini 9 e 10, e collegando assieme i piedini 8 e 9.

Un altro approccio, figura 14, non mantiene la compatibilità ma semplifica i collegamenti sul circuito stampato, e soprattutto riduce i disturbi che si accoppiano alle linee di controllo separandole completamente da quelle dei dati.

BIBLIOGRAFIA

- 1) B. C. Cole - CMOS memories replacing n-MOS in megabit storage chips - Electronics Week 26 nov. '84.
- 2) B. C. Cole - Memories dominate ISSCC - Electronics Week 11 feb. '85.
- 3) J. R. Lineback - DRAM makers gird for 256 k - Electronics Week 14 gen. '85.
- 4) L. S. White; G. J. Armstrong; G. R. Mohan Rao - 1 Mbit memories demand new design choices - Electronics Week 23 lug. '84.

GLOSSARIO

CAS

Impulso di selezione di colonna (Column Address Strobe).

Corrugated capacitor

Condensatore ricavato nello spessore del chip.

DRAM

Memoria dinamica ad accesso casuale.

Folded capacitor

Altro sistema per ricavare condensatori nello spessore del silicio del chip.

kbit

Unità di misura per memorie; equivale a 1024 bit.

Multiport dinamico

Sistema di accesso ad alta velocità di trasferimento.

Nibble mode

Altro sistema di accesso che fornisce un "throughput" maggiore di quello convenzionale.

Page mode

Sistema di accesso che consente l'accesso casuale a qualsiasi bit della fila indirizzata.

RAS

Impulso di selezione della fila (Row Address Strobe).

Refresh

Operazione effettuata nelle memorie dinamiche per ripristinare periodicamente i dati contenuti.

SRAM

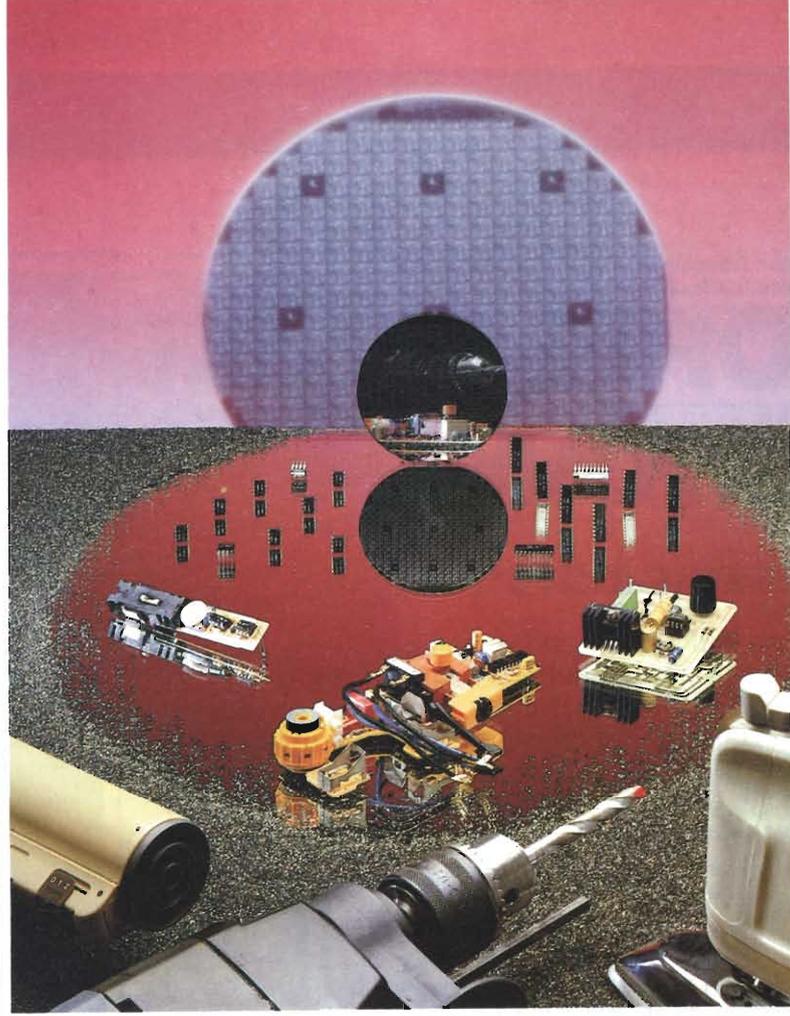
Memoria statica ad accesso casuale.

Static column decode

Sistema recente di accesso che aumenta la banda passante in uscita rispetto alle DRAM convenzionali.

Trench capacitor

Condensatore ricavato verticalmente in un solco (trench) del silicio.



Nuovi orizzonti per nuove tecnologie di comando e regolazione.

Circuiti integrati per:

- **regolazione velocità** di motori di elettrodomestici, elettrotensili ecc.
- **controllo temperatura** di stufette, ambienti, ferri da stiro, phon ecc.

Disponiamo di una vasta gamma di circuiti integrati

- **con o senza NTC incorporata,**
- **a parzializzazione di fase,**
- **zero crossing switch,**

per soddisfare qualsiasi applicazione industriale (mono o trifase) e civile. Richiedete informazioni e cataloghi a:



AEG TELEFUNKEN S.I.p.A.
Viale Brianza 20
20092 CINISELLO B. (MI)
Tel. 02/61798.1
Telex 332237 - 333117 ATIL I

TELEFUNKEN **electronic**

Creative Technologies

Per informazioni indicare Rif. P 24 sul tagliando

MEMORIE SRAM DRAM

Panoramica di mercato

A completamento dell'articolo sulle memorie statiche e dinamiche viene fatta un'analisi del mercato per renderci conto dei traguardi raggiunti attualmente dalle varie case in fatto di capacità di memoria, velocità ed organizzazione interna.

Questa panoramica permette inoltre di cogliere le tendenze tecnologiche in questo campo attraverso prodotti già immessi sul mercato e non in fase di sperimentazione nei laboratori.

Luciano Marcellini

Anche in questi tempi di inflazione il numero di 1 milione, se riferito alle celle di memoria presenti su un solo chip, può fare ancora una certa impressione poiché rappresenta un traguardo impensabile soltanto alcuni anni addietro.

Alcune case hanno già in catalogo memorie di questa capacità e già si comincia a parlare di integrati con capacità ancora superiori: 2, 4 Mbit o anche più. Per ottenere densità sempre più spinte, le case ricorrono a tutte le innovazioni tecnologiche a disposizione, dalla litografia submicrometrica, ai materiali più esotici, ai processi più innovativi. Ogni casa batte strade diverse dalle altre sperando che siano le più produttive nel contesto di un mercato fortemente competitivo.

Ma vediamo in pratica, attraverso una carrellata dei vari costruttori come ciascuno ha "interpretato" questa corsa alla miniaturizzazione spinta e dalle prestazioni esasperate.

La *Hitachi*, ad esempio, utilizzando la tecnologia dei condensatori verticali corrugati (figura 1), è riuscita a realizzare un milione di celle organizzate a 1 bit per parola su di un chip di soli $4,7 \times 9,8$ mm; ogni cella misura appena 3×7 μm . Malgrado le dimensioni estremamente ridotte, la capacità è di 60 fF (femtofarad), e cioè oltre 7 volte quella di un'analogica struttura, ma realizzata in maniera bidimensionale.

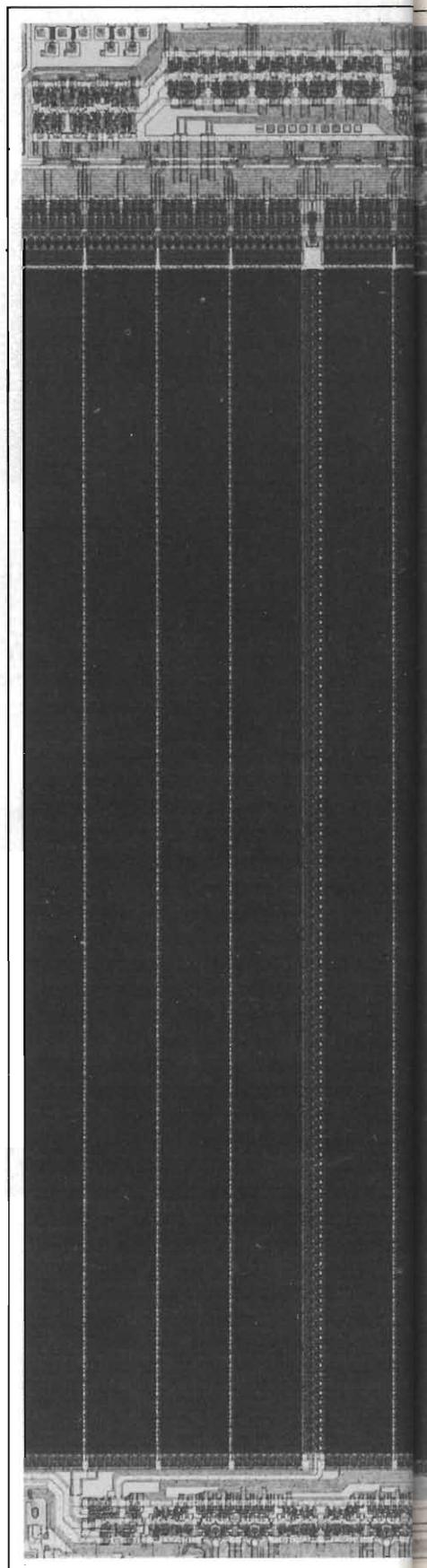
Anche la *NEC* ha realizzato una memoria DRAM da 1 Mbit, ma con un'organizzazione di $128 \text{ k} \times 8$ bit. Altre strutture per memorie di questa capacità sono realizzate con tecnologia submicrometrica che tratta 4 bit alla volta e possiede circuiti incorporati per la rilevazione e la correzione degli errori. La *Fujitsu* ha invece presentato una cella con linee di selezione accoppiate capacitivamente; e ciò allo scopo di migliorare il rapporto segnale/disturbo durante la rilevazione dei dati in uscita dalla memoria.

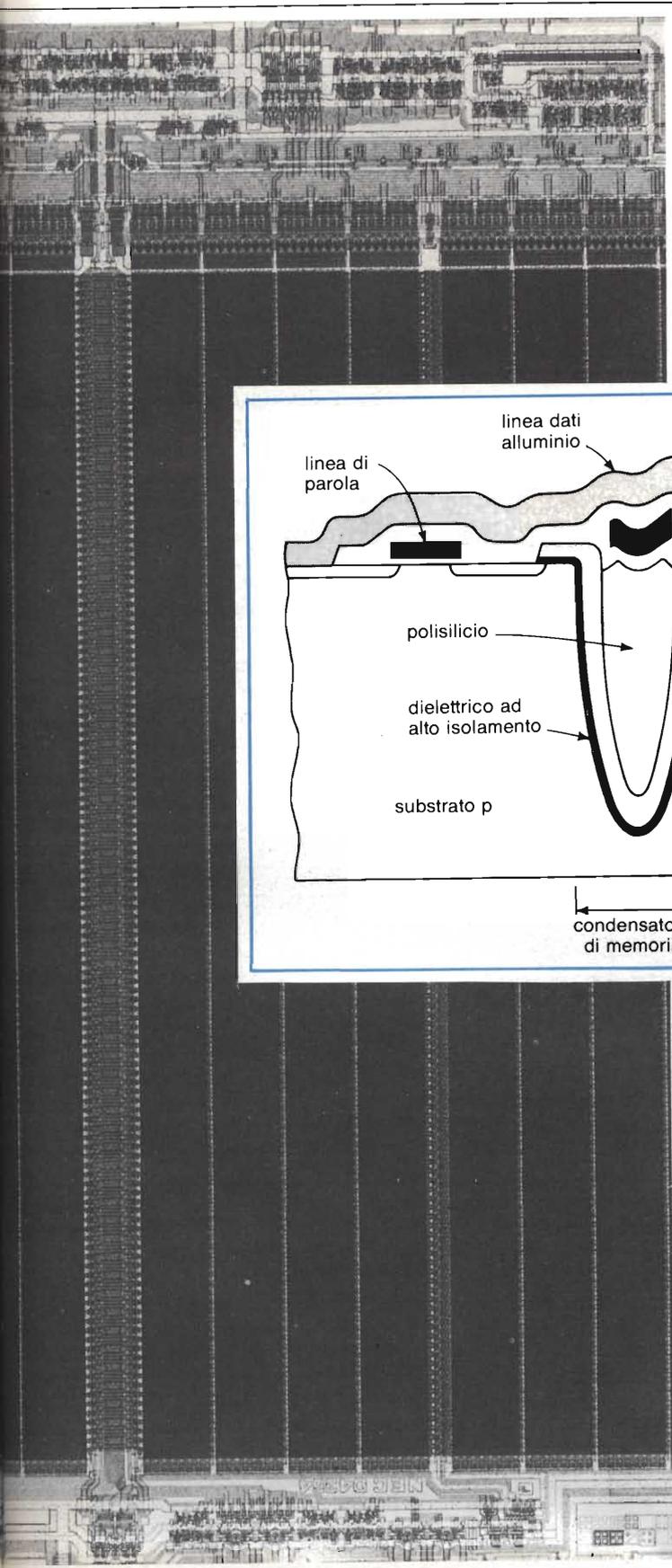
Memorie statiche all'inseguimento

Anche nel campo delle memorie statiche la corsa è all'insegna dell'aumento della densità, anche se essa non ha ancora raggiunto i livelli delle memorie dinamiche. Un esempio è costituito dal chip statico della *Toshiba* che, in $6,7 \times 8,8$ mm, è riuscita a stipare un milione di semiconduttori per una memoria organizzata in $32 \text{ k} \times 8$ bit (ogni cella richiede 4 transistori).

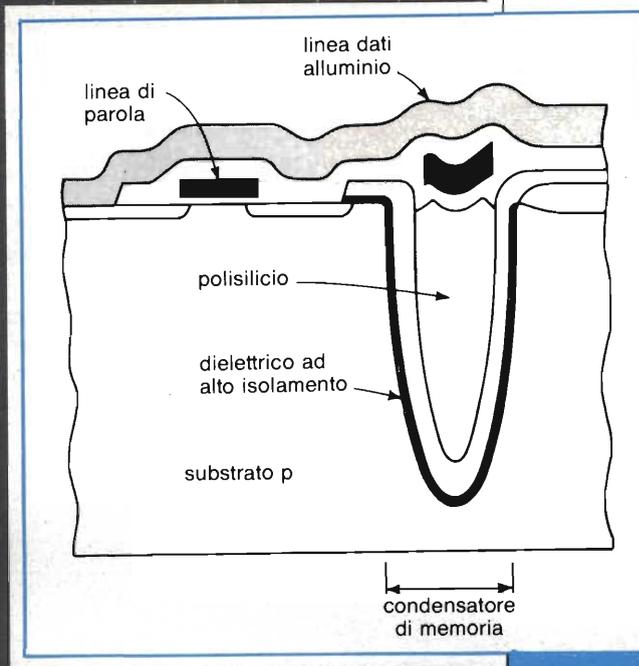
La tecnologia usata è la CMOS con pozzo di tipo P che utilizza regioni di drain e source leggermente drogate.

I progettisti della *Toshiba* hanno fatto ricorso a strutture con larghezza di gate di soli $1,2 \mu\text{m}$ per i transistori N-MOS, e di $1,5 \mu\text{m}$ per quelli P-MOS; lo spessore delle gate è ridottissimo in





Macrofotografia della struttura del chip della RAM statica μ PD4364 ($8\text{ k} \times 8$) MixMOS della NEC Electronics Italiana.



quanto è di 250 \AA . Le dimensioni sono considerevolmente più piccole di quelle utilizzate nella memoria da 64 kbit della stessa casa, come mostra la tabella in figura 2.

I tempi di propagazione e l'area della cella sono stati minimizzati mediante 4 strati, di cui due di polisilicio e due di alluminio per le connessioni. Per isolare questi ultimi fra di loro viene depositato, mediante un processo esclusivo a bassa temperatura, uno strato dielettrico che rende piana la superficie del primo strato di alluminio.

Con tutti questi accorgimenti tecnologici, il tempo di accesso è di 46 ns e la dissipazione è contenuta in 10 mW allo stato attivo, mentre si riduce a $30 \mu\text{W}$ in stand-by.

Fig. 1 - Condensatore in tecnologia verticale, nella memoria da 1 Mbit della Hitachi; la cella misura solo $3 \times 7 \mu\text{m}$.

Fig. 2 - La tabella mostra la riduzione dimensionale della memoria da 256 kbit della Toshiba rispetto a quella da 64 kbit della stessa casa.

CONFRONTO DIMENSIONALE FRA SRAM IN CMOS

	64k	256k
Processo	Doppio polisilicio / alluminio singolo	Doppio polisilicio / doppio alluminio
Lungh. di gate		
NMOS	$2.0 \mu\text{m}$	$1.2 \mu\text{m}$
PMOS	$2.2 \mu\text{m}$	$1.5 \mu\text{m}$
Spess. ossido gate	450 \AA	250 \AA
Profond. giunzione		
n^+	$0.25 \mu\text{m}$	$0.20 \mu\text{m}$
p^+	$0.5 \mu\text{m}$	$0.35 \mu\text{m}$
Polisilicio		
Larghezza	$2.0 \mu\text{m}$	$1.2 \mu\text{m}$
Spaziatura	$2.0 \mu\text{m}$	$1.2 \mu\text{m}$
1° Strato alluminio		
Larghezza	$2.0 \mu\text{m}$	$1.2 \mu\text{m}$
Spaziatura	$2.0 \mu\text{m}$	$1.6 \mu\text{m}$
1° Foro di contatto	$2.0 \times 2.0 \mu\text{m}$	$1.2 \times 1.2 \mu\text{m}$
2° Strato alluminio		
Larghezza	—	$2.0 \mu\text{m}$
Spaziatura	—	$2.0 \mu\text{m}$
2° Foro di contatto	—	$2.0 \times 2.0 \mu\text{m}$

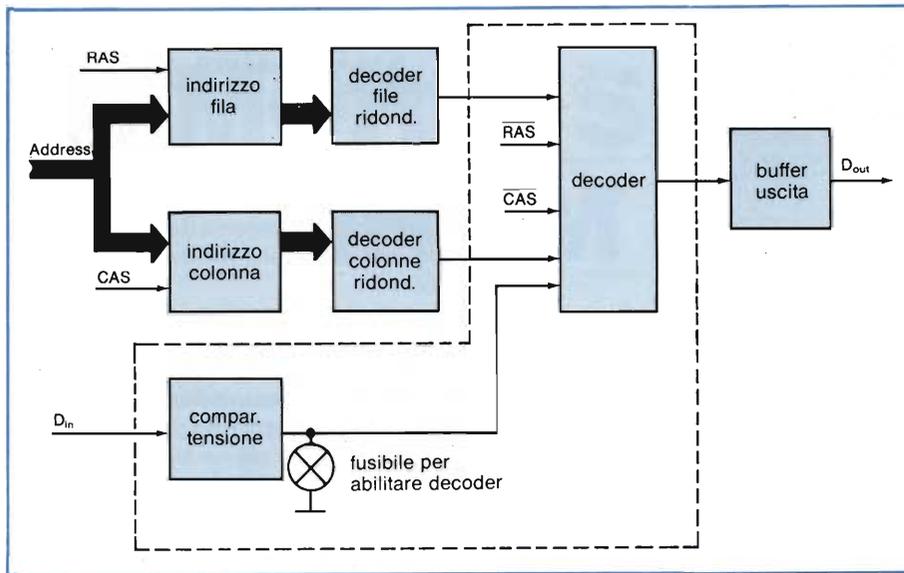


Fig. 3 - In questa memoria della Siemens con l'aggiunta di pochi blocchi circuitali, è possibile collaudare anche le celle ridondanti; il fusibile viene disattivato per mezzo di un raggio laser in fase di collaudo.

Ritornando alle memorie dinamiche, un'area di grande effervescenza è quella costituita dai chip da 256 k, dove si susseguono continui perfezionamenti per ottenere tempi di accesso ridottissimi e bassi livelli di dissipazione. Una delle DRAM più veloci della *Mostek*, utilizza una struttura di drain e source

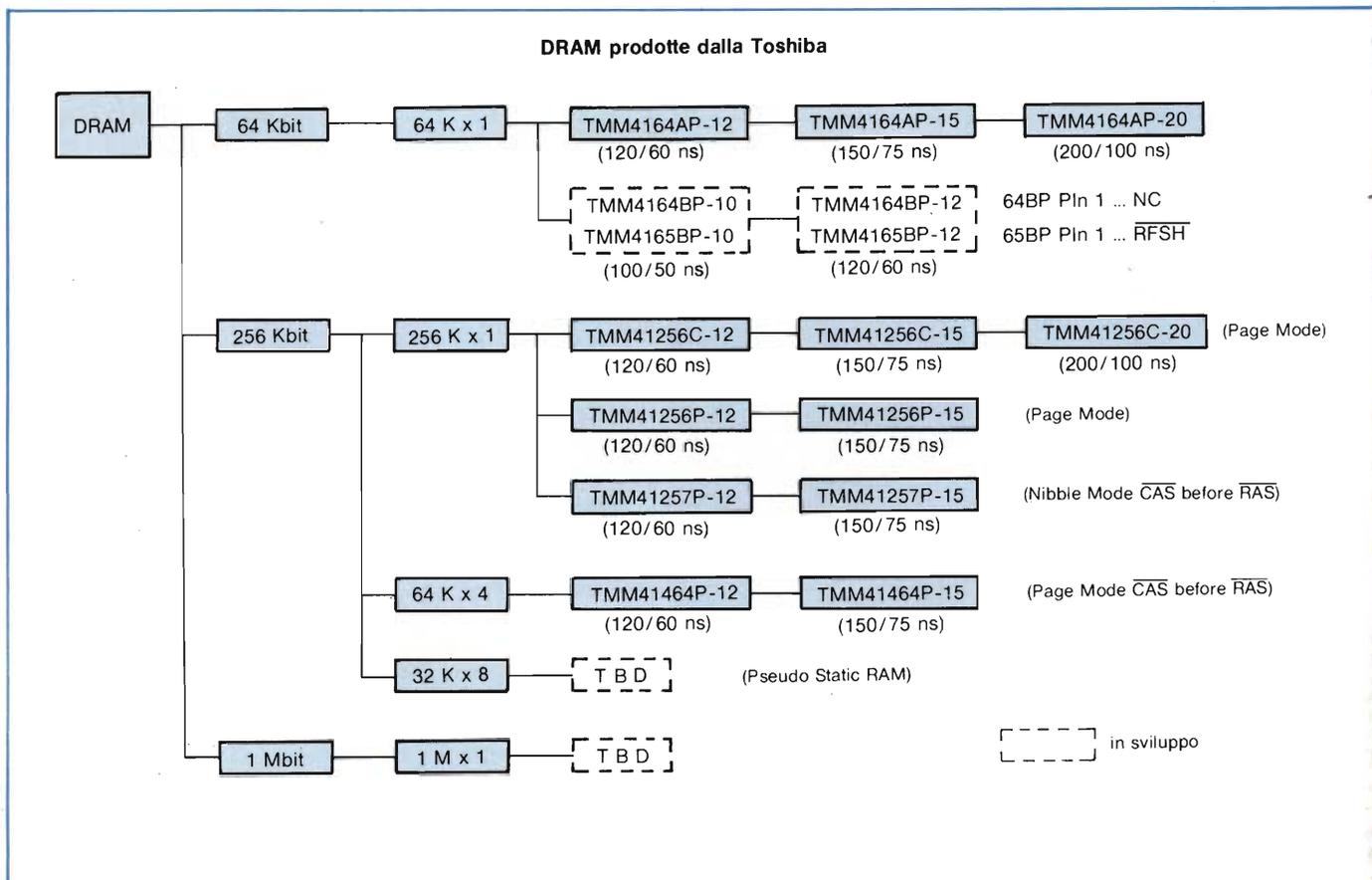
a basso drogaggio a due livelli di interconnessione realizzati in alluminio onde ottenere un tempo di accesso di 59 ns che è tipico più di una memoria statica che di una DRAM.

Tempi appena superiori sono raggiunti da un'altra casa, la giapponese *Mitsubishi*, che riesce a raggiungere i 70 ns con una struttura di selezione di linea dotata di schermatura per assicurare un alto rapporto segnale/disturbo.

La *National Semiconductors* punta invece su un processo al polisilicio (silicio policristallino) triplo che garantisce una elevata capacità e piccole dimensioni del chip, utilizzate nella sua DRAM da 256 k. L'approccio rappresenta per la casa americana, la seconda generazione del sistema a triplo polisilicio.

Ridondanza per rimpiazzare le celle difettose

La maggioranza delle memorie dinamiche ad elevata capacità include elementi ridondanti; e ciò allo scopo di sostituire quelli guasti, ma poche la-

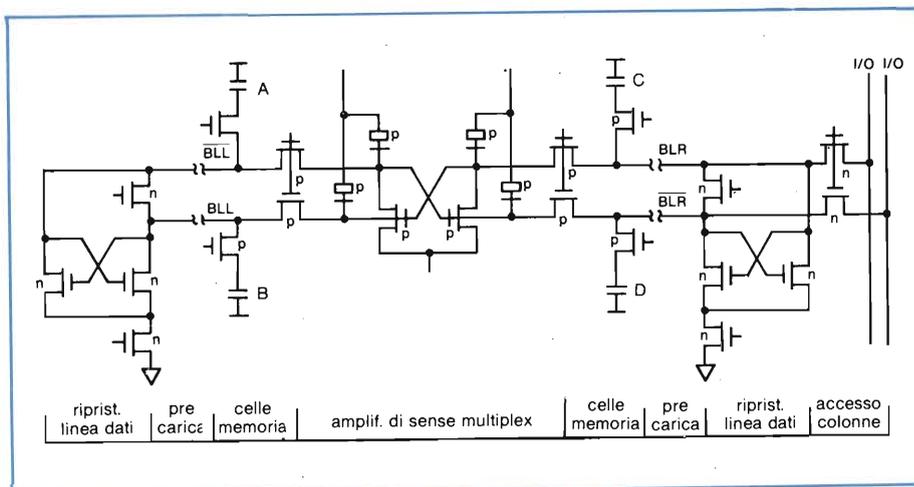


sciano la possibilità di collaudare tali elementi.

La tedesca *Siemens*, nel suo chip da 256 kbit, è riuscita nello scopo aggiungendo pochi semplici circuiti alla sezione di decodifica, permettendo a 8 file ed altrettante colonne di celle ridondanti di essere completamente collaudate (figura 3).

Il chip è realizzato in silicato di tantalio usando una tecnica non molto spinta di $2,5 \mu\text{m}$ e misura $4,5 \times 10 \text{ mm}$. La capacità della cella è di circa 55 fF , ed è ottenuta con uno spessore di gate di appena 200 \AA . L'importanza del valore di capacità è determinante, in quanto esso non può scendere al di sotto di certi valori, pena una grande difficoltà ad estrarre i dati dal rumore.

Bassi tempi di accesso e bassi valori di dissipazione sono ottenuti dalla *Intel* nel suo modulo da $256 \text{ k} \times 1 \text{ bit}$, realizzato con una variante della tecnologia CHMOS denominata CMOS III, una variante della tecnologia CMOS. Combinando una memoria a canale P con una circuiteria di sensing brevettata, in unione ad una tecnologia a doppio polisilicio, il tempo di accesso è contenuto in 100 ns .

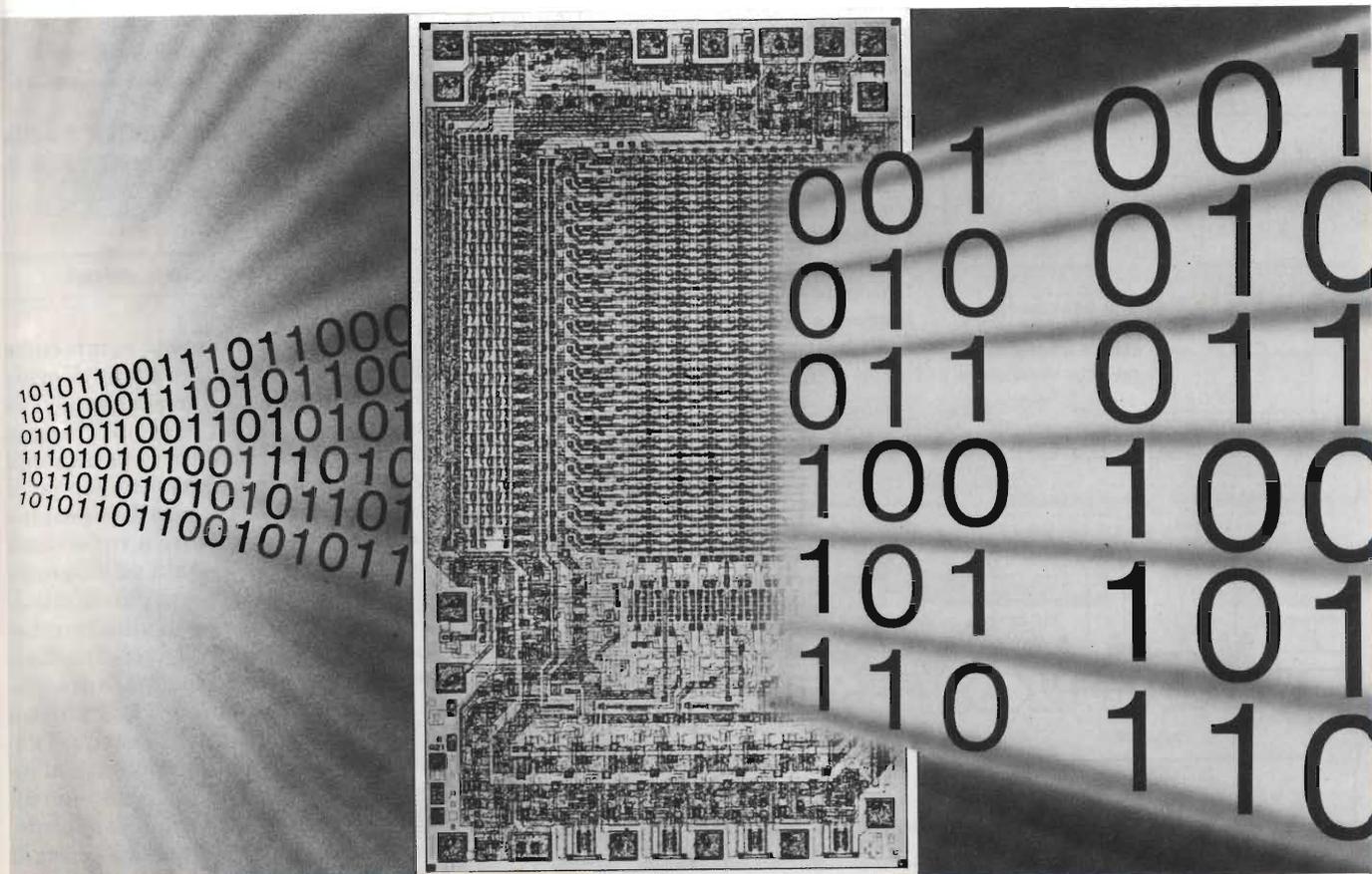


La tecnica di estrazione dei dati merita un accenno particolare: un bistabile a canale P, comandato dal clock (figura 4) rimane completamente isolato dalle linee di bit durante il "sensing". Una coppia di condensatori collegati all'amplificatore di "sense" viene attivata onde regolare la soglia ed aumentare il guadagno. L'area della cella è di $70 \mu\text{m}^2$, con una capacità di 55 fF .

Nello sforzo di accoppiare l'elevata densità delle memorie dinamiche con

Fig. 4 - Struttura circuitale di una memoria Intel da 256 kbit realizzata con tecnologia CHMOS III, una variante della tecnologia CMOS.

RAM ECL della Philips.



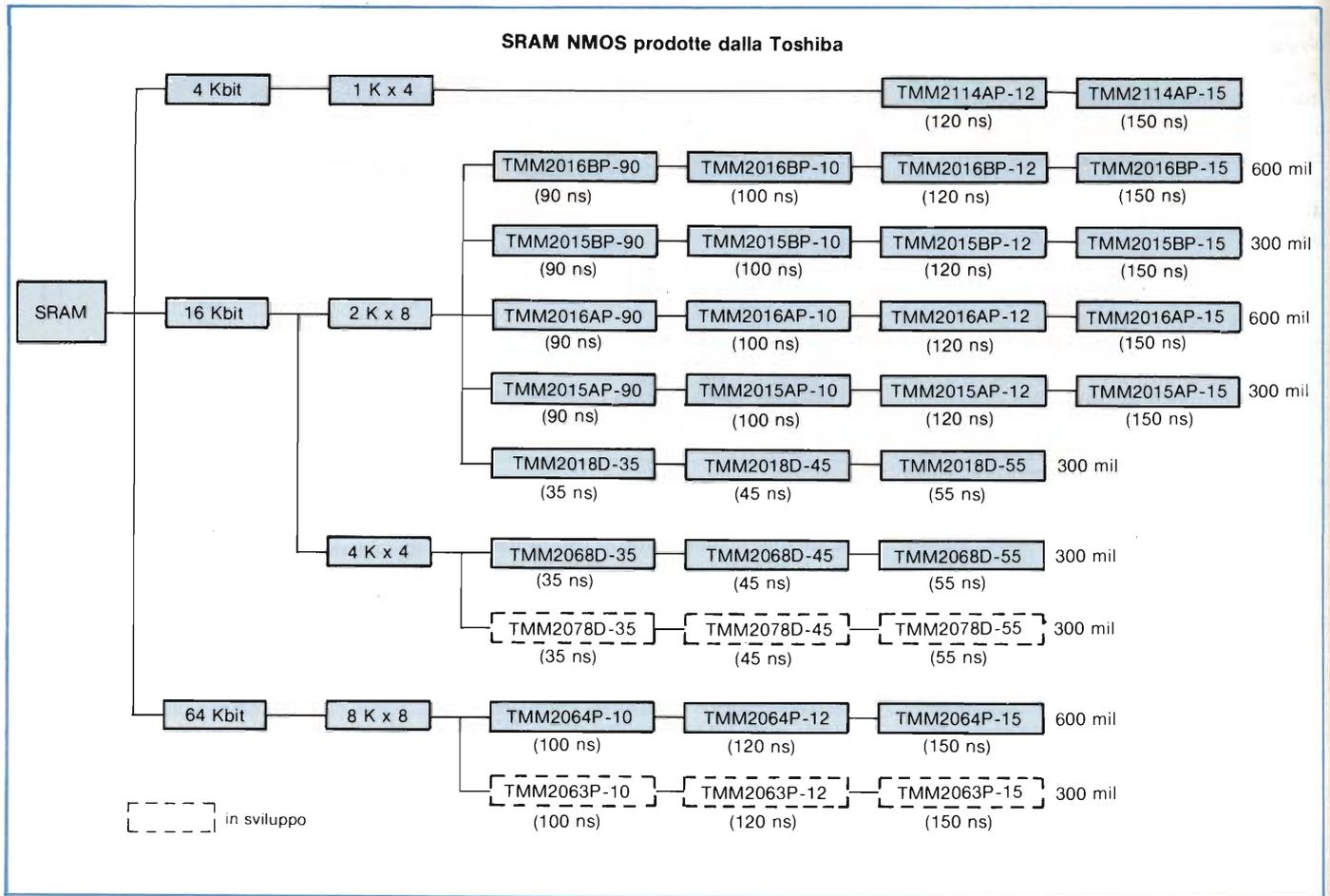


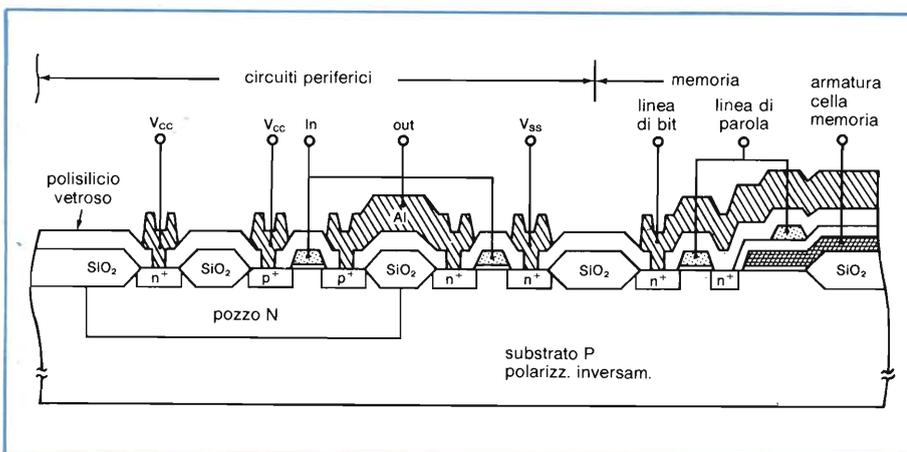
Fig. 5 - Memoria pseudo-statica della Hitachi da 288 kbit in CMOS; ogni cella è costituita da un solo transistor.

la semplicità di utilizzo delle SRAM a CMOS, l'Hitachi ha realizzato una memoria CMOS pseudo-statica da 288 k (figura 5). Le celle, realizzate con tecnica litografica da $2 \mu\text{m}$ e costruite con silicio policristallino, usano un singolo transistor e sono simili a quelle della memoria da 256 kbit della stessa casa. L'organizzazione è un'insolita $32 \text{ k} \times 9$ bit, il tempo di accesso è di 100 ns e la

dissipazione, allo stato attivo, risulta di 400 mW mentre si riduce a 10 mW in stand-by.

Memorie piccole e veloci

Anche i segmenti meno spinti come densità si danno da fare per migliorare continuamente le prestazioni. Per esempio la Toshiba, con un processo misto bipolare e CMOS, presenta una RAM statica da 64 k con un tempo di accesso di soli 28 ns, una dissipazione attiva di 22 mW, mentre a riposo essa scende a $100 \mu\text{W}$. Basata su litografia da $1,2 \mu\text{m}$ con struttura di gate di silicato di molibdeno, invece di utilizzare dispositivi bipolari per i driver d'uscita o per i circuiti di clock, come si fa di solito in questi casi, essa (figura 6), li utilizza per gli amplificatori di "sensing" garantendo un'elevata impedenza d'ingresso, una elevata velocità, buona sensibilità e bassi tempi di ritardo, comparati con equivalenti circuiti CMOS.



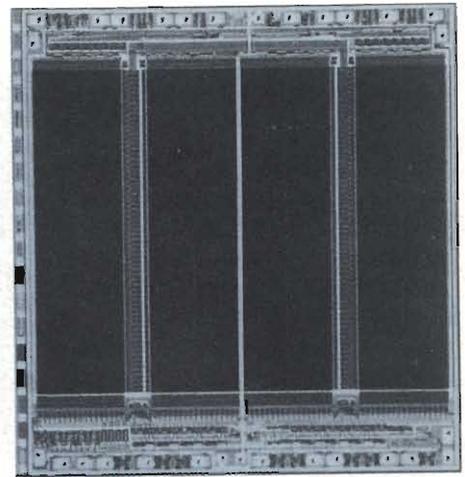
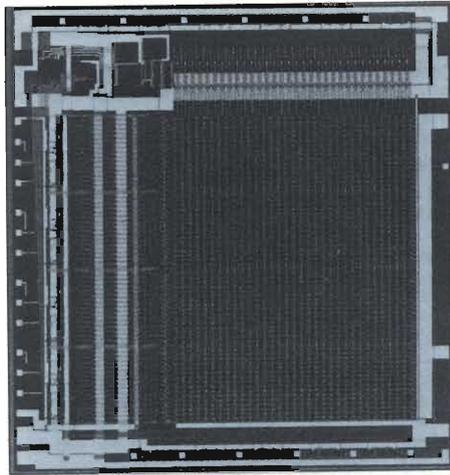
La palma per la velocità spetta senz'altro al chip da 20 ns, con organizzazione $64\text{ k} \times 1$ bit della *Hitachi*, che consuma inoltre soltanto 70 mW nello stato attivo e meno di 1 mW a riposo.

Anche qui si fa uso della tecnologia combinata bipolare/CMOS, con la denominazione Hi-CMOS III. Il chip ha le dimensioni di 3×6 mm circa.

A valori intermedi di velocità si pone la memoria statica da 64 kbit della *Fairchild*, con valori di tempo d'accesso di 35 ns.

Una litografia da $1,5\ \mu\text{m}$ e polisilicio con pozzo P in tecnologia CMOS producono un chip da 28 mm^2 con interconnessioni in silicato di tantalio.

Scendendo ancora nelle dimensioni scendono anche i tempi di accesso; la *Sony* raggiunge i 16 ns nella sua memoria statica da 16 k ($2\text{ kbit} \times 8$); la cella di questa memoria è tradizionale e completamente statica, ed è costituita da 6 transistori. Il chip, di cui si vede una sezione in figura 7, misura $2,7 \times 3,5$ mm e lavora ad 1 MHz; la dissipazione attiva risulta di 150 mW, quella a riposo di $1\ \mu\text{W}$.



della tecnologia ECL e di quella più recente all'arseniuro di gallio (Ga-As). Con la prima la *NEC* ha sviluppato una RAM da 4 kbit che può essere indirizzata in 2,3 ns, all'incirca lo stesso tempo impiegato per il chip da 4 kbit realizzato dalla *NTT* e dalla *Fujitsu* con tecnologia Ga-As. Mentre però il dispositivo della *NTT* è realizzato con logica a FET ad accoppiamento diretto e dissipa 1,2 W, quello della *Fujitsu* dissipa quasi la metà, 700 mW, sia pure con un tempo di accesso, leggermente superiore, di 3 ns.

La cella Ga-As della *Fujitsu* è finora

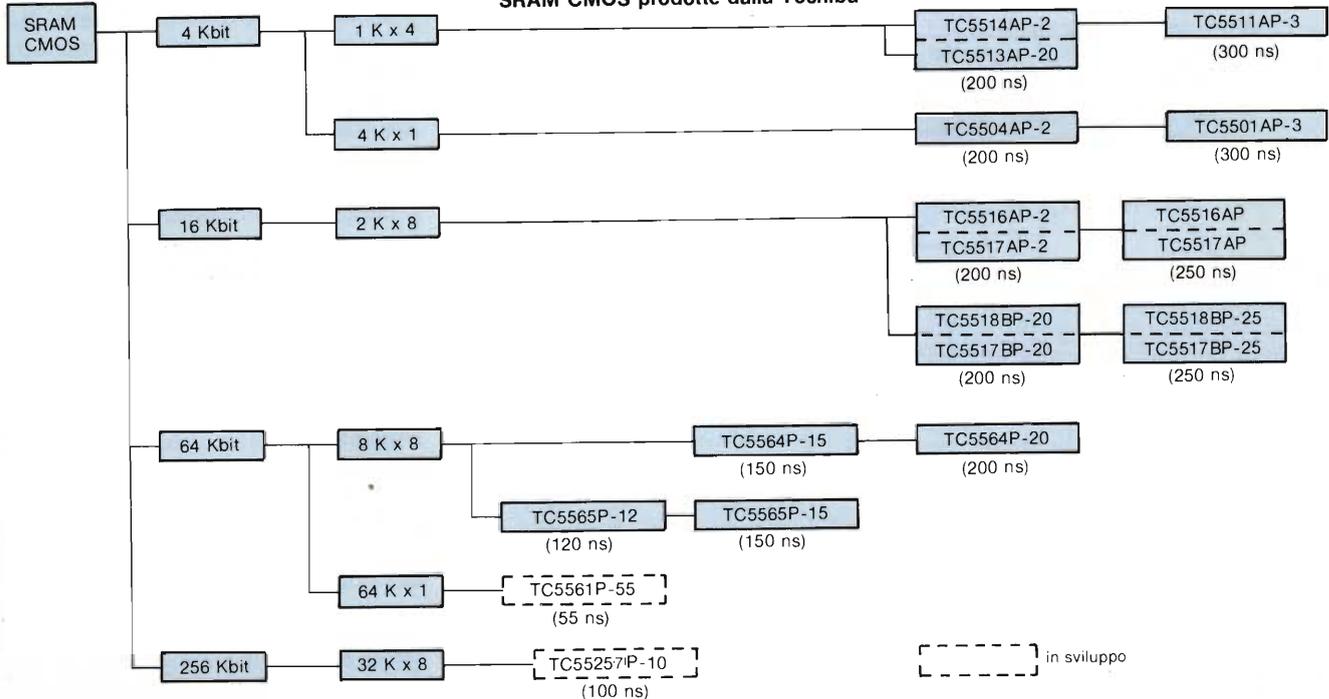
SRAM da 4 kbit all'arseniuro di gallio della *NEC*.

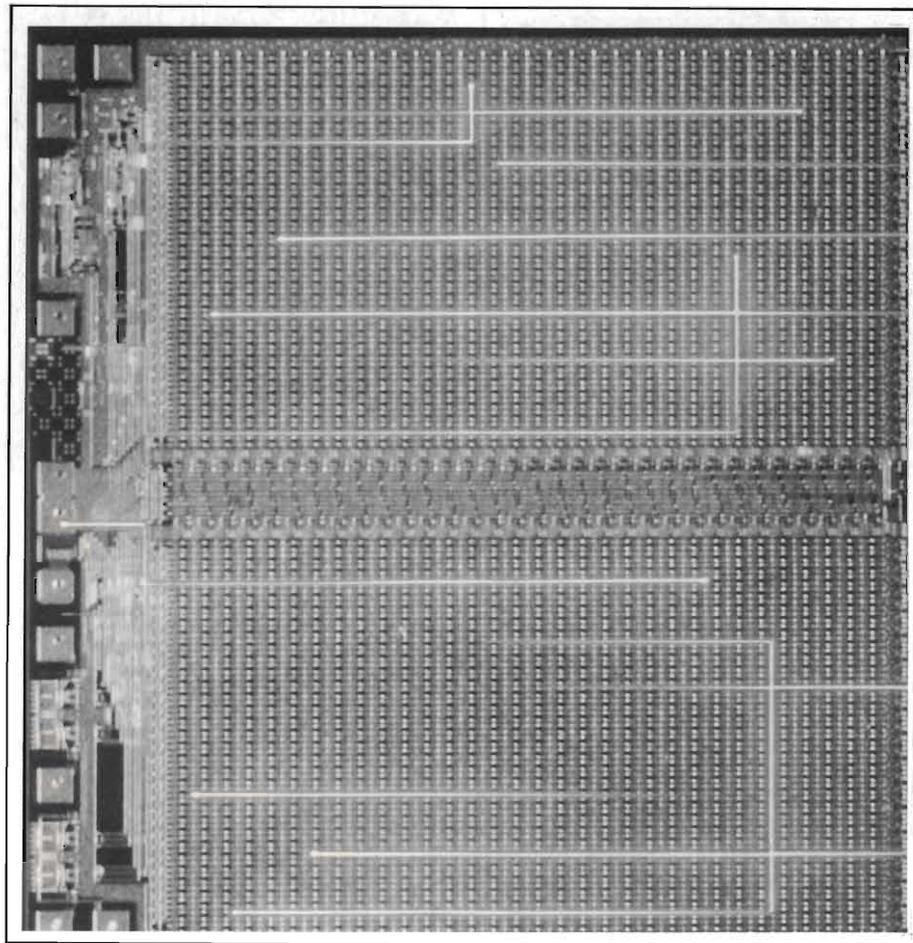
SRAM CMOS da 8 kbit della *MOTOROLA*, a velocità elevata e basso consumo.

Tecnologia Ga-As per il futuro

Per scendere a tempi di accesso ancora inferiori occorre entrare nel regno

SRAM CMOS prodotte dalla Toshiba





RAM 4k in tecnologia ECL della National, DM 10470-A-L.

la più piccola mai realizzata con questa tecnologia: solo $47 \times 32 \mu\text{m}$ (quella della NTT è circa il doppio con $62 \times 65 \mu\text{m}$). Entrambe le memorie contengono oltre 26.000 FET, il più alto livello di integrazione finora raggiunto.

Un'idea di ciò che si può ottenere di più in fatto di velocità è data dalla memoria da 1 kbit, fabbricata con lo stesso processo, con un tempo di accesso di 1,3 ns; la sua dissipazione è di 300 mW. Una variante del processo Ga-As, denominata HEMT (High Electron Mobility Transistor) fa scendere ulteriormente il tempo di accesso al di sotto del nanosecondo.

Memorie specializzate

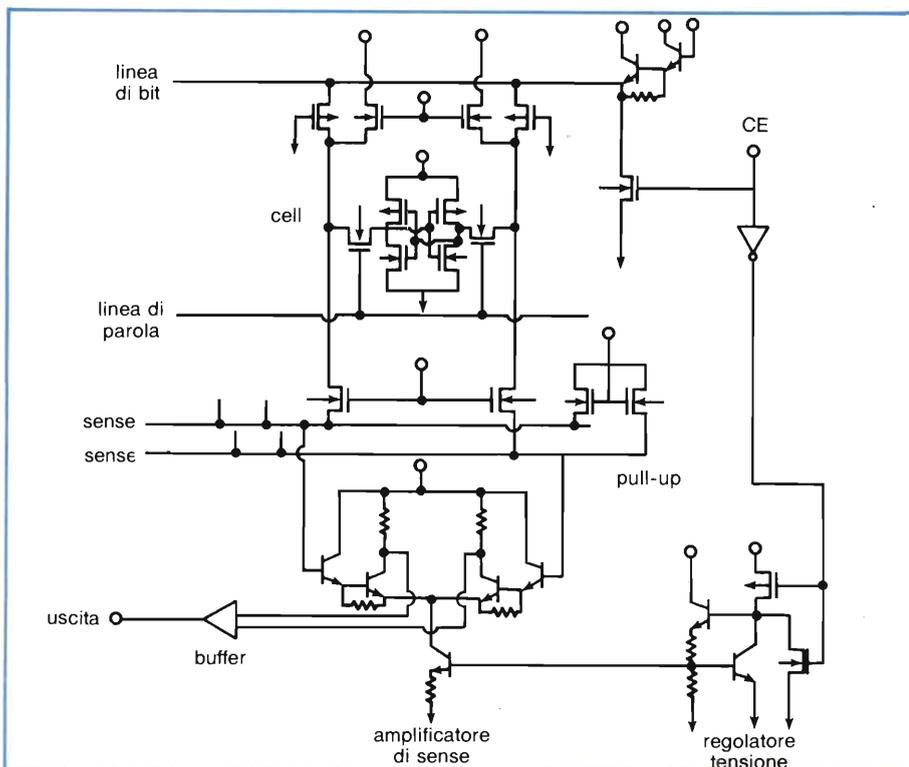
Già da tempo i costruttori di apparecchi televisivi pensavano di dotare i ricevitori con un dispositivo che fosse in grado di memorizzare le immagini ritenute di particolare interesse, una "feature" che il pubblico avrebbe sicuramente gradito. Purtroppo, il progetto si scontrava con problemi economici poiché sarebbero occorsi almeno 3 Mbit di memoria ad accesso casuale, rendendo troppo costoso il televisore per la massa degli utenti.

L'introduzione, da parte della NEC, di memorie specializzate permetterà il raggiungimento dell'obiettivo; si tratta di moduli da 224 kbit, organizzati in 320 file e 700 colonne. L'insolita configurazione interna permette una relazione 1 : 1 fra le celle di memoria e i pixel sullo schermo; la memoria di quadro completa, con una risoluzione di 8 bit, viene realizzata con otto chip e pochi altri integrati per i circuiti di controllo.

Ma vediamo come i tecnici della casa giapponese hanno saputo fondere in un integrato particolare come questo l'elevata velocità, il basso costo e l'adattabilità ai diversi standard televisivi.

Il chip è realizzato con tecnologia NMOS, utilizzando le stesse linee di produzione delle normali memorie da 256

Fig. 6 - Schema della memoria veloce della Toshiba, con tempo di accesso di soli 28 ns, realizzata con tecnologia mista bipolare-CMOS.



kbit. Le dimensioni del chip rispetto a queste ultime sono leggermente superiori ($5,6 \times 8 \text{ mm} = 45 \text{ mm}^2$, rispetto a 37 mm^2); la causa è dovuta ai circuiti di controllo più complessi, come si può vedere in figura 8, la cui struttura è ancora suscettibile di ulteriori ottimizzazioni. In compenso, grazie all'indirizzamento semplificato, il chip è montato in un package di soli 14 piedini; infatti, a differenza delle normali RAM che hanno un simultaneo indirizzamento di una fila e di una colonna per accedere ad una qualsiasi cella, qui vengono selezionate sequenzialmente tutte le righe, ed in ciascuna di esse, vengono lette tutte le colonne, sempre in sequenza. Infatti, le file della memoria corrispondono alle righe di scansione dello schermo, mentre i singoli bit a ciascun punto di un riga dell'immagine.

Il nuovo integrato porta la sigla $\mu\text{PD41221C}$ ed è disponibile con velocità di 70 oppure 90 ns come tempo di ciclo. Il costo previsto è di circa 24 dollari, ma con l'avvio della produzione di massa esso dovrebbe scendere a 8 dollari, cioè meno di quello di una DRAM da 256 kbit.

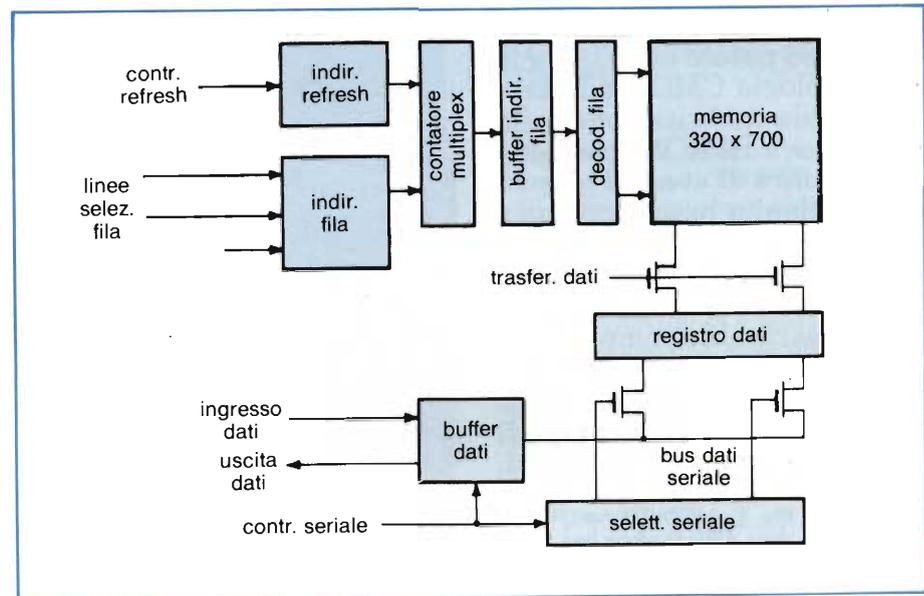
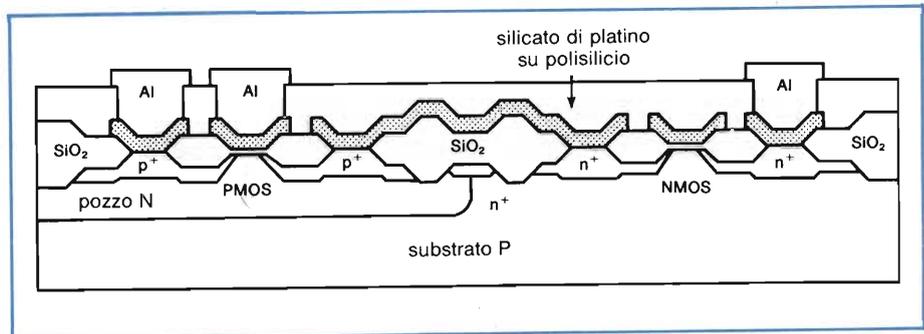
Mercato in fermento

Il segmento dove si sta registrando il maggior volume di produzione mai visto per un singolo componente, è quello delle memorie dinamiche da 256 kbit, nel quale si assiste alla lotta delle case americane ed europee per arginare la massiccia presenza di quelle giapponesi sul mercato mondiale.

In questo quadro si inserisce la tedesca *Siemens* che ha introdotto due suoi modelli, denominati HYB41256 e HYB41257, rispettivamente utilizzabili in "page mode" ed in "nibble mode".

Ciascuna versione è presente con tre diverse velocità. Per coprire tutte le esigenze di progettazione, il tempo di accesso del tipo più veloce è di 120 ns; segue il tipo da 150 ns per finire col modello più lento (si fa per dire) da 200 ns. Per le memorie in "nibble mode", i tempi sono ancora più ridotti: 30, 40 e 50 ns rispettivamente.

L'alimentazione è singola a 5 V ed il chip è racchiuso in package standard da 16 piedini; viene utilizzata la tecnologia N-MOS con tecnica litografica da $2 \mu\text{m}$. Il consumo si aggira sui 385 mW nello stato attivo e scende a 28 mW in stand-by.



Anche un'altra casa europea si è recentemente aggiunta alle altre, evidentemente attratta dal favorevole mercato delle memorie: si tratta della *Thomson CSF*, sia pure in joint-venture con la giapponese *OKI*, che ha già alle spalle una quinquennale esperienza nella fabbricazione delle memorie a semiconduttore.

Inizialmente, la Thomson immetterà sul mercato memorie DRAM da 64 kbit, che la compagnia sta producendo regolarmente da un anno, sia pure in quantitativi ridotti. Nel corso del 1985 si aggiergerà anche la versione a 256 kbit: la casa conta di coprire con la sua produzione il 3% del mercato mondiale. ■

Fig. 7 - Sezione della memoria statica della SONY che raggiunge i 16 ns di tempo d'accesso. Il chip misura $2,7 \times 3,5 \text{ mm}$.

Fig. 8 - Memoria speciale per applicazioni televisive realizzata dalla NEC; l'insolita configurazione è di 320 file e 700 colonne = 224 kbit in totale.

La JCE cerca un Redattore Progettista Elettronico. Chi è interessato può mettersi in contatto con la redazione Tel. 02/6172641 - 6172671.

Bibliografia

- 1) S. Evanczuk - *Designer test limits of process technology* - Electronics - 23 febbraio 1984.
- 2) W. Twaddel - *High speed CMOS RAMs score across memory Spectrum* - EDN 12 luglio 1984.
- 3) C. L. Cohen - *NEC maps TV image field in low-cost memory chip* - Electronics Week 1 ottobre 1984.

L'incredibile capacità dei nuovi chip EPROM (Erasable Programmable Read Only Memory) prodotti dalla Advanced Micro Devices li renderà senz'altro competitivi nei confronti dei dischi, almeno per quanto riguarda il caricamento in memoria del software di gestione di un sistema a 16 bit. In un contenitore da 40 piedini, la AMD ha infatti integrato ben 65536 parole di 16 bit, e la tecnologia CMOS, adottata nella fabbricazione della nuova EPROM, permette inoltre di usare il chip in applicazioni a basso consumo.

In questo articolo descriveremo in modo approfondito questo nuovo ed affascinante componente, illustrandone anche i metodi di programmazione ed indicandone i campi di impiego più adatti.

Fig. 1 - L'EPROM Am27C1024 della AMD fornisce ben 65536 parole di 16 bit per memorizzare dati in modo permanente. La parte a) illustra l'organizzazione interna del chip, mentre la parte b) mostra la piedinatura, organizzata nel modo più efficiente con un contenitore da 40 piedini.

Il chip *Am27C1024*, una EPROM da 1 Mega-bit che la AMD introdurrà sul mercato nei prossimi mesi, potrà veramente competere con i dischi in tutti quei sistemi ove il software di gestione (software di sistema) è letto proprio da un disco durante la fase di inizializzazione (bootstrap). Questa EPROM unisce infatti un'altissima capacità di memoria con la naturale non-volatilità di una ROM, e risulta molto attraente per chi sviluppa software di sistema per via della sua ri-programmabilità. Inoltre, il nuovo chip, fabbricato con tecnologia CMOS, è molto veloce grazie al suo basso tempo di accesso in lettura (170 nanosecondi).

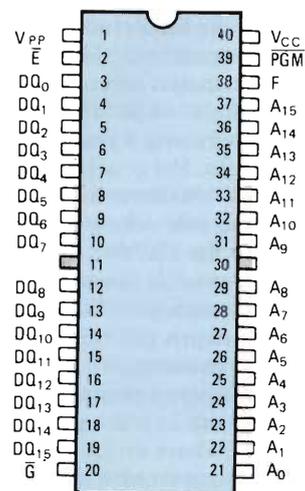
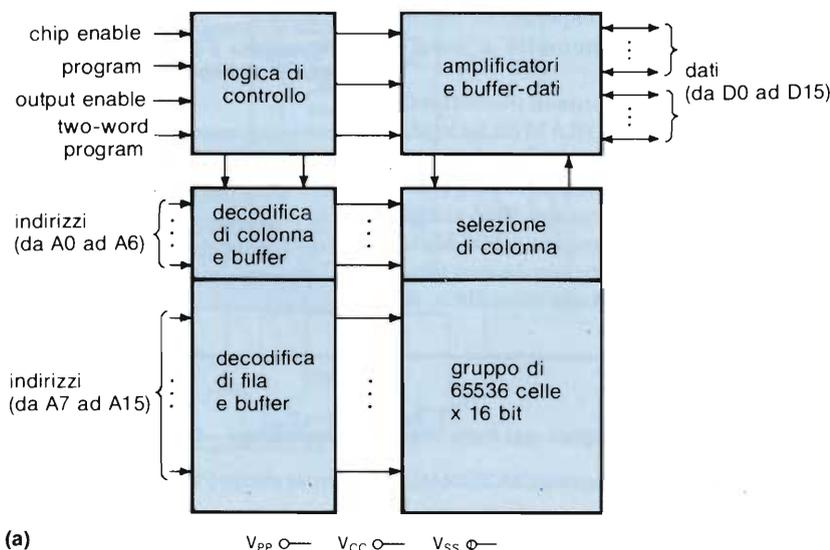
L'Am27C1024 è organizzata in 65536 parole ("word") di 16 bit ciascu-

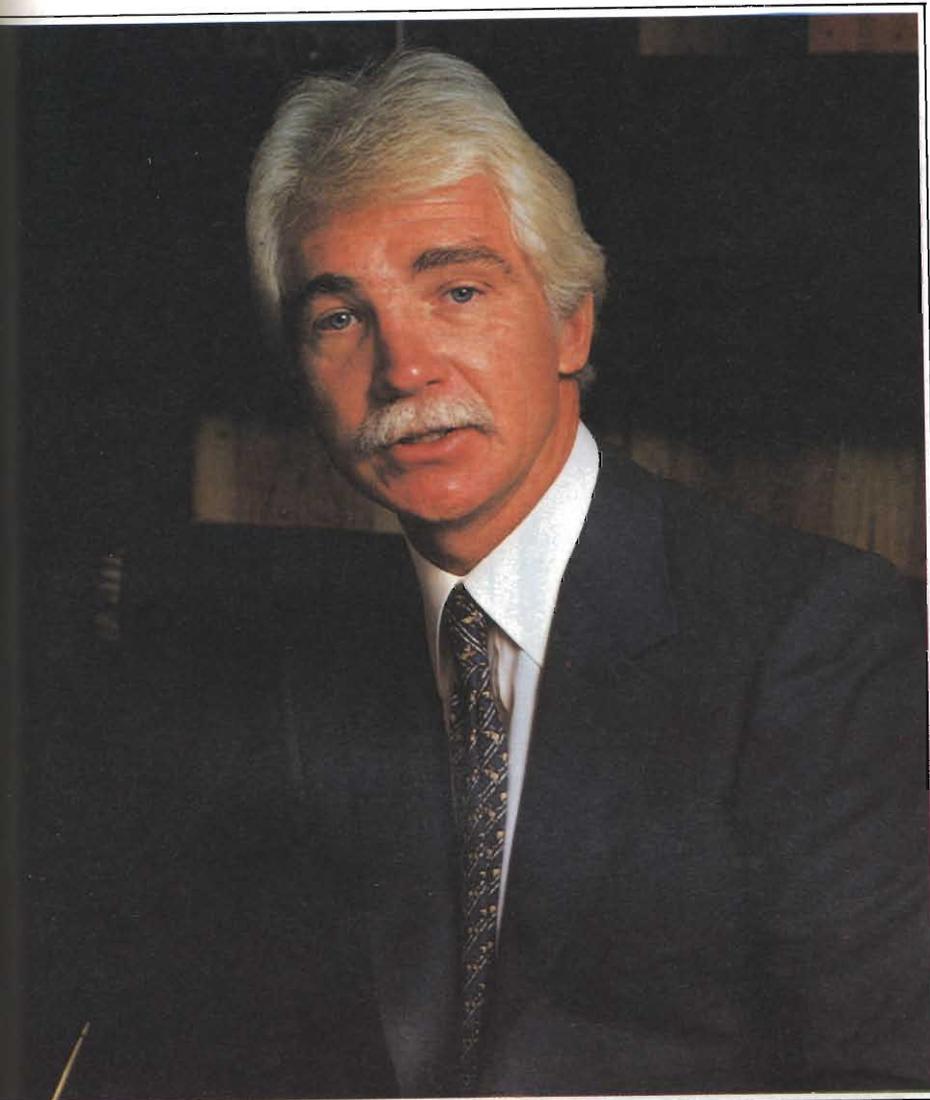
na. Secondo Darrell Rinerson, Bruce Threewitt, B. Venkatesh e Jih Lien, i quattro principali artefici del progetto di questo componente, adesso con un solo chip si potrà fornire tutto il software di sistema necessario per un micro-computer, compreso il sistema operativo, le routine di utilità e le routine di gestione delle periferiche. Un sistema minimo con CPU a 16 bit potrà essere così ulteriormente ridotto nelle dimensioni e nei costi. Inoltre, se il software di sistema risiede sul silicio e precisamente in un chip di ROM anziché su un disco, aumenta enormemente l'affidabilità dell'apparecchiatura, ed hanno un maggior incremento anche le prestazioni complessive, data la maggiore velocità nell'accesso dei dati risidenti nel nuovo chip. In definitiva, non sa-

EPROM DA 1 MEGABIT

un concorrente delle memorie di massa su disco

a cura della Redazione





Jerry Sanders, presidente dell'Advanced Micro Devices.

L'A.M.D. è tra le maggiori società costruttrici di semiconduttori con più di 800 funzioni compresi microprocessori, memorie, interfacce, prodotti analogici e per telecomunicazioni nonché prodotti per sistemi altamente sofisticati. L'A.M.D. ha punti di vendita in tutto il mondo ed ha stabilimenti a Sunnyvale e Santa Clara in California, Austin e San Antonio nel Texas, Penang in Malaysia nonché Manila nelle Filippine. Per maggiori informazioni Contattare: A.M.D., S.r.l. - Via Novara, 570 - Milano - Tel. 02/3533241.

anche riusabili, data la possibilità di ri-programmare la EPROM.

Il nuovo chip potrà essere validamente impiegato in tutti quei sistemi che devono essere portatili e quindi molto affidabili: in queste macchine, infatti, l'affidabilità è tanto maggiore quanto minore è il numero di parti meccaniche mobili. Se si calcola che, usando le EPROM Am27C1024 nel loro formato di chip-carrier a 44 piedini, una memoria di massa di 1 mega-byte può essere realizzata in modo da occupare poco più di 35 centimetri quadrati, è evidente che si potranno facilmente progettare dei potenti sistemi portatili con un ricco software residente, senza obbligare più l'utente ad usare i dischi o le cassette magnetiche.

Naturalmente, il discorso fatto in precedenza è valido per tutte le applicazioni di elaborazione estemporanea di dati: là ove sia richiesta anche la relativa memorizzazione, che non è possibile ovviamente effettuare sulla EPROM, saranno sempre necessari dei supporti esterni, magnetici tipicamente, per la memorizzazione di massa.

Altre importanti applicazioni per la nuova EPROM da 1 Megabit si trovano nel campo della elaborazione dei segnali per telecomunicazioni, dei sistemi di grafica e simulazione, della sintesi del linguaggio e della relativa creazione di vocabolari. Con la sua grande capacità, l'Am27C1024 può funzionare come una vasta tavola di riferimento ("lookup-table") per le costanti usate dalle routine di risoluzione delle equazioni lineari e non-lineari, per le forme dei caratteri dei terminali o delle stampanti-laser, e per una lista completa di termini o fonemi da usare nella sintesi vocale.

ranno più richiesti frequenti accessi al disco per la maggior parte delle operazioni gestite dal sistema operativo, poiché tutto il software necessario sarà nell'Am27C1024.

Applicazioni possibili

Ma l'Am27C1024 potrà essere convenientemente usata anche in quei sistemi che hanno poca memoria RAM (es.: un massimo 64 kbyte): con questo nuovo chip, infatti, sarà molto più facile gestire l'esecuzione del sistema operativo nel modo cosiddetto "overlay", caricando cioè in RAM, dalla EPROM "esterna", i soli blocchi di software che devono essere eseguiti in un determinato momento.

Terminata l'esecuzione di una routine, quindi, la CPU provvederà a carica-

re la routine successiva sempre dalla EPROM: la nuova routine si sovrapporrà alla precedente, e l'esecuzione del programma potrà così proseguire senza che vi sia più la necessità di mantenere tutto il sistema operativo contemporaneamente nella memoria indirizzabile. Anche in questa situazione, quindi, l'Am27C1024 si rivela una valida alternativa all'impiego dei dischi.

Un'altra applicazione per l'Am27C1024 potrà essere trovata nel campo della distribuzione del software: data l'alta capacità del chip, infatti, vendere programmi "in cartuccia" anziché su dischetto potrà essere più conveniente e più sicuro. Le cartucce, infatti, non saranno più sensibili ai campi magnetici né ad incidenti meccanici (piegature del pacchetto, etc.), che sono invece dannosi per ogni supporto magnetico. Inoltre, tali cartucce saranno

Fig. 2 - Un algoritmo intelligente di programmazione, formato da tre sezioni successive, è stato studiato appositamente per l'Am27C1024, in modo da ridurre enormemente i lunghi tempi di programmazione tipici delle più vecchie EPROM da 2, 4, 8 K. Il software che funziona seguendo questo algoritmo è implementato nelle macchine programatrici più avanzate. Le tre sezioni evidenziate sono: sezione interattiva di programmazione, sezione di ripasso e sezione di verifica.

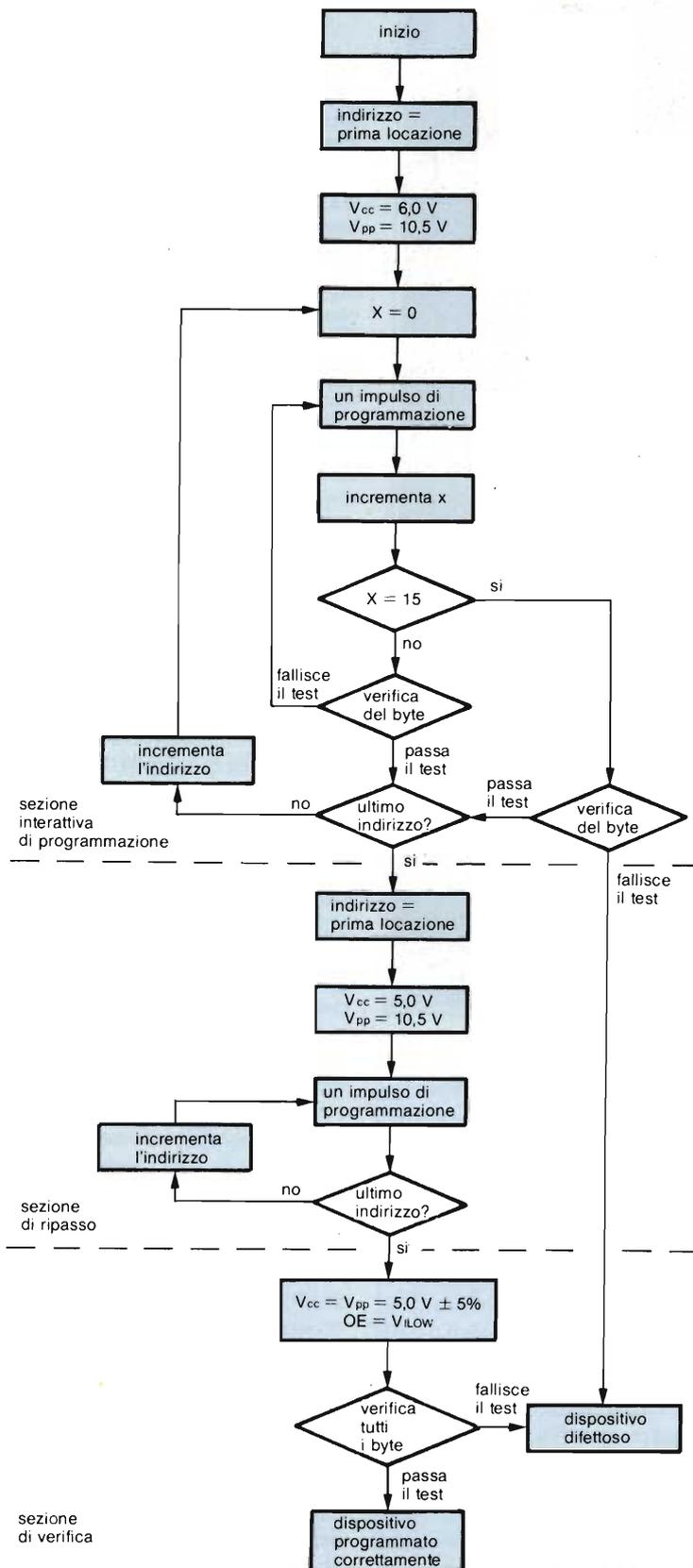
L'organizzazione della EPROM Am27C1024

L'Am27C1024 è organizzata in modo da assicurarne un facile uso con tutte le CPU attualmente in commercio, soprattutto quelle a 16 bit. In effetti, l'Am27C1024 è stata pensata per i 16 bit, come si può vedere dalla disposizione dei blocchi interni (figura 1/a) e dalla piedinatura del contenitore (figura 1/b).

Il chip viene fornito infatti in un package standard da 40 piedini, con le terminazioni delle linee di dato e di indirizzo non multiplexate. Il tempo di accesso per una lettura è di 170 nanosecondi per tutta la gamma operativa di temperatura: invero, è un valore molto basso, che ottimizza l'uso con CPU veloci a 16 bit, eliminando la necessità di stati di attesa (wait). Ogniqualevolta il chip viene deselezionato, un apposito circuito (power-down) riduce il consumo di energia di ben 100 volte; inoltre, poiché la EPROM è costruita con tecnologia CMOS, è possibile sfruttare un modo di funzionamento in "superstand-by", in cui l'energia necessaria per il mantenimento delle attività interne viene ulteriormente ridotta di altre sei volte.

Si noti che il chip è una EPROM, cioè, in fin dei conti, una memoria non volatile di sola lettura (ROM), anche se riprogrammabile: potrebbe quindi sembrare strana la necessità di una alimentazione di mantenimento ("back-up"), in quanto i dati programmati non si perdono anche in mancanza totale di tensione.

Che cosa, dunque, deve essere tenuto sotto tensione per un uso ottimale in un circuito che abbia un consumo complessivo ridotto? In effetti, nulla vieta di togliere completamente l'alimentazione al chip quando non lo si usa, però,



operando in tal modo, il tempo di accesso risulterà assai più lungo, dovendo includere ogni volta un periodo di stabilizzazione per la circuiteria interna che provvede all'interfaccia col bus. Ed è proprio tale circuiteria, invece, che si può tenere in "stand-by", per cui, così facendo, la EPROM sarà sempre pronta a fornire il dato richiesto con la massima velocità non appena il chip sarà selezionato. Grazie a queste caratteristiche, l'Am27C1024 può essere collegata con facilità ed usata senza problemi in tutti quei nuovi progetti che impiegano processori e circuiti di supporto in tecnologia CMOS.

I progettisti della EPROM hanno ideato sia il contenitore (cioè la disposizione dei piedini), sia le funzioni di interfaccia col bus in modo da semplificare al massimo i progetti che impiegheranno l'Am27C1024: l'interfaccia col bus, per prima cosa, è non-multiplexata, il che, seppur richieda un contenitore da 40 piedini, aumenta le prestazioni in termini di velocità, e semplifica il progetto di tutte le temporizzazioni del sistema. La semplicità di interfaccia, inoltre, diventa particolarmente importante là ove lo spazio è ridotto già al minimo, per cui sarebbe impossibile o perlomeno complesso trovare posto per i chip di supporto necessari per una interfaccia multiplexata.

I progettisti dell'Am27C1024 hanno poi analizzato altri problemi, spesso trascurati nell'uso di altri chip più comuni. Per esempio, con ben 16 linee di uscita, dovendo emettere un dato composto da tutti "1", ci sarebbe un sensibile impulso di corrente nella alimentazione, con una ripercussione sulla linea di massa, tale da pregiudicare, col rumore innescato, la qualità dei dati stessi sul bus. Un tale fenomeno di risonanza sarebbe stato praticamente assicurato rispettando i classici posizionamenti per le linee di alimentazione e massa, che, nei comuni chip, sono sulle opposte estremità del contenitore.

Nell'Am27C1024, invece, vi sono ben due piedini di massa, su due lati opposti, ed esattamente al centro del chip, per cui viene ridotta sia l'impedenza sulla linea di massa, sia l'impedenza delle linee di uscita (che aumenta più ci si allontana dal conduttore di massa).

La figura 1/b indica chiaramente la simmetria della nuova disposizione delle alimentazioni, nonché la particolare disposizione delle linee di dato e di indirizzo, con gli ingressi (gli indirizzi)



AZIONAMENTO PLURIMOTORE E MICROCALCOLATORE
con sinottico semigrafico a colori



DATA LOGGER INTELLIGENTI
per gestione e controllo
di processi industriali.
Terminali serigrafici a colori



AMMINISTRAZIONE - PRODUZIONE - UFF. COMMERCIALI.
Via G. di Vittorio, 3 - 40020 CASALFIUMANESE (BO) ITALY
Tel. (0542) 666165 (ric. aut.) - Telex 213492 ELSANT I

LABORATORIO DI RICERCA
Via Fanin, 22 - 40026 IMOLA (BO) ITALY
Tel. (0542) 43515

Per informazioni indicare Rif. P 25 sul tagliando

tutti da un lato, e le uscite (i dati), tutti dall'altro. Tale disposizione è ottimale per una ingegnerizzazione "flow through" del circuito (cioè con le linee di bus che si incrociano ortogonalmente col chip, permettendo l'accostamento senza problemi di più integrati). Infine, si noti come le linee di controllo siano state convenientemente raggruppate alle estremità del contenitore.

Fig. 3 - Il chip da 1 Megabit Am27C1024 può essere interfacciato con una grande varietà di CPU a 16 bit. Qui sono illustrati due esempi di collegamento: il primo con un 80186 Intel, ed il secondo con un 68000 della Motorola. Con un chip da 170 ns di tempo di accesso, ad esempio l'80186 non deve eseguire cicli di attesa per clock di 8 MHz.

Considerazioni sulla programmazione dell'Am27C1024

Il progetto di una memoria così ampia ha richiesto notevoli sforzi di ingegnerizzazione affinché la programmazione risultasse poi molto agevole. Per questo, i progettisti abituati ancora alle EPROM della passata generazione (2716, 2732, 2764), troveranno qui di seguito delle sorprese, soprattutto per quanto riguarda il tempo di programmazione: infatti, come vedremo, per programmare interamente una Am27C1024 non sono necessari 110 minuti (50 millisecondi per byte, come in una 2716), ma solamente 49 secondi.

La brevità della programmazione deriva da una sofisticata architettura interna, che pone una particolare attenzione alla stabilizzazione delle tensioni, e da un particolare metodo di scrittura, che permette di programmare due

parole di 16 bit allo stesso tempo, purché le due parole siano nella stessa pagina, ovvero abbiano l'indirizzo identico tranne il bit meno significativo (A0).

Siccome, durante una programmazione, il caso più frequente consiste nel programmare blocchi di parole adiacenti, ecco che una tale caratteristica in effetti permette di risparmiare molto tempo.

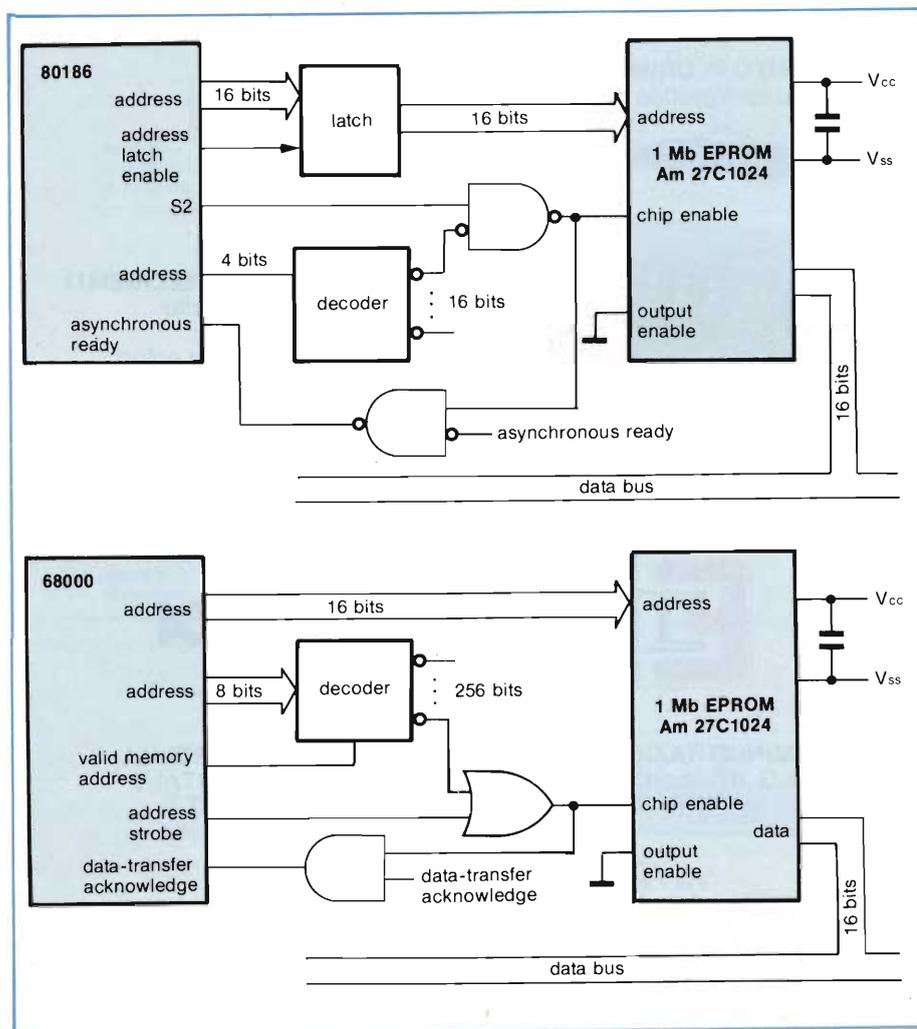
Ma la incredibile riduzione nel tempo di programmazione deriva essenzialmente dalle caratteristiche dell'impulso necessario per forzare la scrittura di ogni parola: infatti, la sua durata non è né di 50 ms (come per i vecchi modelli), né di 1 ms (modelli più avanzati tecnologicamente, come la 27128 o la 27256), ma è di soli 500 microsecondi.

Se ora analizziamo la figura 2, vediamo che è illustrato un particolare algoritmo di programmazione che viene detto "intelligente": grazie alle operazioni eseguite con questo algoritmo, è infatti possibile ridurre sensibilmente il tempo di programmazione per una EPROM, e naturalmente tale algoritmo viene usato con profitto anche per l'Am27C1024.

Vi sono, comunque, delle differenze rispetto ai tempi tipici di un algoritmo intelligente delle EPROM delle passate generazioni: per prima cosa, il numero massimo di tentativi di scrittura nella prima fase è ridotto a 15 (25 per gli altri modelli, tipicamente); poi, come si è detto, l'ampiezza dell'impulso di abilitazione alla programmazione delle parole è di soli 500 microsecondi; infine, l'ampiezza degli impulsi di "ripasso" (seconda parte dell'algoritmo) è ridotta a soli 1.5 millisecondi (2 o 2.5 per i vecchi tipi).

Ecco quindi che il tempo minimo di programmazione si riduce a soli 49 secondi per tutte le 65536 parole di 16 bit della Am27C1024. Questo tempo può anche aumentare se accade che una parola debba essere riscritta con più tentativi: ma il tempo complessivo di programmazione sarà pur sempre molto basso. Si noti che la tensione usata per la programmazione è di 10.5 V, valore che dipende direttamente dalla particolare tecnologia da 1.5 micron CMS usata per l'Am27C1024.

Una caratteristica singolare dell'Am27C1024 è il modo di funzionamento in "autoselezione", utile per il riconoscimento del componente da parte di macchine automatiche per la programmazione.



UN TUFFO NELLA QUALITÀ

RELÈ  HENGSTLER 

Tale modo di funzionamento è attivato quando sul piedino dell'indirizzo A9 si applica una tensione di 10.5 Volt.

Se, a questo punto, si applica uno 0 logico all'ingresso A0, sul bus dei dati (byte meno significativo) appare il valore esadecimale 01 (codice che indica il costruttore, cioè la AMD). Se al piedino A0 si applica invece un 1 logico, viene emesso il dato esadecimale 8C, che indica il tipo del componente (cioè l'Am27C1024 per l'appunto).

Caratteristiche tecnologiche dell'Am27C1024

Come si è già precedentemente accennato, l'Am27C1024 è fabbricata con tecnologia CMOS: la scelta è derivata da una accurata previsione sul mercato e sugli impieghi del nuovo chip. Anche se più difficile da realizzare rispetto alla classica tecnologia N-

MOS, la fabbricazione in tecnologia CMOS con tracce da 1.5 micron permette di ottenere prodotti più veloci, dal consumo di energia molto ridotto, e quindi alla lunga più affidabili. Nonostante la grandiosa capacità di memoria, il chip misura solo 50mm quadrati.

Lo schema della parte EPROM si basa sulla più che affidabile struttura a transistori N-MOS con gate sovrapposto, in cui il primo strato di polisilicio forma il gate flottante (ove è memorizzata la carica che rappresenta un uno o uno zero). Tale struttura è stata opportunamente ridotta per la successiva realizzazione in C-MOS, per cui ogni cella misura in effetti 20.25 micron quadrati. In un prossimo futuro sarà possibile integrare celle ridotte fino a 12 micron quadrati, il che renderà certamente possibile la realizzazione di memorie con più megabit di capacità.

Anche tutta la circuiteria di interfaccia è implementata in C-MOS, per cui è

necessaria una minore corrente e la dissipazione è notevolmente ridotta. A 5 MHz, sfruttando il tempo di accesso più veloce, l'Am27C1024 richiede un massimo di 50 mA e dissipa 250 mW (l'alimentazione è naturalmente di +5 V). Quando viene deselezionata, l'Am27C1024 entra in stato di stand-by, con un consumo di 1 mA ed una dissipazione di soli 5 mW. Nel modo di "super-stand-by" la dissipazione è ulteriormente ridotta a 500 micro-Watt (corrente di circa 150 microampere).

Per quanto riguarda la velocità, che è un ulteriore beneficio derivante dall'uso della tecnologia C-MOS, il chip Am27C1024 può essere fornito con tempi di accesso di 170, 200 o 250 nanosecondi, con le versioni da 200 e 250 ns garantite per tutta la gamma militare di temperature. Le alte velocità di impiego permettono un uso ottimale con le CPU a 16 bit presenti e future.

Particolarità costruttive del chip dell'Am27C1024

L'area destinata alle celle programmabili è basata sulla nota tecnologia già sviluppata in N-MOS. Con l'impiego della tecnologia C-MOS, si hanno quindi dei vantaggi in più, pur mantenendo l'affidabilità di sempre. Per quanto riguarda la ritenzione dei dati dopo la programmazione, per esempio, i test sull'Am27C1024 confermano una ritenzione minima di 10 anni, mentre la riprogrammabilità è di gran lunga superiore, grazie alla adozione di particolari riguardi nel trattamento delle tensioni interne di polarizzazione e di programmazione.

Infatti, la corrente totale generata da un gruppo di celle durante la programmazione è sufficiente per causare la programmazione accidentale, indesiderata, di qualche cella adiacente: addirittura, un invertitore potrebbe essere attivato pur se distante 400 micron dalla zona che sta subendo la programmazione. Questo spiacevole effetto si può verificare se non si costruisce il chip in modo da proteggere ogni cella con una serie di anelli di schermo (guard ring). Nell'Am27C1024, il suddetto problema è eliminato adottando due schermi per ogni cella: uno, il più interno, è del tipo P+ ed argina tutte le correnti del substrato; l'altro, più esterno, è del tipo N+ ed assorbe gli elettroni

RAM STATICA AD ALTA VELOCITA' CON REGISTRI DIAGNOSTICI ON-CHIP

È attualmente disponibile all'Advanced Micro Devices la memoria RAM statica ad alte prestazioni Am9151 da 1k x 4 bit con registri on-chip. È la prima RAM statica a livello industriale dotata di registri per le funzioni di pipelining, inizializzazione e diagnostica.

L'Am9151 utilizza la tecnologia MOS a canale N per ottenere un tempo di ciclo di 40 ns. È un componente di una famiglia di prodotti AMD che sono in espansione e dotati di diagnostica on-chip; la famiglia comprende PROM bipolari, controller programmabili mediante fusibili e registri pipeline. La capacità diagnostica dell'Am9151 deriva dal registro SSR™ (Serial Shadow Register) dell'AMD. Il registro SSR rileva i malfunzionamenti a livello di scheda o sistema, dovuti all'hardware o firmware che utilizzano diagnostiche a scansione seriale. Inoltre, esso può essere impiegato per il caricamento seriale di microcodice nell'array di memoria dell'Am9151: l'array è propriamente utilizzato come memoria di controllo scrivibile in applicazioni relative a sistemi microprogrammati pipelined.

L'Am9151 è attualmente disponibile in contenitore DIP ceramico da 24 pin, nelle versioni con range di funzionamento commerciale e militare.

La versione, caratterizzata da un tempo di ciclo di 40 ns ed un range di temperatura commerciale, ha un costo di 25 dollari il pezzo per quantità di 100 pezzi; la versione da 50 ns e range di temperatura militare ha un costo di 45 dollari il pezzo per quantità di 100 pezzi.

Am9151 è il secondo componente della nuova famiglia con diagnostica SSR dell'AMD; esso segue l'Am29818, un registro pipeline da 8 bit con diagnostica. Nel corso del 1985 AMD introdurrà altri componenti con diagnostica SSR comprendenti il controller programmabile mediante fusibili Am29L141, la PROM bipolare da 1k x 4 con diagnostica Am27S65, la PROM bipolare da 2k x 4 con diagnostica Am27S75 e la PROM bipolare da 4k x 4 con diagnostica Am27S85.

Per maggiori informazioni contattare

AMD

Centro direzionale
Via Novara, 570
20153 MILANO
Tel. 02/3533241
Ing. Vitale.

GLOSSARIO

ROM

Dispositivo integrato che memorizza permanentemente i dati che gli vengono programmati durante la fabbricazione. Durante l'uso in un sistema a microprocessore, tali dati potranno solo essere letti ma non modificati con scritture (ROM = Read Only Memory).

PROM

Come la ROM, ma programmabile una sola volta, dall'utente che la acquista "vergine", con apposite macchine dette "programmatori di PROM".

EPROM

Come la PROM, ma riprogrammabile, in quanto si può cancellare con una esposizione ai raggi ultravioletti.

BYTE

Gruppo di 8 bit, riuniti per formare una cella di memoria (in sistemi a 8 bit).

WORD

Gruppo di 16 bit: è la cella di memoria per sistemi a 16 bit.

MULTIPLEXATA

Si dice di una linea che può assumere due funzioni diverse in successivi intervalli di tempo (es.: una linea di Dato e Indirizzamento).

Multiplexando le linee di uscita o di ingresso da/in un chip, si possono ridurre il numero dei piedini complessivi e le dimensioni del contenitore; d'altronde, si complicano le procedure di interfaccia col mondo esterno.

POMPA (Charge Pump)

Survoltore integrato sul chip per generare tensioni diverse da quelle fornite dall'esterno.

circostanti che altrimenti fluirebbero nel pozzo (che è di tipo N). In più, come ulteriore protezione, vi sono degli anelli di schermo attorno ai circuiti periferici di interfaccia e di decodifica.

Le alte tensioni necessarie per la programmazione sono generate da una "pompa" (charge pump) integrata sullo stesso chip, che innalza le connessioni di riga delle varie parole ad un potenziale più alto rispetto al valore della tensione di programmazione (V_{pp}) applicata dall'esterno. Inoltre, dei valori ottimali di tensione vengono applicati alle linee che controllano i gate e i drain dei transistori delle celle selezionate.

Per evitare danni ai transistori, la tensione di drain è stabilizzata, per cui la fase di programmazione della singola cella avviene nelle condizioni ottimali, con una corretta iniezione di elettroni nel gate flottante. È questa tecnologia, in definitiva, che assicura una maggior affidabilità nella programmazione e permette di riprogrammare la EPROM un numero assai maggiore di volte; inoltre, tutti i suddetti accorgimenti permettono di usare impulsi di abilitazione alla programmazione la cui ampiezza è di soli 500 microsecondi, in quanto non è necessario alcun tempo interno di stabilizzazione, dato che tutte le tensioni sono perfettamente stabili quando viene applicato l'impulso.

Per concludere, va messo in evidenza un ulteriore accorgimento adottato dalla AMD in fase di produzione dell'Am27C1024: l'integrazione di file e colonne aggiuntive di celle. Tale metodo è detto "ridondanza", e permette di

correggere eventuali chip difettosi, sostituendo la riga e la colonna su cui si trova la cella che non funziona. Si evita così di dover gettare via il chip, ed i costi complessivi decrescono considerevolmente. Durante il test del chip, se vengono trovati dei difetti, facendo saltare dei fusibili di polisilicio si rompono le connessioni con la parte difettosa, e vengono collegate invece le righe e le colonne "di scorta".

Nell'Am27C1024 sono integrate sei file e quattro colonne di celle ridondanti. L'impiego delle celle di scorta non pregiudica in alcun modo il tempo di accesso, per cui il "rattoppo" è totalmente trasparente verso l'utente.

Conclusioni

L'AMD prevede le consegne dei primi campioni verso la metà del 1985, con l'inizio della produzione vera e propria verso la fine dell'85.

Per ora, vi è una grande attesa per questo versatile chip, che può facilmente essere interfacciato alle CPU a 16 bit dei tipi più diversi (si vedano i due semplici esempi della figura 3). In definitiva, l'Am27C1024, col suo bus non multiplexato, il suo funzionamento completamente statico, il suo bassissimo tempo di accesso ed il consumo contenuto, sarà un valido supporto nei futuri progetti di microcomputer. ■

L'INTER REP RAPPRESENTA IN ESCLUSIVA PER L'ITALIA L'ALTERA CORPORATION

La Società Inter Rep S.p.A. sempre alla ricerca di componentistica elettronica avanzata mirante a continuare quella immagine di distributore di tecnologie che si è consolidata negli anni con l'ausilio anche di propri ingegneri di applicazione, ha concluso un accordo di rappresentanza e distribuzione per tutto il territorio nazionale con l'Altera Corporation — Santa Clara California — leader mondiale nella tecnologia dei gates array riprogrammabili denominati EPLD (U.V. Erasable Programmable Logic Devices).

Il concetto fondamentale che ispira tale linea di prodotti è quello di fornire sul tavolo di ogni singolo progettista la propria fonderia di silicio. Il prodotto Altera viene infatti sviluppato su Ibm PC o compatibili con un software fornito dal costruttore e la programmazione viene effettuata sfruttando l'uscita Rs 232 con una opportuna elettronica di comando.

Il kit completo PLDS2 comprensivo del software a+Plus ed hardware per la scrittura costa solo 2500 dollari.

Un investimento estremamente modesto comparato allo sviluppo di gates array tradizionale con in più una flessibilità e velocità impensabili fino ad oggi. I prodotti ad ora disponibili tutti in tecnologia CHCMOS Eprom sono:

EP 300	300	Gates equivalenti
EP 600	600	Gates equivalenti
EP1200	1200	Gates equivalenti

BALZO AVANTI DELL'EUROPA NELLE TECNOLOGIE EPROM

La SGS, leader europeo nel campo dei semiconduttori, sta compiendo progressi notevoli nelle tecnologie EPROM.

*Roberto Arrigoni -
SGS-Microelettronica*

(A sinistra) - Ripresa al microscopio SEM (Scanning Electrons Microscope) di una zona di matrice del dispositivo M2716 (processo N-MOS EO).

(A destra) - Fotografia al microscopio elettronico SEM di un'area di matrice del dispositivo M2732 della SGS realizzato con processo N-MOS E1.

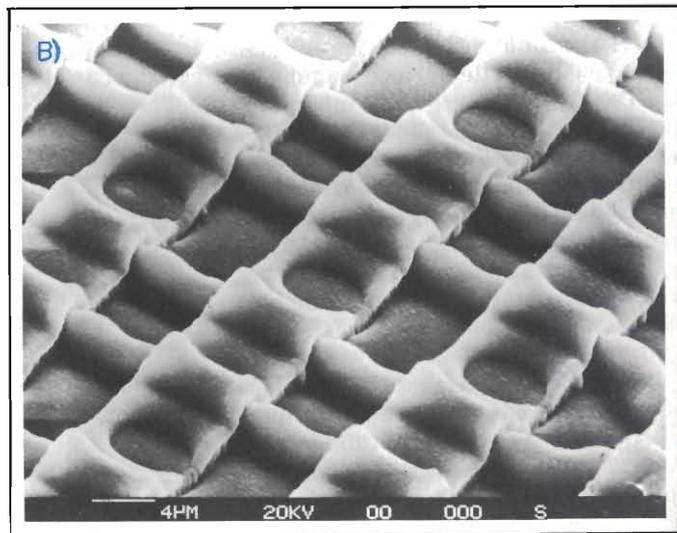
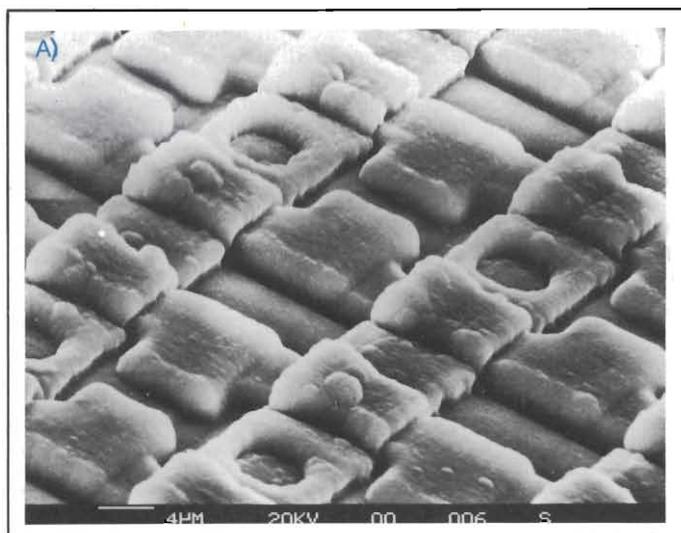
In un'epoca in cui i sistemi si fanno sempre più piccoli e compatti e in cui le richieste del mercato si orientano con sempre maggiore insistenza verso tutto ciò che è portatile, il ruolo delle memorie non volatili, vale a dire di quelle memorie a semiconduttore la cui caratteristica è la non alterabilità dell'informazione, si fa determinante.

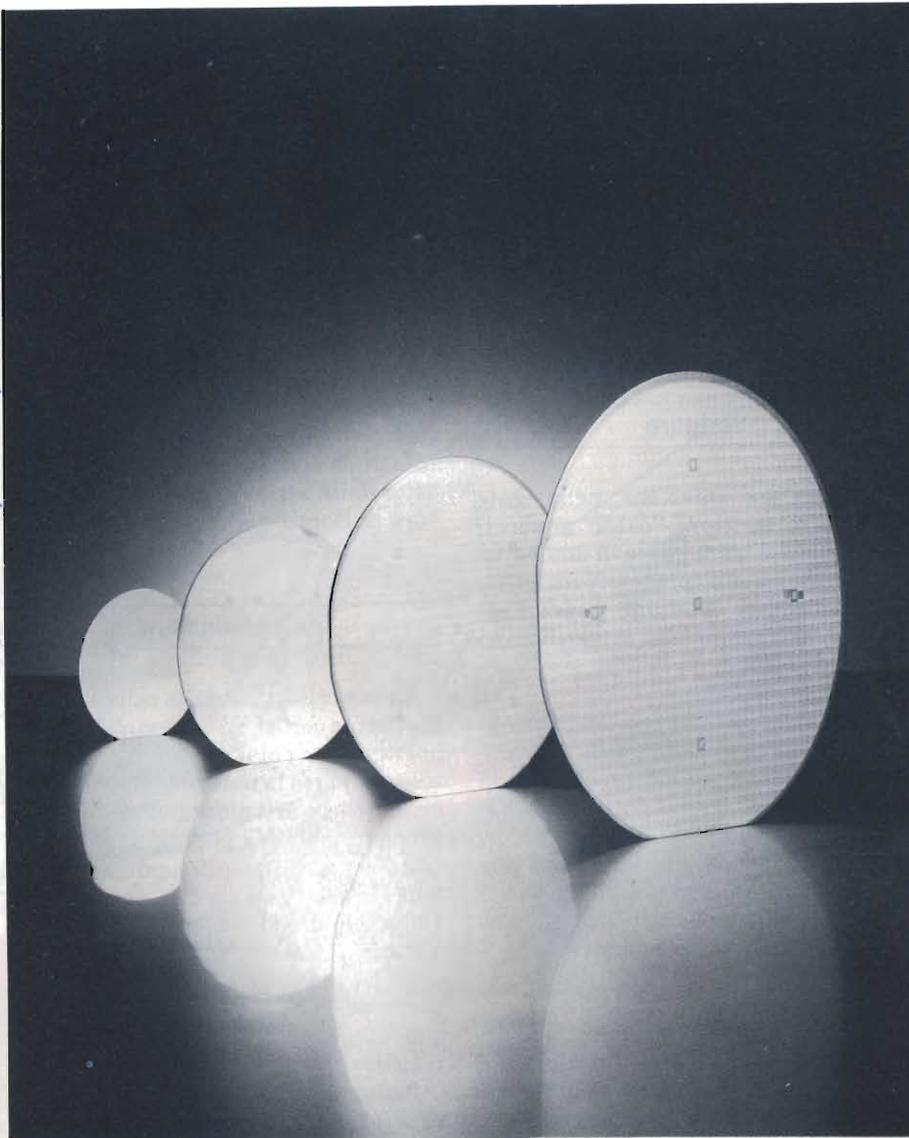
Di maggiore rilievo fra queste sono le memorie EPROM (Erasable Programmable Read Only Memory) che si possono considerare come uno stadio intermedio fra le memorie a sola lettura (ROM) e le memorie a lettura e scrittura (RAM). Delle prime, la memoria EPROM conserva la caratteristica fondamentale della lunga permanenza dei dati immagazzinati, delle seconde invece la possibilità di modificare i dati

stessi. In altre parole si può dire che tali memorie sostituiscono le PROM quando è necessario modificarne il contenuto.

Rispetto alle memorie non volatili in generale, le EPROM sono quelle che, oltre ad essersi sviluppate per prime, hanno la cella più semplice e più piccola. Esse trovano la loro più logica allocazione in banchi di memoria di grande capacità e in applicazioni nelle quali non sia richiesto un frequente cambiamento di contenuto. Infatti, la cancellazione si ottiene tramite esposizione, dell'ordine di minuti, a radiazioni ultraviolette.

Si può prevedere che in un futuro non troppo lontano le EPROM sostituiranno le ROM nella versione OTP (One Time Programmable). La SGS, che da parecchi anni progetta e sviluppa dis-





positivi di memoria EPROM nel suo centro R & D di Agrate, sta lavorando attivamente anche su questo fronte senza tralasciare l'evoluzione della famiglia che tende ad espandersi dalla capacità minima di 16 kbit della M2716 ad una massima di 512 kbit della M27512 per arrivare alla nuova generazione che partirà con EPROM da 1 Mbit.

Ma come si è arrivati ad integrare un milione di celle di memoria su un singolo chip?

I primi dispositivi proposti, sviluppati negli anni '70, erano semplicemente dei transistori p-channel silicon gate con gate flottante priva di gate di controllo.

Il funzionamento di una cella siffat-

ta era basato sull'iniezione nella gate flottante di elettroni energetici, da una regione di breakdown superficiale su una giunzione p-n. L'accumulazione di cariche negative nella gate flottante provocava nel transistor p-channel la formazione di uno strato di inversione che connetteva elettricamente il source ed il drain. La cancellazione si effettuava con raggi UV o anche raggi X. Sia in scrittura che in cancellazione, il campo elettrico responsabile del movimento degli elettroni era solo il campo autoindotto dall'accumulo di carica.

Le EPROM di oggi

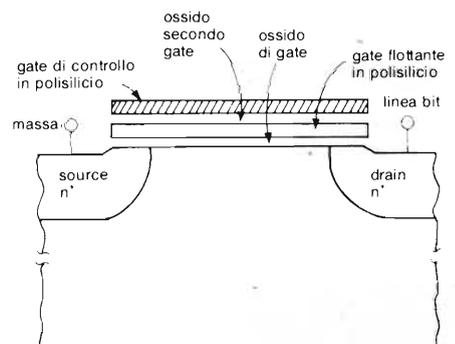
I nuovi dispositivi EPROM, così come si sono affermati al giorno d'oggi,

presentano una cella costituita da un transistore MOS n-channel silicon-gate, che ha una gate flottante ed una seconda gate, detta di controllo, sovrastante la prima come mostrato alla figura 1.

La cella viene costruita con la soglia positiva e di valore abbastanza alto da inibire il passaggio di corrente quando la gate di controllo si trova a potenziale zero, così da evitare che le celle non indirizzate assorbano corrente. Solo elettroni vengono immagazzinati nella gate flottante; per cui la soglia della cella passa dal valore iniziale ad uno più alto e tale da non permettere passaggio di corrente nella cella scritta che sia selezionata in lettura.

Le linee della gate di controllo corrono perpendicolarmente alle linee di drain. La selezione delle celle, o bit, in

Fig. 1 - Struttura della cella EPROM progettata dalla SGS (Gruppo IRI-Stet), nel centro Ricerca e Sviluppo operante ad Agrate.



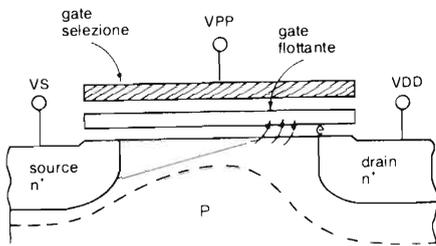


Fig. 2 - Meccanismo di scrittura in cella EPROM. Le tre frecce verticali evidenziano il salto della barriera di potenziale dell'ossido di gate per tunnelling.

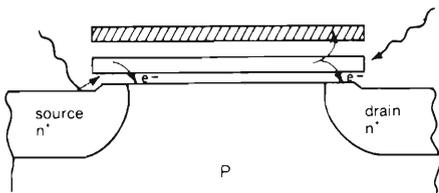
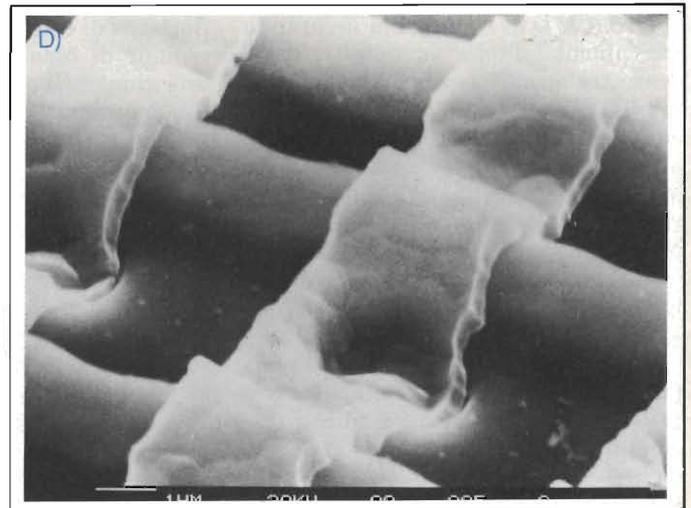
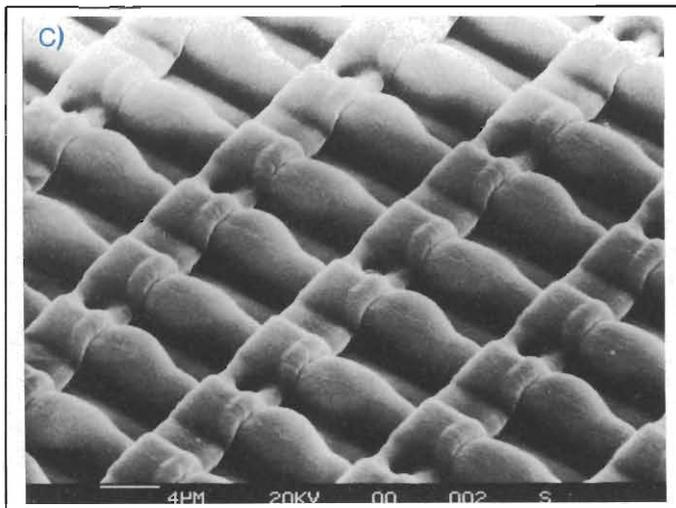


Fig. 3 - Meccanismo di cancellazione di una cella EPROM. Dalla gate flottante si verifica un allontanamento di elettroni determinato dall'alterazione del campo elettrico.

(A sinistra) - Ripresa al microscopio SEM di un'area di matrice del dispositivo M2764 della SGS realizzato con processo N-MOS E2.

(A destra) - Ripresa al microscopio SEM di un'area di matrice del dispositivo M27256 della SGS realizzato con processo N-MOS E3.



scrittura si effettua semplicemente portando ad alta tensione la gate ed il drain dei bit che devono essere scritti. La presenza di alta tensione su una sola delle due zone (source o drain) non altera la soglia della cella.

La presenza dello strato invertito (p-n) nel canale del transistor, e quindi la sua conduzione, è controllata dalla combinazione degli effetti della carica imprigionata nella gate flottante e della tensione presente sulla gate di controllo, drain, source, body.

Scrittura

Consiste nell'iniezione nella gate flottante di elettroni "caldi" generati nel canale del transistor in una regione vicina al drain (pinch-off region).

Affinché tale iniezione possa aver luogo è necessario che si verifichino due condizioni:

- presenza di un campo elettrico verticale nell'ossido di gate di segno tale da attirare gli elettroni verso la gate flottante;
- presenza nel canale del transistor di elettroni con energia sufficiente a superare la barriera di potenziale all'interfaccia silicio-ossido (vedi figura 2).

Per avere scrittura nella cella si devono applicare alte tensioni alla gate di controllo e al drain della cella stessa. In queste condizioni di polarizzazione, gli elettroni viaggiano nel canale a velocità saturata ed acquisiscono, nella già citata regione prossima alla giunzione

di drain, un'energia sufficiente a permettere loro di attraversare per "tunnelling" la barriera di potenziale dell'ossido di gate. In questa regione, gli elettroni si dicono "caldi" (hot electrons).

Letture

Durante la lettura, la cella EPROM si comporta sostanzialmente come un transistor MOS ordinario, con la sola eccezione che sotto la gate esiste una carica che ne altera il funzionamento. Infatti, la sola capacità di gate è sostituita dalla serie di capacità della struttura di floating gate.

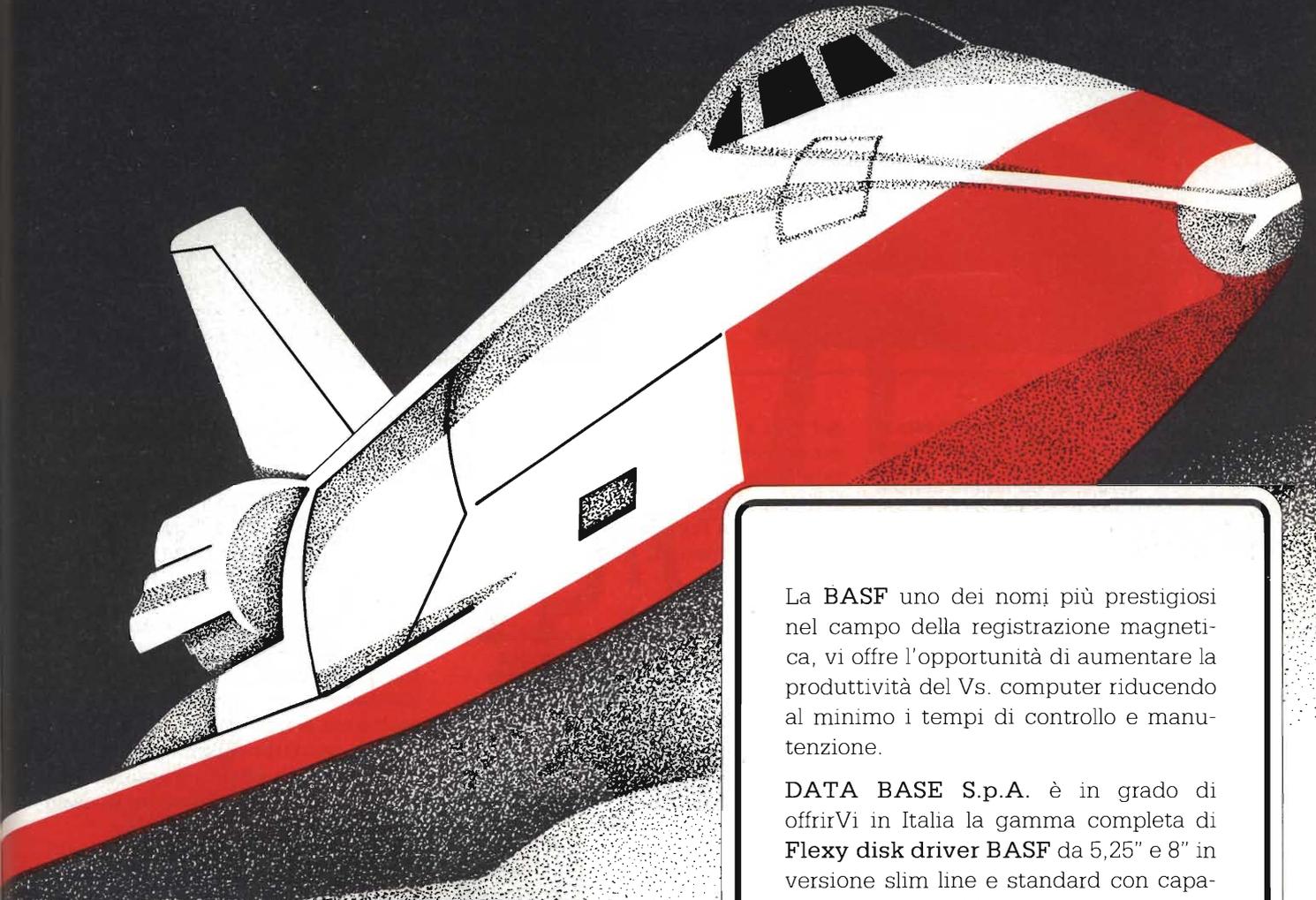
Cancellazione

La cancellazione della cella EPROM si effettua con raggi ultravioletti su dispositivo non polarizzato, o non alimentato, e riporta la tensione di soglia della cella stessa al valore iniziale. Infatti, gli elettroni nella gate flottante assorbono un'energia sufficiente a far loro superare la barriera dell'ossido, cosicché il campo elettrico autoindotto li può allontanare (vedi figura 3).

La cancellazione è sempre effettuata su tutta la matrice per cui dopo ogni cancellazione, tutto il chip deve essere riscritto.

Naturalmente, il package deve essere tale da permettere l'esposizione alla luce ultravioletta, ed è pertanto dotato sulla parte superiore di una finestrina di quarzo.

IL FUTURO CI PRECEDE DI UN PASSO

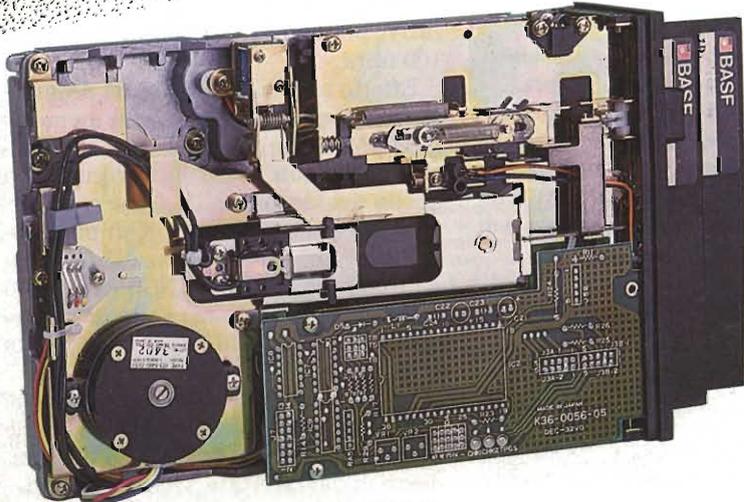


La **BASF** uno dei nomi più prestigiosi nel campo della registrazione magnetica, vi offre l'opportunità di aumentare la produttività del Vs. computer riducendo al minimo i tempi di controllo e manutenzione.

DATA BASE S.p.A. è in grado di offrirVi in Italia la gamma completa di **Flexy disk driver BASF** da 5,25" e 8" in versione slim line e standard con capacità fino a 1.6 Mbyte ed una serie di **Fixed Disk driver** da 5,25" con capacità formattata fino a 94 Mbyte.

Il **6238 BASF**, riprodotto nella foto, è un nuovo **Flexy disk driver** a due dischetti da 5,25" che, con dimensioni pari ai 2/3 di quelle standard, raggiunge una capacità di 2 Mbyte.

DATA BASE S.p.A. è qualità e servizio
DATA BASE S.p.A. è sicurezza



BASF



DATA BASE S.p.A. - 20147 MILANO V.le Legioni Romane, 5 - Tel. 02/40303 Telex 315206 DAT BAS - Uffici:
TORINO, Tel. 011/747112-745356 • **PADOVA**, Tel. 049/772800-772434 • **ROMA**, Tel. 06/5921136-5911010
• **NAPOLI**, Tel. 081/659566-5-4.

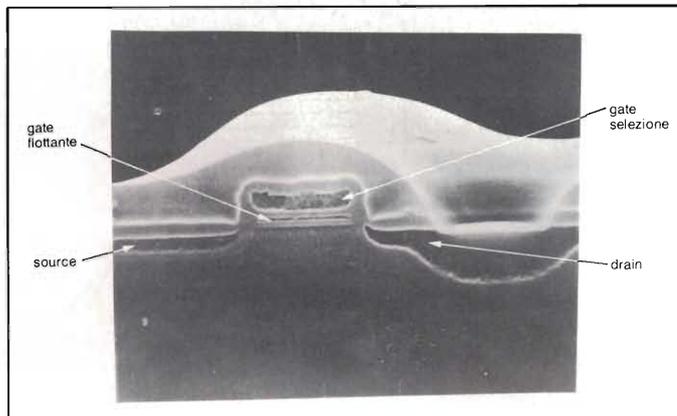


Foto E - Fotografia realizzata al SEM (Scanning Electrons Microscope), della sezione di una cella di un dispositivo EPROM della SGS di Agrate realizzato con processo N-MOS E2. Nella foto si evidenzia al massimo la struttura richiamata nelle foto A, B, C e D.

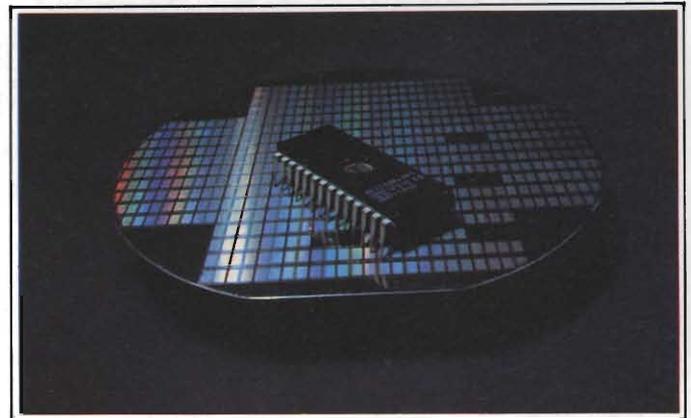


Foto F - Memoria EPROM M27256 da 256 kbit della SGS.

Ritenzione dell'informazione

La caratteristica più importante delle memorie non volatili è una buona ritenzione delle informazioni immagazzinate.

Per le EPROM il vantaggio sta nel fatto che le gate sono circondate da un ossido di silicio ad alta integrità. Questo ossido costituisce la migliore approssimazione esistente dell'isolatore ideale in quanto ha un gap di energia fra banda di conduzione e banda di valenza molto elevato, per cui rappresenta una barriera molto alta riferita sia al silicio che all'alluminio. Esso ha inoltre una densità di strati superficiali sul silicio relativamente bassa, un basso numero di livelli di trappole all'interno

del gap e nessuna polarizzazione. Di conseguenza la carica che è stata iniettata nella gate flottante all'atto della scrittura, incontra un'elevatissima resistenza alla fuga che di fatto la fa permanere per periodi misurabili in svariati anni.

Evoluzione della tecnologia

Nell'ambito di quanto sopra descritto nelle sue fasi storiche e tecnologiche, la SGS, leader europeo delle memorie non volatili EPROM, si è presentata sul mercato, a partire dal 1978, con una propria EPROM (M2716, 16 kbit di memoria) costruita usando un processo N-MOS EO. Azioni per ridurre l'area della cella sono state intraprese in quattro fasi differenti che hanno portato dai 340 micron quadrati per cella del già citato processo EO, ai 36 micron quadrati dell'attuale processo E3. Questa evoluzione può essere vista nella *tabella 1* e nelle illustrazioni da A a E.

Risulta chiaro, a questo punto, che le più evolute della famiglia sono le EPROM M27128A (128 kbit) e M27256 (256 kbit) che si avvalgono della tecnologia N-MOS E3, una tra le più avanzate esistenti che usa impiantazione ionica di arsenico per la diffusione, gate di

polisilicio, strutture litografiche da 2 μm , spessore di ossido di 400 Å del transistor MOS.

Tutti gli strati vengono allineati mediante allineatori del tipo "step and repeat" che permettono una tolleranza di registrazione minore di 0.5 μm su tutto il wafer.

Questa tecnologia permette di realizzare memorie con tensioni di programmazione 12.5 V e con tensione di alimentazione 5 V. La cella di memoria realizzata con la tecnica del doppio polisilicio autoallineato ha una lunghezza di canale di 1.5 μm , spessore di ossido di gate di 350 Å, spessore di ossido interpoly di 400 Å.

La tecnologia N-MOS E3 della SGS è caratterizzata da un'alta qualità e da un'elevata affidabilità.

Inoltre si riesce a ridurre ulteriormente il tempo di accesso (sotto i 200 ns) e la corrente di assorbimento (stand-by sotto 40 mA).

L'informazione contenuta in memoria viene conservata in condizioni operative per un tempo stimato in almeno 100 anni.

Effetto non trascurabile del progresso tecnologico nel campo delle memorie EPROM, sviluppato nel corso degli ultimi anni, con particolare riguardo a quello del Gruppo SGS, è che esso permette di abbassare sempre di più il costo per bit di memoria. Difatti, la EPROM M27256 della SGS è in grado di fornire la stessa capacità di memoria di quattro M2764 a un costo molto inferiore.

La SGS è oggi la prima azienda europea a immettere sul mercato memorie con una capacità dell'ordine di grandezza di quella citata. Questo, tuttavia, non è che il primo passo verso un futuro che autorizza a prevedere memorie con capacità sempre maggiore. ■

Tabella 1 - Evoluzione delle tecnologie delle memorie EPROM SGS.

PROCESSO NMOS		E0	E1	E2	E4
Prodotti		M2716 M2716P	M2732A M2732AP	M2764 M2764P	M2764A M2764AP M27256
Area della cella	(μm^2)	340	162.5	100	36
Spessore ossido gate 1	(Å)	1100	700	700	350
Spessore ossido gate 2	(Å)	1200	800	800	400
Tensione programmazione	(V)	25	21	21	12.5
Lunghezza trasversale cella	(μm)	4.00	3.00	2.25	1.50

stx-80
LA SILENZIOSA

La più piccola della famiglia. Star, grande nel soddisfare le vostre esigenze. Termica e quindi silenziosissima, con 60 caratteri al secondo, bidirezionale e grafica ti accompagnerà con la sua discrezione nei tuoi grandi momenti. Stx-80. La più piccola grande stampante amica.



Star SG-10
L'ECONOMICA

Erede della Gemini 10X, la Star più venduta. Buon sangue non mente! Le novità? NLQ, IBM PC compatibile da DIP switch, spaziatura proporzionale, ancor più veloce. Ma una cosa rimane invariata: il rapporto prezzo/prestazioni. Semplicemente il migliore. Star SG-10. Per stampare in economia.



Star SG-15
LA PRO-ECONOMICA

Per non rinunciare all'economia mantenendo la qualità. 136 colonne facili e complete con tutte le novità della piccola SG-10. 16 Kbyte di buffer per aumentare la vostra produttività e quella del vostro computer. Star SG-15. Qualità e prezzo su 136 colonne.



Star SD-10
LA STELLA DELLA QUALITA' DI STAMPA

Selezione dei vari set di caratteri con DIP switch facilmente accessibili. Dump esadecimale. Stampa normale e professionale (NLQ) 2K buffer. Thruput migliorato del 20% rispetto ai modelli precedenti. Star SD-10. Qualità alla portata di tutti.



STARPARADE '85

Per informazioni indicare Rif. P 28 sul tagliando



Star SD-15
LA STELLA NELLE LARGHE PROFESSIONALI
Mantiene tutte le caratteristiche dell'SD-10 su formato largo. 160 caratteri al secondo ed un buffer di 16 Kbyte. SD-15 non vi pianta mai in asso. Prestazioni a tutta larghezza.



Star SR-10
LA PROFESSIONISTA
200 caratteri al secondo, near letter, quality, selezione dei set di caratteri e formati da DIP switch di facile accesso, caratteri proporzionali, possibilità di programmare 240 caratteri a vostro piacimento, caricamento automatico di fogli singoli. Fatti che contano. Star SR-10. La professionista.



Star SR-15
PROFESSIONISTA MULTIFUNZIONALE DI LARGO FORMATO
Il buffer di 16 Kbyte è solo una delle tante caratteristiche di completezza della macchina più prestigiosa della famiglia con tutte le prestazioni della SR-10. La nuova qualità nella stampa. Star SR-15. La seria professionista.



Power-Type
LA PERFEZIONISTA
La nuova stampante a margherita della Star. Power-Type vi dà una corrispondenza da professionista. Velocità: 18 caratteri al secondo. Oltre 100 set di caratteri tra cui scegliere. Power-Type. La dattilografa perfetta.

Prestiti SMAU
Pad. 13 - A17/B20

UFFICI REGIONALI

PIEMONTE - Torin.
tel. 011/309.71.73 - 30.65.40
3 VENEZIE - Villa Loschi Zileri
tel. 0444/57.09.66 - 57.09.87
EMILIA ROMAGNA - Bologna
tel. 051/50.45.10
LAZIO - Roma
tel. 06/339.87.76
MARCHE - Numana (AN)
tel. 071/93.68.19

AGENTI

LIGURIA - Genova
Boccardo Roberto
tel. 010/53.26.83
TOSCANA - La Spezia
Fontana Luciano
tel. 0187/98.80.19
LAZIO - Roma
Electroline S.r.l.
tel. 06/542.03.05 - 542.37.16
CAMPANIA - Napoli
AEP
tel. 081/63.00.06 - 62.78.62

PUGLIE BASILICATA - Foggia

Cavallo Nicola
tel. 080/33.04.99
SICILIA - Siracusa
Tranchino Paolo
tel. 0931/42.264

RIVENDITORI

IES S.p.A. - Brescia
tel. 030/34.45.27
RT Italiana
Computer S.r.l. - Milano
tel. 02/50.35.41/2/3/4

Informatica Service (MI)
tel. 02/749.06.92
F.lli Pinto S.a.s. - Torino
tel. 011/53.59.57
Kyber Calcolatori
S.r.l. - Pistoia;
tel. 0573/36.81.13
Elettronica Centostelle
S.r.l. - Firenze
tel. 055/60.81.07 - 61.13.02
Computer's Tecnology - Corridonia
tel. 0733/29.25.14
Linea Informatica S.r.l. - Foligno
tel. 0742/57.100

star

CLITRON

DISTRIBUTORE PER L'ITALIA

SEDE e UFF. COMM.: via gallarate 211 - 20151 milano
tel. (02) 301.00.81 r.a. - 301.00.91 r.a.
Telex n. 313843 CLAIMI
MAGAZZINO: viale Certosa 269 - 20151 milano

MK48Z02 UNA RAM CHE

La Mostek ha introdotto sul mercato, in modo massiccio dagli inizi del 1985, una nuova memoria e cioè la MK48Z02 consistente in un chip bytewise da 2 K x 8 bit, CMOS, che incorpora due celle al litio ed una circuiteria di rilevamento della mancanza dell'alimentazione. In un solo integrato, è così riunito tutto ciò che serve a creare un blocco di memoria RAM non volatile, utilissima per tutte quelle applicazioni di controllo, elaborazione dati ed automazione industriale, ove è assolutamente necessario mantenere in memoria i risultati di elaborazioni intermedie del processore, anche quando la macchina viene spenta o cade l'alimentazione di rete. In questo articolo descriviamo le modalità di impiego.

Ing. Paolo Bozzola -
Computerjob Elettronica

La MK48Z02 è una memoria RAM da 16384 bit, organizzata come 2048 parole di 8 bit ciascuna. La tecnologia costruttiva è HCMOS, per una bassissima dissipazione ed un'elevata velocità di accesso. Il contenitore della MK48Z02 incorpora due batterie al litio, mentre sul chip è integrato un completo circuito di riconoscimento della caduta della tensione di alimentazione, con relativo commutatore per il prelievo della tensione dalle celle o dall'esterno.

La figura 1 mostra uno schema a blocchi semplificato dall'interno della RAM. La MK48Z02 è così una vera e propria RAM non volatile, con un funzionamento completamente trasparente per l'utilizzatore, che non deve gestire dall'esterno nessuna operazione, né durante il power-down (caduta di rete), né durante il power-up (riaccensione).

La RAM, il cui nome è "Zeropower", presenta dunque tutte le caratteristiche solite ed i vantaggi di una normale RAM bytewise da 2 K x 8, con in più, il notevole beneficio della capacità di ritenere i dati quando cade l'alimentazione. La corrente necessaria per mantenere i dati interni è talmente bassa (circa 300 pA) che due celle al litio, contenuto nel package plastico che rac-

chiude anche il chip, bastano ad assicurare le funzioni di backup per almeno dieci anni. Il bassissimo consumo è stato ottenuto grazie all'impiego di precise tecnologie CMOS nella geometria di ogni cella, mentre la parte analogica di supporto è stata studiata per la massima affidabilità col minimo consumo.

La circuiteria che monitorizza il livello della tensione di alimentazione comprende una serie di protezioni molto rigide contro la perdita dei dati immagazzinati, in modo da assicurare un perfetto mantenimento dei dati stessi anche in quelle condizioni di incertezza sui segnali di ingresso e di controllo che sono tipicamente associate alle fasi di power-down e power-up. Grazie alla sua configurazione bytewise, con piedinatura standard JEDEC, mostrata nella figura 2, la MK48Z02 può benissimo rimpiazzare normali RAM CMOS o NMOS già esistenti su una scheda, senza che si debbano effettuare modifiche né all'hardware né al software. Non solo, ma la 48Z02 può anche essere inserita in uno zoccolo al posto di una EPROM 2716, là ove occorrono frequenti modifiche del contenuto senza peraltro essere costretti a cancellare e riprogrammare continuamente la EPROM.

Fig. 1 - Schema a blocchi interno, semplificato, della Zeropower MK48Z02.

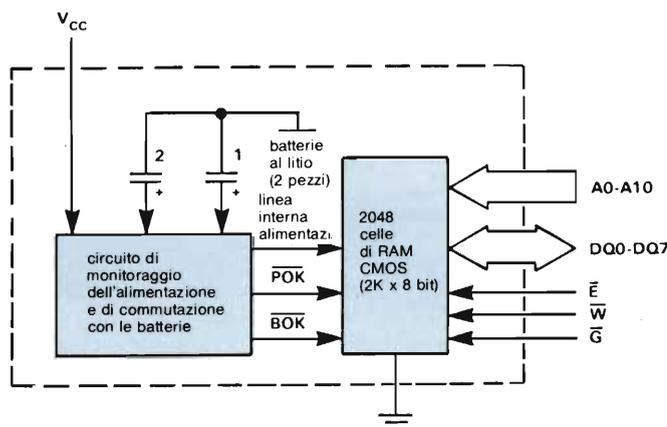
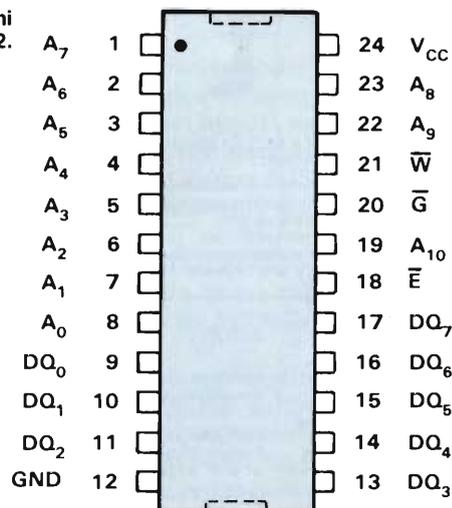


Fig. 2 - Disposizione dei piedini della MK48Z02.



NON DIMENTICA



ria scelta dagli ingressi di indirizzo fra le 2048 interne viene presentata sul bus dei dati dopo un tempo di accesso che varia da 150 a 200 ns (nanosecondi), a seconda del tipo di MK48Z02 impiegata. Il dato in uscita sarà emesso dopo T_{AA} a partire dal momento in cui tutti gli indirizzi in ingresso sono stabili, sempre che le temporizzazioni relative ai segnali E-negato e G-negato (Output Enable) siano soddisfatte. Il diagramma temporale della figura 3 illustra le varie commutazioni dei segnali della RAM. Dopo la rimozione del segnale di selezione, i dati sul bus restano per un periodo di T_{oez} nanosecondi.

è determinato dal momento in cui l'ultimo segnale fra E-negato e G-negato va a zero (di solito, prima si manda a zero il chip-select e poi il segnale di scrittura W-negato). Il ciclo di scrittura termina quando il segnale W-negato risale a "1" logico, oppure quando torna a "1" il chip select.

Tabella 1 - I vari modi possibili di funzionamento per la MK48Z02, in dipendenza dei valori della tensione di alimentazione (V_{cc}).

V_{cc}	E	G	W	MODO	DQ
$< 5,5 V$	V_{IH}	X	X	non selezionata	Z elevata
	V_{IL}	X	V_{IL}	scrittura	D_{IN}
$< 4,75 V$	V_{IL}	V_{IL}	V_{IH}	lettura	D_{OUT}
	V_{IL}	V_{IH}	V_{IH}	lettura	Z elevata
$< 4,5 V$	X	X	X	protezione scrittura	Z elevata

Naturalmente, la 48Z02 sostituisce perfettamente anche una EEPROM del tipo da 2 K x 8. Siccome la MK48Z02 è, a tutti gli effetti, una memoria RAM statica, non esistono limiti al numero di cicli di lettura e/o scrittura a cui può essere sottoposta, dato che la ritenzione dei dati è assicurata dalle batterie interne, e non da una circuiteria di tipo EEPROM (come nelle NOVRAM, per esempio). Infine, il chip necessita di soli + 5 V di alimentazione durante il normale funzionamento. Qui di seguito descriveremo le fasi di lettura, scrittura e ritenuta-dati.

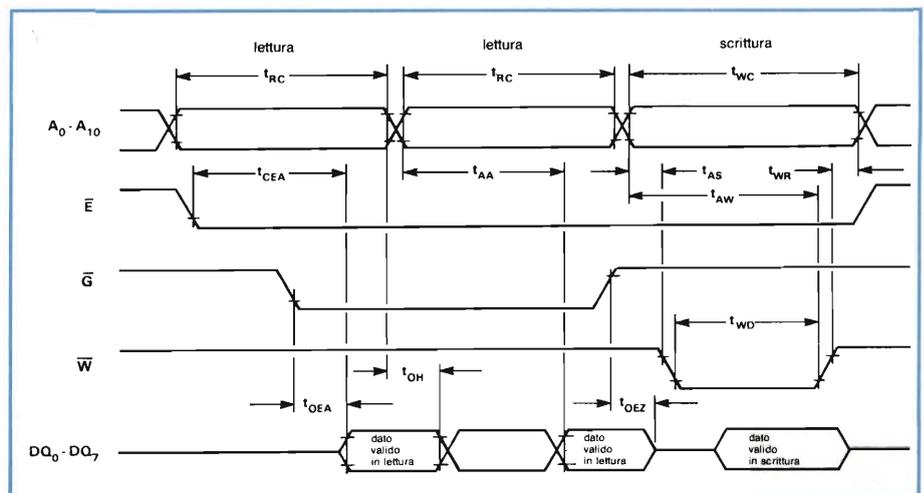
Lettura

La MK48Z02 è in "lettura" (Read Mode), ogniqualvolta l'ingresso di controllo "W-negato" sia a livello logico "1", mentre l'ingresso "E-negato" (Chip Enable o Chip Select) deve essere a livello logico zero (si veda anche la tabella 1). In tale caso, la locazione di memo-

Scrittura

La MK48Z02 si trova in "scrittura" (Write Mode) ogniqualvolta gli ingressi W-negato ed E-negato sono a livello logico "0". L'inizio del ciclo di scrittura

Fig. 3 - Diagramma temporale dei segnali di controllo durante i cicli di lettura o di scrittura. I tempi significativi sono (modello più veloce, 150 ns di accesso): $T_{rc} = 150$ ns; $T_{oea} = 55$ ns; $T_{oez} = 35$ ns; $T_{wd} = 90$ ns; $T_{oh} = 15$ ns; $T_{aa} = 150$ ns; $T_{wr} = 10$ ns.



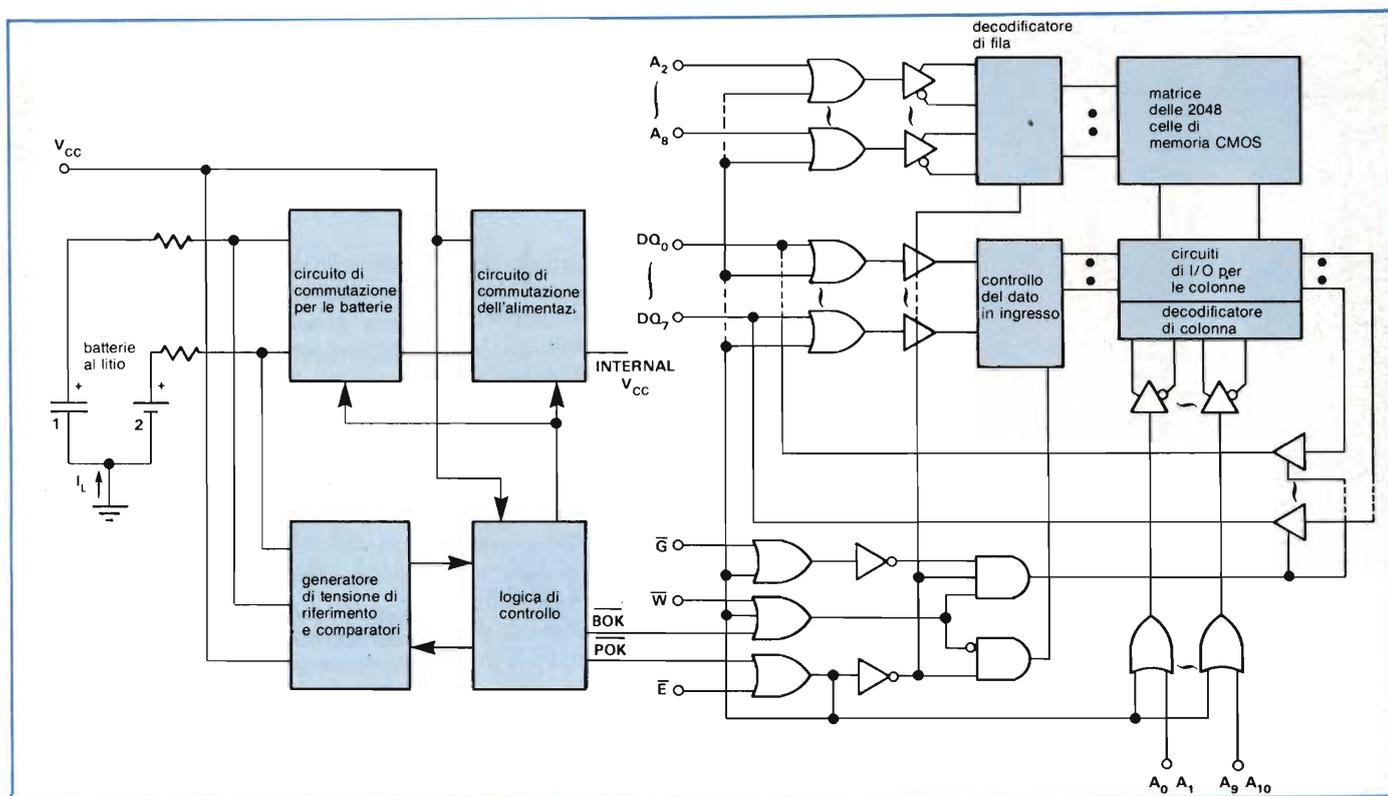


Fig. 4 - Schema a blocchi dettagliato della struttura interna della Zerpower MK48Z02.

Gli indirizzi in ingresso devono essere stabili per tutto il ciclo. Il periodo a zero logico di \bar{W} -negato non deve essere inferiore a T_{WD} nanosecondi, ed inoltre un nuovo ciclo di scrittura non può iniziare prima di T_{WR} nanosecondi.

Il segnale \bar{W} -negato ha priorità sul segnale di Output-Enable " \bar{G} -negato", che può anche essere costantemente tenuto abilitato a "0" logico. In tale caso, tuttavia, occorre controllare che sul bus non possano mai verificarsi delle contese, dato che \bar{W} -negato impiega un certo tempo per disabilitare le uscite della RAM e trasformarle in ingressi atti a ricevere il nuovo dato in scrittura. È infine importante che, quando il segnale \bar{W} -negato risale a "1" logico, il dato sia già stabile sul bus da un certo tempo (Tempo di set-up del dato), che va dai 40 ai 100 ns secondo il tipo di MK48Z02: solo questo assicura una normale scrittura.

Bibliografia

- 1) Data-sheet Mostek, No. 4420418 e successivi.

Ritenuta dei dati

La RAM MK48Z02 Zerpower funziona come un normalissima RAM per tensioni di alimentazione superiori ai 4.75 V. Quando la tensione di alimentazione (V_{cc}) scende sotto tale soglia, ma si mantiene però superiore ai 4.5 V, la RAM funziona normalmente solo in lettura, mentre la scrittura viene inibita (write protect mode). Quando la V_{cc} scende sotto i 4.50 V, pur mantenendosi ai 3.0 V, la MK48Z02 forza in alta impedenza tutte le sue uscite, e non risponde più ad alcun segnale di controllo in ingresso, sia che venga chiesta una scrittura o una lettura. Infine, quando la V_{cc} scende sotto ai 3.0 V, il commutatore interno alla RAM Zerpower stacca l'alimentazione dall'esterno e la collega ad una delle due celle al litio. Viene sempre scelta la cella la cui tensione, in quel momento, è la più alta: le due celle, infatti, sono indipendenti e non sono collegate in parallelo.

Grazie a questo accorgimento si assicura una maggiore affidabilità del prodotto, garantita anche dal fatto che le due celle vengono prese sempre da lotti di produzione differenti. In questa situazione, la RAM è completamente autonoma, e può addirittura essere ri-

mossa dallo zoccolo senza che i dati interni vadano persi. Durante il funzionamento nel modo "ritenuta-dati", l'assorbimento di corrente serve solo a mantenere attiva la polarizzazione delle giunzioni, per cui il consumo è limitato a soli 300 pA.

Durante l'applicazione dell'alimentazione esterna (power-up) invece, le fasi sopradescritte vengono ripercorse in senso inverso: sopra i 3.0 V, il commutatore interno stacca la cella al litio e ricollega la RAM all'alimentazione esterna; quindi, mentre la V_{cc} sale da 4.50 e 4.75 V, viene effettuato un controllo sulle tensioni delle due celle al litio. Se una delle due celle sta generando una tensione inferiore ai 2.0 V, viene settato un flip-flop interno.

Quando la V_{cc} supera i 4.75 V, la RAM riprende il suo normale funzionamento in lettura e scrittura, ma se il flip-flop di cui sopra era stato settato, il primo ciclo di scrittura è inibito, per cui l'utente ha la possibilità di conoscere, via software, se deve segnalare una richiesta di sostituzione delle RAM.

Ad ogni modo, la durata reale di una MK48Z02 è di almeno dieci anni: l'utente può conoscere subito quando la RAM sarà da sostituire dato che sul contenitore è indicata in chiaro la data di fabbricazione (anno e settimana di

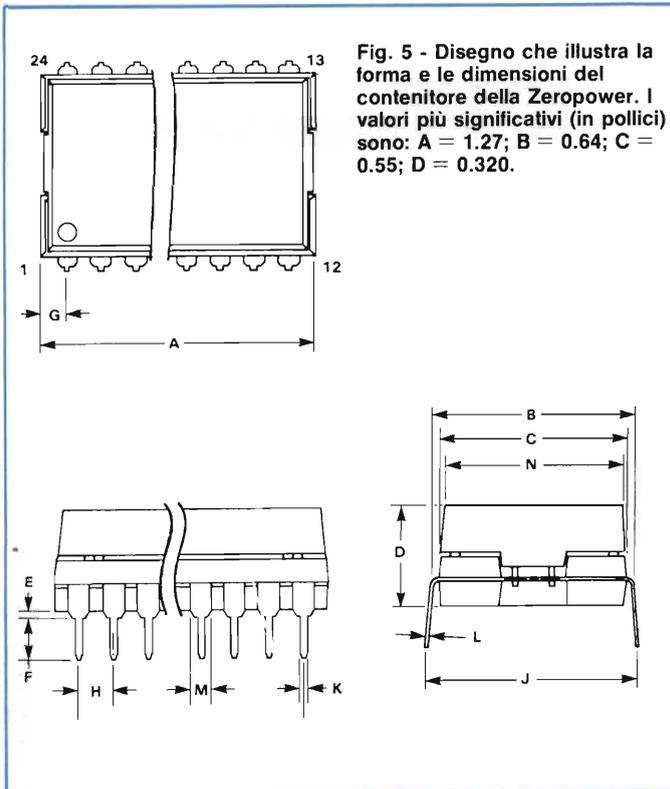
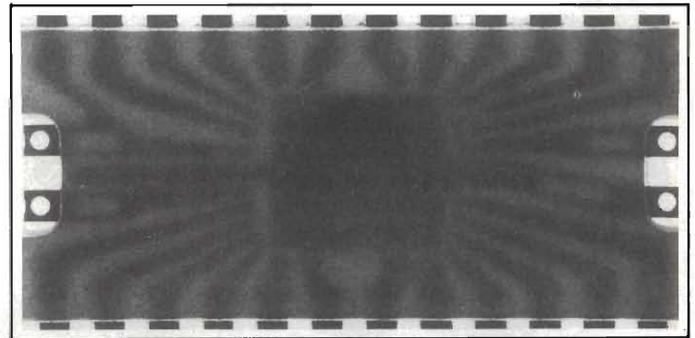
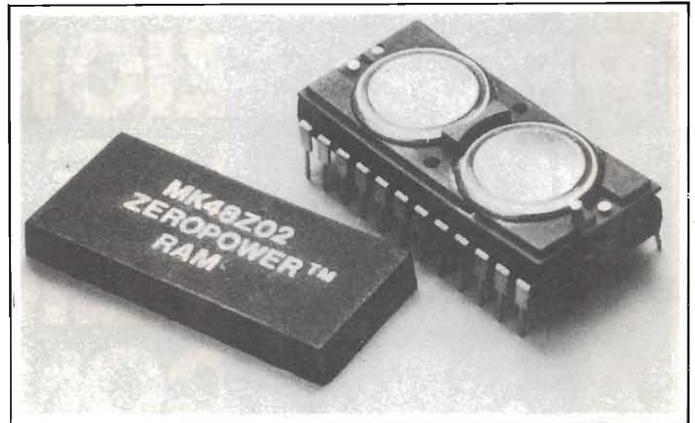


Fig. 5 - Disegno che illustra la forma e le dimensioni del contenitore della Zeropower. I valori più significativi (in pollici) sono: A = 1.27; B = 0.64; C = 0.55; D = 0.320.



SICOB 1985

Il 36° SICOB si svolgerà dal 18 al 27 settembre 1985 al CNIT, Parigi La Défense, Francia. Al SICOB 85 parteciperanno 800 espositori nei seguenti settori: informatica, telematica, comunicazione, organizzazione dell'ufficio e buroatica.

Il raggruppamento delle attrezzature per piano ha determinato quest'anno una nuova suddivisione:

- 1° Piano — ARREDAMENTO — ARCHIVIAZIONE — SCRITTURA — DISEGNO — SICUREZZA — POSTA — CALCOLO
- 2° Piano — COPIA — DUPLICATI — FASCICOLAZIONE — STAMPA — RIPROGRAFIA — MICROGRAFIA — AUDIOVISIVO
- 3° Piano — INFORMATICA — TELEMATICA — BUROTICA
- 4° Piano — INFORMATICA — TELEMATICA — BUROTICA
- 5° Piano — OEM — TELECOMUNICAZIONI — AUDIOVISIVO — CONTROLLO.

Le due sezioni specializzate del SICOB hanno ambedue cambiato posto:

- SICOB Boutique (23 - 28 settembre 1985) è un'esposizione di microinformatica che riunisce i distributori, rivenditori e boutique (ingresso libero). Quest'anno si svolgerà al Palazzo dei Congressi, Porte Maillot. Nel 1984, 227.000 persone hanno visitato SICOB Boutique.
- SICOB OEM, esposizione tecnica riservata ai fabbricanti di computer, ambientatori e alle società di servizi e d'ingegneria riunisce attrezzature periferiche o componenti destinati ad essere incorporati in sistemi informatici. SICOB OEM è quest'anno integrato al CNIT al 5° Piano.

Infine, due grandi congressi si svolgono regolarmente nell'ambito del SICOB.

- La CONVENZIONE INFORMATICA (16 - 20 settembre 1985, Palazzo dei Congressi), il 1° congresso europeo del software. 221 conferenze (262 conferenzieri) 12 tavole rotonde, 3 sessioni futurologiche e 3 laboratori, tratteranno i seguenti temi: i mercati e le tendenze, l'evoluzione delle tecniche, le applicazioni, la micro-informatica, il management e gli aspetti economici.
- INFODIAL-VIDEOTEX (16 - 20 settembre, Palazzo dei Congressi) orientato all'inizio verso le banche di dati, nel 1985 darà ampio spazio al videotex. 5 grandi temi - economico e commerciale, giuridico e fiscale, finanziario, scientifico e tecnico, immagine e comunicazione saranno trattati in occasione di 21 sessioni d'iniziazione, specializzate, professionali o videotex.

Un'esposizione che riunirà circa 120 espositori completerà le conferenze.

Le conferenze della Convenzione Informatica e di Infodial-Videotex sono in interpretazione simultanea francese-inglese.

Nel 1984 il SICOB ha riunito 800 espositori su 51.788 m² stand, in rappresentanza di 2236 ditte internazionali e 30 paesi - 407.000 visitatori provenienti da 117 paesi hanno visitato il SICOB 84.

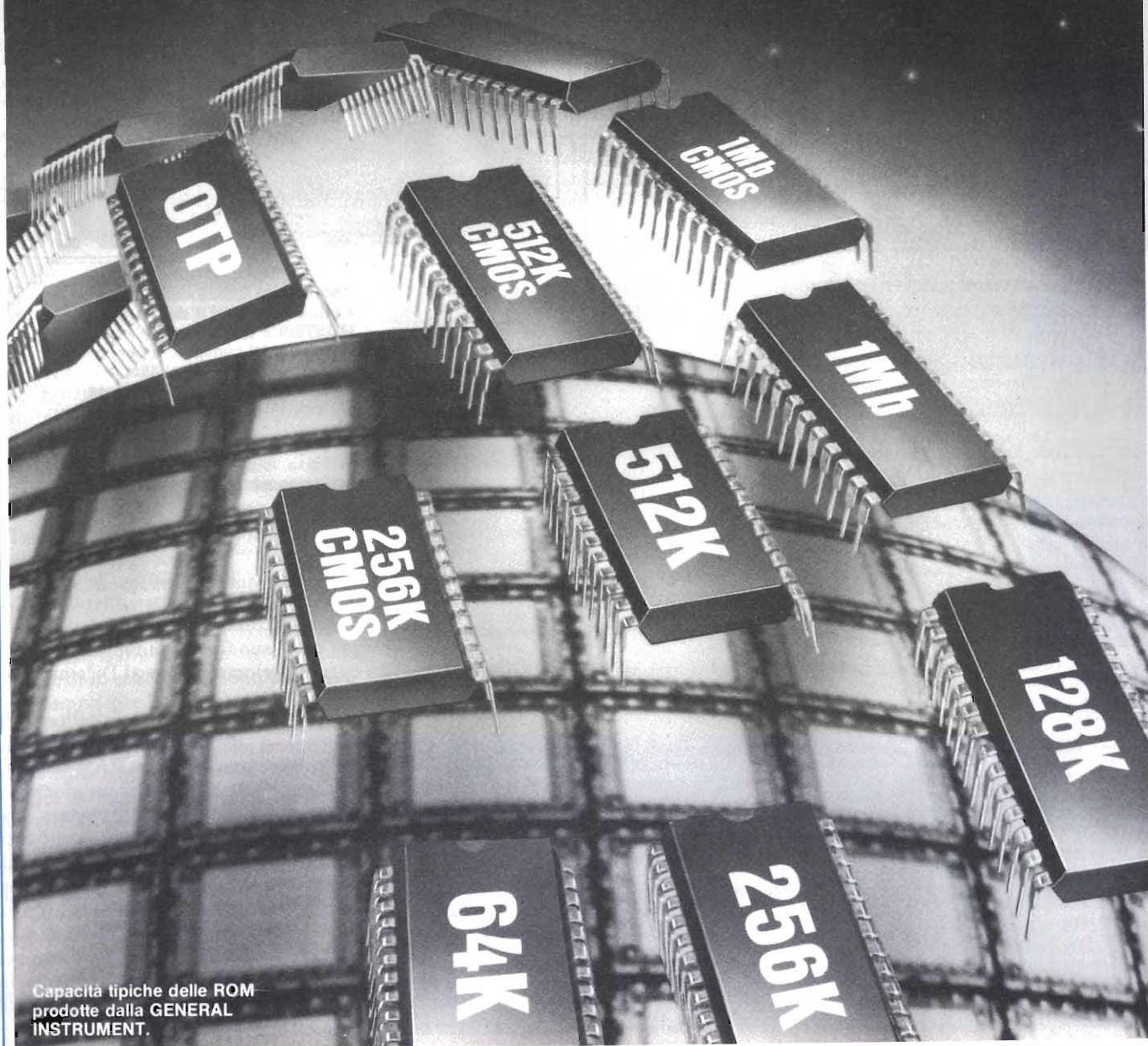
RAM statica CMOS da 16 k (2 k x 8 bit) ZEROPOWER della MOSTEK. È stata rimossa la parte superiore del contenitore per mostrare le due celle al litio; queste assicurano una ritenzione dei dati, in caso di assenza di alimentazione, per una durata di 10 anni.

In basso, fotografia a raggi X della parte opposta del contenitore.

quell'anno). Per esempio, 8450 indica che la RAM è stata prodotta nella 50ma settimana (Dicembre) del 1984, per cui il suo funzionamento sarà assicurato perlomeno fino al Dicembre del 1994!

Per concludere, la figura 4 illustra lo schema a blocchi dettagliato della scrittura interna della RAM Zeropower, mentre la figura 5 dà un'idea della forma del contenitore impiegato. Osservando le dimensioni più significative, si nota che solo l'altezza è sensibilmente più alta rispetto a quella di un normale chip RAM/ROM: ma tale dimensione, non superando gli 8 mm, non dovrebbe mai creare problemi per l'uso di questo nuovo componente in circuiti già esistenti, anche se molto compatti.

PRODUZIONE MONDIALE DELLE MEMORIE A SEMICONDUOTTORE



Capacità tipiche delle ROM
prodotte dalla GENERAL
INSTRUMENT.

La memoria è la chiave di volta di qualsiasi architettura a microprocessore. Esistono innumerevoli tipi di memoria, differenti tra loro sia per funzionamento che per concezione, e ciascuno adatto a particolari applicazioni. In questo articolo, dopo avere illustrata la funzione specifica di ciascun tipo di memoria, daremo una panoramica della produzione mondiale delle memorie a semiconduttore. Ci scusiamo con i lettori se alcune di queste liste non sono aggiornate alla data di uscita della rivista. Questo è dovuto al fatto che gli aggiornamenti richiesti alle varie ditte non ci sono pervenuti entro i tempi convenzionati. Alle vere novità in questo settore abbiamo comunque riservato articoli particolari nell'ambito di questo "speciale".

a cura della Redazione

Controllo elettrico delle funzioni dei chip di memoria contenuti in un wafer e controllo ottico del medesimo (foto Siemens).



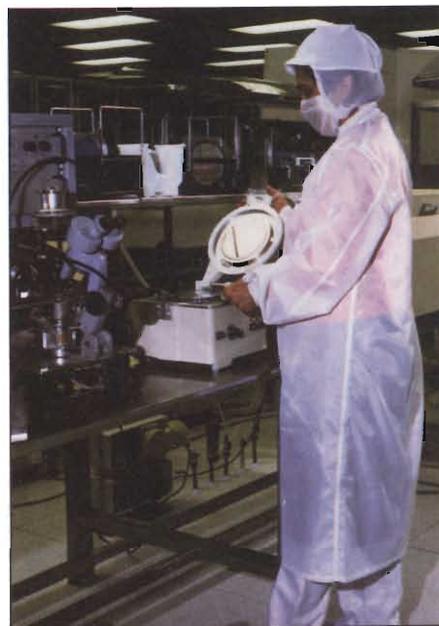
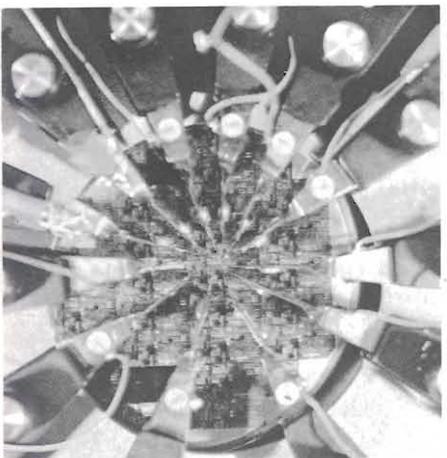
perando una netta distinzione sui tipi di memorie esistenti, si può dire che le categorie principali sono due:

- memorie che possono soltanto essere lette dalla CPU del sistema,
- memorie che invece possono anche essere scritte.

La prerogativa delle prime, chiamate "Read Only Memory" (ROM), è quella, importantissima, di NON perdere i dati contenuti anche se viene rimossa l'alimentazione. Una ROM, quindi, sarà impiegata per immagazzinare i programmi che devono assolutamente essere presenti alla accensione del sistema (fase detta anche di "bootstrap" o di "power-on").

La seconda categoria di memorie, chiamate "Random Access Memory" (RAM), è composta invece di chip che possono essere scritti e rilette un numero infinito di volte, ma solo finché è presente l'alimentazione del sistema, dopodiché perdono irrimediabilmente il loro contenuto.

Partendo da queste due categorie, la tecnologia negli ultimi anni si è enormemente evoluta, e sono nati dei chip che abbastanza difficilmente potrebbero essere catalogati in una o nell'altra "casta" in quanto spesso presentano caratteristiche comuni sia alle ROM che alle RAM. Non è ancora stata creata, tuttavia, la "RAM ideale", ovvero quel chip con tutte le caratteristiche delle RAM ed in più la capacità di ritenere in modo sicuro i dati senza alimentazione, PER SEMPRE (come una ROM). Siamo comunque sulla buona



Preparazione della fetta di silicio prima dell'operazione di segatura in "clear room", alla TEXAS INSTRUMENTS di Rieti.

strada, anche se i nuovi dispositivi restano pur sempre inavvicinabili ai più per mere questioni di costo.

Vediamo ora di definire le sottocategorie delle ROM e delle RAM, descrivendo brevemente ogni tipo esistente, puntualizzando per ognuno i parametri più significativi. Questi sono: la velocità, che per una memoria indica "il tempo dopo il quale viene fornito sul bus un dato" e che si misura dall'istante in cui il chip viene selezionato ("chiamato" dalla CPU). Tale parametro è anche detto "Tempo di accesso".

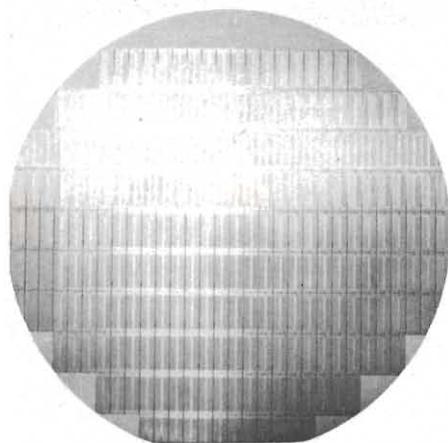
Un secondo importante parametro è il costo, ed un terzo è la facilità di impiego, sia per quanto riguarda l'installazione sul sistema (cioè l'hardware necessario al suo corretto funzionamento nel computer), che per quanto riguarda la preparazione (eventuale programmazione, come nel caso di PROM e simili). Infine, ogni descrizione riporta il tipo di impiego per il quale il chip è più adatto.

MEMORIE ROM E DERIVATI

Una ROM deve la sua capacità di ritenere i dati al processo di fabbricazione, tale per cui la configurazione dei dati è stabilita addirittura durante l'in-



Controllo di un wafer con chip di memoria (da 16 kbit e 64 kbit) allo stabilimento Villach della Siemens (Austria).



Wafer con chip di memoria (foto Siemens).

cisione della maschera sul chip di silicio.

Ciò significa che il fabbricante deve avere già la mappa del contenuto fornitagli dall'utilizzatore finale, per cui è evidente che i dispositivi ROM sono destinati all'impiego nelle apparecchiature definitive di grande serie.

VELOCITA': molto elevata (anche pochi nanosecondi).

COSTO: basso solo per grandi quantitativi.

FACILITA' DI IMPIEGO: massima.

IMPIEGHI CONSIGLIATI: firmware di sistema, decodifiche veloci, microprogrammi.

PROM

Un passo successivo è la PROM ("P" sta per "Programmabile"), che è una ROM che però può essere, anche se una sola volta, scritta dall'utente. Questo, dunque, acquisterà i chip "vergini" li programmerà autonomamente, e potrà utilizzarli in fase di messa a punto dei suoi programmi.

Naturalmente una PROM già programmata non può più essere modificata, e va gettata via, ma tale costo è già calcolato a priori dal progettista durante le fasi di perfezionamento iniziale del prodotto.

VELOCITA': anche molto elevata.

COSTO: medio, piuttosto alto per i modelli più veloci.

FACILITA' DI IMPIEGO: massima in circuito, media in programmazione.

IMPIEGHI CONSIGLIATI: decodifiche, firmware di sistema sui prototipi.

EPROM

È una PROM la cui programmazione avviene però applicando degli impulsi elettrici su opportuni ingressi del chip. Anche per una EPROM la programmazione avviene con particolari macchine, anche se può essere condotta a termine con semplici accorgimenti sullo stesso circuito di utilizzo. La caratteristica di una EPROM è che può essere riutilizzata, dato che è cancellabile ("E" sta per "Erasable") sottoponendola per alcuni minuti all'azione della luce ultravioletta. Una EPROM è utilizzabile per qualche decina di volte, dopodiché le celle interne non sono più affidabili.

Oggigiorno vi sono chip EPROM dalla capacità enorme, fino ad 1 Megabit: tale fattore è una vera comodità in quanto permette al progettista di integrare praticamente tutto il software in un solo chip.

VELOCITA': molto-bassa (tipicamente 200/250 nanosecondi).

COSTO: piuttosto basso.

FACILITA' DI IMPIEGO: massima in circuito, buona in fase di programmazione.

IMPIEGHI CONSIGLIATI: firmware di sistema là ove la quantità di produzione (piccole serie) non consigli l'uso di ROM.

EEPROM

L'evoluzione tecnologica ha creato dei chip che possono essere cancellati e riprogrammati con segnali di controllo totalmente compatibili coi livelli (TTI tipicamente) presenti in un circuito: una EEPROM (o E²PROM) è infatti programmabile come una EPROM, ma in più può anche essere cancellata con impulsi elettrici, senza che sia più necessaria l'esposizione alla luce ultravioletta. "EEPROM" sta infatti per "Electrically Erasable & Programmable" ROM.

L'attuale tecnologia purtroppo limita notevolmente il numero di cicli di cancellazione/riprogrammazione (10.000 nei primi modelli; verso il milione per i chip annunciati), ma soprattutto il fattore limitante è il tempo di accesso in scrittura, che richiede periodi dell'ordine dei millisecondi.

È chiaro, quindi, che una attuale EEPROM non può ancora competere con la "RAM" ideale, anche se è probabile che rappresenti il primo passo sulla giusta strada. Per ora, comunque una EEPROM resta una PROM "molto facile" da riprogrammare, anche "in circuit".

VELOCITA': come una EPROM in lettura, molto bassa (millisecondi) in fase di scrittura (programmazione in circuito).

COSTO: molto elevato, soprattutto per i modelli con più capacità di memoria.

FACILITA' DI IMPIEGO: massima praticamente gli ultimi modelli non richiedono hardware particolare rispetto ad una normale ROM.

IMPIEGHI CONSIGLIATI: tutti i processi adattivi ove il software di sistema sia studiato in modo da "autotararsi" adeguando i dati fissi (in EEPROM appunto) alle evoluzioni del sistema.

PAL

“Programmabile Array Logic”: è un nome (copyright MMI Inc.) dato ai nuovi dispositivi che sono un po’ un ibrido fra una PROM ed una rete combinatoria programmabile. L’uso delle PAL ha infatti soppiantato l’impiego delle PROM in moltissimi progetti, data la versatilità dei circuiti logici implementabili, per cui è possibile risparmiare parecchi integrati TTL normali semplicemente sfruttando un chip PAL.

VELOCITA’: molto buona (ritardi di gate di pochi nanosecondi).

COSTO: abbastanza elevato, tendente al basso per quantitativi.

FACILITA’ D’IMPIEGO: abbastanza buona; necessita comunque di costosi apparecchi di programmazione.

IMPIEGHI CONSIGLIATI: tutti i progetti ove è desiderabile risparmiare spazio sostituendo un certo numero di funzioni standard TTL (porte, latch, contatori, buffer, etc.).

MEMORIE RAM E DERIVATI

Un chip RAM va valutato con parametri leggermente differenti da quelli analizzati per i chip di ROM. Il dato più importante riguarda infatti la velocità, che deve essere molto bassa sia in scrittura che in lettura. Quindi è importante il consumo di energia, che deve essere il più basso possibile, dato che le capacità dei chip RAM non hanno ancora raggiunto quelle dei chip ROM, e quindi in un sistema ne devono per forza esserne utilizzati molti.

Densità e consumi dipendono, in una RAM, esclusivamente dalle dimensioni della singola cella, cioè del singolo bit: se per la cella viene utilizzata una architettura classica a “flip-flop” occorrono almeno 4 transistori per bit, e questo è un fattore limitante della capacità di memoria per singolo chip. Si possono però utilizzare meno transistori per cella, sostituendo quelli eliminati con un piccolo condensatore integrato, che riesce a mantenere l’informazione del bit (1 = carico; 0 = scarico) per un tempo relativamente breve. Tali chip

devono quindi essere continuamente “rinfrescati” affinché le informazioni contenute non vadano irrimediabilmente perse. L’operazione di rinfresco deve essere di solito eseguita ogni poche decine di millisecondi.

I chip basati su tale tecnologia sono detti “dinamici”, e le ridotte dimensioni di ogni cella permettono di integrare molti più bit per chip (oggi siamo a 256 kbit per chip, ove 1 k = 1024 bit). Lo svantaggio introdotto dalla necessità dell’operazione di refresh (rinfresco periodico) è limitato tuttavia all’obbligo di implementare una circuiteria più complessa, ma non presenta problemi di utilizzazione per l’utente, che “vede” tali chip come normali RAM a flip-flop.

Queste sono invece chiamate “statiche” in contrapposizione alle RAM dinamiche. Una RAM statica ha il vantaggio di essere compatibile con le piedature degli attuali altri chip di ROM, EPROM ed EEPROM; le RAM dinamiche sono invece consigliate per l’implementazione di grosse quantità di RAM di lavoro (system RAM) in poco spazio, visto che i chip sono incapsulati in contenitori con solo 16 piedini (le RAM statiche hanno almeno 24/28 piedini).

EPROM 27256 da 256 kbit della INTEL.
Organizzazione: 32k x 8 bit.



RAM STATICHE (SRAM)

Come si è detto poco sopra, non necessitano di rinfresco, ma sono meno capaci dei chip dinamici (attualmente, quattro volte meno). La tecnologia CMOS, comunque, le rende ideali per impieghi con bassi consumi, ed il bus dei dati non multiplexato permette di avere velocità di accesso molto elevate.

VELOCITA': anche molto elevate (poche decine di nanosecondi).

CONSUMO: assai ridotto per i chip in tecnologia CMOS.

FACILITA' DI IMPIEGO: massima.

COSTO: variabile secondo la tecnologia e la capacità. Di solito su livelli medio-bassi per i chip più comuni.

IMPIEGHI CONSIGLIATI: mappe miste di memoria ROM/EPROM-/RAM; applicazioni con piedinature bitwise compatibili.

RAM STATICHE ZEROPOWER

La Mostek ha ultimamente introdotto dei chip RAM CMOS da 2 kbyte incapsulati assieme a due batterie al litio che possono mantenere la RAM in tampone per un massimo di 10 anni. È forse il passo più ovvio e più semplice che sia mai stato fatto verso la realizzazione della "RAM ideale", anche perché dieci anni di back-up sembrano un periodo di tempo ragionevolmente lungo per non creare fastidiose necessità di manutenzione anche nelle più critiche applicazioni industriali. Si veda l'articolo dedicato.

VELOCITA': buona; il chip è praticamente una normale RAM CMOS.

CONSUMO: ridottissimo; i dati sono conservati grazie a due celle al litio interne che durano dieci anni.

FACILITA' DI IMPIEGO: non esiste chip più facile da usare. Nella RAM Zeropower sono infatti integrati tutti i circuiti di rilevamento della caduta della tensione di alimentazione, per cui la RAM è autonoma ed il mantenimento dei dati è sicuro in ogni condizione di lavoro.

COSTO: medio-alto, ma destinato a scendere vista la diffusione a macchia d'olio dei chip.

IMPIEGHI CONSIGLIATI: applicazioni in controlli industriali ove sia assolutamente necessario conservare i risultati intermedi delle elaborazioni.

GRUPPI STATICI DI CONTINUITA' ASSOLUTA

DA UNA TRADIZIONE DI UPS
DI ALTA POTENZA LA SERIE
COMPACT-UPS

- PROFESSIONALI
- SILENZIOSI
- AFFIDABILI
- ECONOMICI

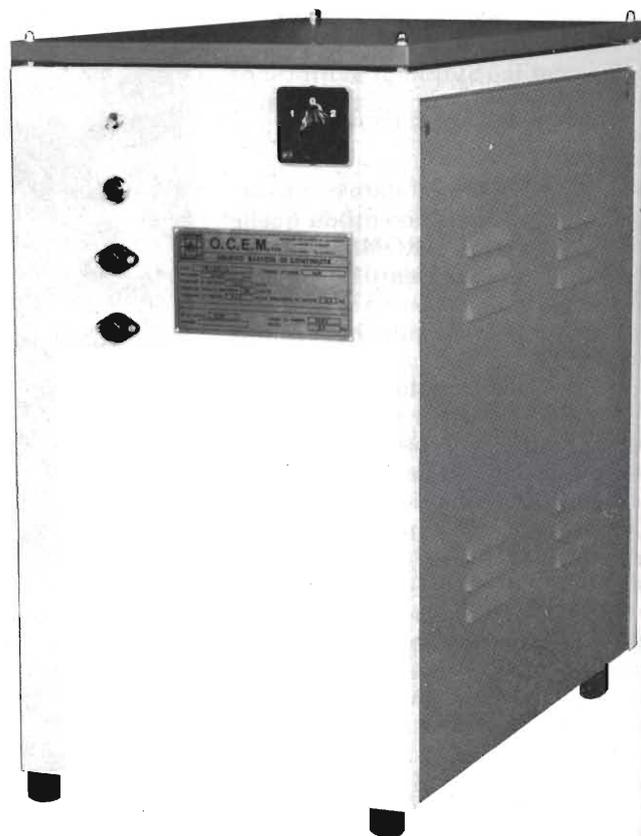
		TIPO A	TIPO B	TIPO C
POTENZA	VA	300	500	1000
STABILITA'	%	± 3	± 3	± 3
TENSIONE BATTERIA	V	24	24	48
DIMENSIONI AxBxC	CM	55x57x35	70x77x35	70x77x35

- PRONTA CONSEGNA



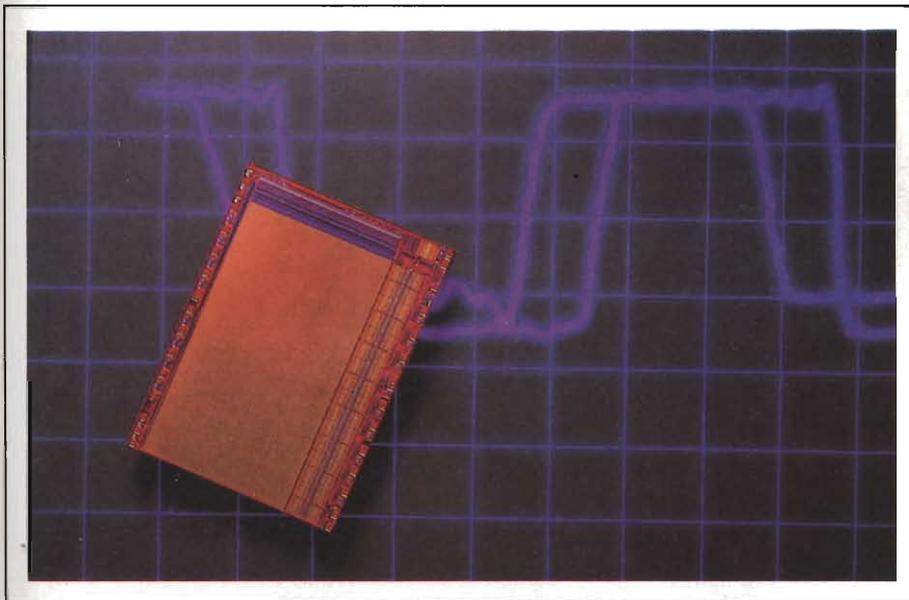
O. C. E. M. S.P.A.

40016 S. GIORGIO DI PIANO (BOLOGNA)
Via 2 Agosto 1980 n. 11 - ☎ 051/89.71.72 - 89.20.22



Cercasi agenti per zone libere

MEMORIE



Prom bipolare AM 27S51 la più capace e la più veloce al mondo.

RAM DINAMICHE (DRAM)

Con i chip da 256 kbit e quelli da 1 Mbit già annunciati per l'86, sono le RAM assolutamente più capaci che esistano, pur se tali vantaggi sono dovuti alla tecnologia della cella, che richiede un continuo rinfresco.

VELOCITA': buona, anche se è limitata dalla struttura del chip, che ha gli indirizzi multiplexati. I tempi di accesso sono dell'ordine dei 120 nanosecondi.

CONSUMO: abbastanza ridotto.

FACILITA' DI IMPIEGO: discreta; la necessità di rinfresco obbliga l'impiego di circuiterie che eseguano tale operazione "di nascosto", in modo da non ostacolare i cicli di accesso della CPU.

COSTO: l'hardware che esegue il rinfresco ha un costo abbastanza marcato, ma che va "distribuito" sulla grande capacità della RAM. I chip peraltro sono molto economici, presentando il più basso costo/bit esistente per le RAM.

IMPIEGHI CONSIGLIATI: grossi banchi di RAM di sistema, in personal, mini, supermini computer e in stazioni grafiche avanzate.

NOVRAM

Un chip NOVRAM è il prodotto dell'unione di un chip di normale RAM, di una EEPROM e di una circuiteria che ricopia il contenuto della RAM nella EEPROM prima che sia tolta l'alimentazione, mentre ricopia la EEPROM in RAM dopo la riaccensione.

Per la tecnologia impiegata, il chip ha un costo elevatissimo, e richiede un software di gestione, anche se minimo. È usato in applicazioni molto sofisticate, là ove la sola EEPROM non basta, o dove le batterie sono ritenute troppo "pericolose" (le batterie sono un elemento valutato ad alto rischio in certe applicazioni al limite).

VELOCITA': buona; quando funziona come RAM è dell'ordine di 120/150 nanosecondi; la copiatura in EEPROM richiede invece un certo numero di millisecondi.

COSTO: molto elevato, riservato solo ad applicazioni sofisticate.

FACILITA' DI IMPIEGO: buona.

CONSUMO: ridotto come RAM, naturalmente nullo come EEPROM durante la mancanza di alimentazione (cioè non richiede standby).

IMPIEGHI CONSIGLIATI: processi adattativi con frequenti cambiamenti dei parametri di lavoro.

Amplificatori di potenza RF (a larga banda)



perché

sono completamente a larga banda nello spettro di frequenza da 10 kHz a 1 GHz con uscite in potenza da 300 mW a 4 kW, amplificano segnali AM, FM, TV, SSB e ad impulsi con minima distorsione. La loro stabilità incondizionata e la realizzazione a massima sicurezza li rende insensibili ai più estremi disadattamenti e perciò in grado di fornire la potenza massima ad ogni impedenza di carico, da circuito aperto a corto circuito.

dove

sono la soluzione di molte Vs. applicazioni come:

- amplificazione di generatori di segnali RF
- prove di compatibilità elettromagnetica (RFI/EMI)
- in radiocomunicazioni (distribuzione di segnali, amplificatori d'antenna)
- per laboratori di calibrazione
- in fisica nucleare (amplificatori per ciclotroni)
- in spettroscopia NMR/ENDOR/ESR, in ultrasuoni, etc.

Vianello

Sede: 20121 Milano - Via T. da Cazzaniga, 9/6
Tel. (02) 6596171 (5 linee) - Telex 310123 Viane I
Filiale: 00185 Roma - Via S. Croce in Gerusalemme, 97
Tel. (06) 7576941/250 - Telefax 7555109

Telefax a Milano e a Roma

Agenti:
3 VE/BG/BS: L. DESTRO - VR - Tel. (045) 585396
EM. ROM./TOSC.: G. ZANI - BO - Tel. (051) 265981 - Tlx 211650
SICILIA: TENDER - CT - Tel. (095) 365195

Per informazioni indicare Rif. P 30 sul tagliando

ROM (Read Only Memory)

Costruttore	Capacità (kbit)	Organizzazione	Tempo di accesso (ns)	Consumo min/max (mW)	Tecnologia	Alimentazione (V)
AMD						
Am9218	16	2 k x 8	350/450	-/400	NMOS	5
Am9232/3	32	4 k x 8	300/450	-/500	NMOS	5
Am9264	64	8 k x 8	250/450	-/500	NMOS	5
Am9265	64	8 k x 8	250/450	125/500	NMOS	5
Am92128	128	16 k x 4	250/450	150/500	NMOS	5
Am92256	256	32 k x 8	250/450	150/500	NMOS	5
AMI						
S68A316	16	2 k x 8	350	-/370	NMOS	5
S68B332	32	4 k x 8	250	-/370	NMOS	5
S9508A	40	4 k x 10	350	-/340	NMOS	5
S68B364	64	8 k x 8	250	-/385	NMOS	5
S6364B	64	8 k x 8	250	-/55	CMOS	5
S9580B	80	8 k x 10	350	-/420	NMOS	5
S23128	128	16 k x 8	250	-/385	NMOS	5
S23256	256	32 k x 8	150	-/220	NMOS	5
FUJITSU						
MB831124	1000		250		CMOS	5
GENERAL INSTRUMENT						
RO-3-9316	16	2 k x 8	200/450	-/500	NMOS	5
RO94132	32	4 k x 8	200/450	-/500	NMOS	5
RO9432	32	4 k x 8	200/450	-/500	NMOS	5
RO9433	32	4 k x 8	200/450	-/500	NMOS	5
RO9464	64	8 k x 8	200/450	-/500	NMOS	5
RO9864	64	8 k x 8	200/450	-/500	NMOS	5
RO9128	128	16 k x 8	200/450	60/150	NMOS	5
RO9256	256	32 k x 8	200/450	100/500	NMOS	5
RO9512	512	64 k x 8		125/750	NMOS	5
RO91000	1000	128 k x 8		100/500	NMOS	5
ROC128	128	16 k x 8	200/450	100/500	CMOS	5
ROC256	256	32 k x 8	200/450	125/750	CMOS	5
ROC512	512	64 k x 8	200/450	125/750	CMOS	5
ROC700	1000	128 k x 8	200/450	125/750	CMOS	5
HITACHI						
HN61364	64	8 k x 8	200/250	5 μ W/50	CMOS	5
HN613128	128	16 k x 8	200/250	5 μ W/50	CMOS	5
HN613256	256	32 k x 8	200/250	5 μ W/50	CMOS	5
HN62301	1000	128 k x 8	350	2/75	CMOS	5
HUGHES SOLID STATE PRODUCTS						
HI832	4	512 x 8	850/5V 350/10V	0,05 μ W/1	CMOS	4/10,5
HI834	8	1 k x 8	575/5V 350/10V	0,05 μ W/1	CMOS	4/10,5
HI835	16	2 k x 8	900/5V 500/10V	5 μ W/2	CMOS	4/10,5
HI837	32	4 k x 8	750/5V 450/10V	5 μ W/1	CMOS	4/10,5
H23C16C	16	2 k x 8	900	0,25/25	CMOS	4/6,5
H23C32C	32	4 k x 8	750	5 μ W/20	CMOS	4/6,5
H23C64C	64	8 k x 8	300	25 μ W/15	CMOS	4/6,5
MOSTEK						
MK36000	64	8 k x 8	200/300	45/220	NMOS	5
MK2364	64	8 k x 8	200/250	66/550	NMOS	5
MK37000	64	8 k x 8	200/300	45/220	NMOS	5
MK23128	128	16 k x 8	200/250	50/500	NMOS	5
MK38000	256	32 k x 8	250/300	150/500	NMOS	5
MK3901M	1024	64 k x 16 128 k x 8	150/200	66/550	CMOS	5
MOTOROLA						
MCM65516	16	2 k x 8	430/550	150 μ W/75	CMOS	5
MCM68A332	32	4 k x 8	350		NMOS	5
MCM68364/9	64	8 k x 8	80/350	25/400	NMOS	5
MCM68380	80	8 k x 10	300		NMOS	5
MCM63128	128	16 k x 8	150/200	75/500	NMOS	5
MCM63256	256	32 k x 8	150/200	75/500	NMOS	5
MCM65256	256	32 k x 8		250 μ W/250	CMOS	5
NCR						
NCR2316	16	2 k x 8	300/450		NMOS	5
NCR2332	32	4 k x 8	300/450		NMOS	5
NCR2364	64	8 k x 8	300/450		NMOS	5
NCR2264	64	4 k x 16			NMOS	5
NCR23C64	64	8 k x 8	250		CMOS	5
NCR23128	128	16 k x 8	450		NMOS	5
NCR23256	256	32 k x 8	300/450		NMOS	5

Costruttore	Capacità (kbit)	Organizzazione	Tempo di accesso (ns)	Consumo min/max (mW)	Tecnologia	Alimentazione (V)
NEC ELECTRONICS						
μPD2316E	16	2 k x 8	450	-/120 mA	NMOS	5
μPD2332	32	4 k x 8	350/450	-/110 mA	NMOS	5
μPD2364E	64	8 k x 8	200/250	20 mA/80 mA	NMOS	5
μPD2364H	64	8 k x 8	300	-/140 mA	NMOS	5
μPD23C64E	64	8 k x 8	250	30 μA/30 mA	CMOS	5
μPD23128	128	16 k x 8	250	15 mA/40 mA	NMOS	5
μPD23C128E	128	16 k x 8	250		CMOS	5
μPD23C128	128	16 k x 8	5000	2 μA/4 mA	CMOS	5
μPD23256	256	32 k x 8	250	15 mA/40 mA	NMOS	5
μPD231000	1000	128 k x 8	300/350	15 mA/50 mA	NMOS	5
μPD731000	1000	128 k x 8	3000	10 μA/1 mA	CMOS	5
OKI						
MSM3864RS	64	8 k x 8	200	-/550	NMOS	5
MSM38128ARS	128	16 k x 8	250	-/550	NMOS	5
MSM38256ARS	256	32 k x 8	200	-/550	NMOS	5
MSM53256RS	256	32 k x 8	150		CMOS	5
MSM53000RS	1000		250		CMOS	5
RCA						
CDP1831/2	4	512 x 8	1000	-/50	CMOS	4/10,5
CDP1833/4	8	1 k x 8	750	-/50	CMOS	4/10,5
CDP1835	16	2 k x 8	550	-/50	CMOS	4/10,5
CDM5382/3	32	4 k x 8	450	-/75	CMOS	4/6,5
CDM5364	64	8 k x 8	250	250 μA/600	CMOS	5
CDM5365	64	8 k x 8	250	250 μA/60	CMOS	5
CDM5128	128	16 k x 8	250	-/50	CMOS	5
CDM53128	128	16 k x 8	250	250 μA/50	CMOS	5
CDM53256	256	32 k x 8	250	250 μA/60	CMOS	5
PHILIPS						
2364	64	8 k x 8	150/300	-/450	NMOS	5
2664A	64	8 k x 8	250/450	-/450	NMOS	5
2665	64	8 k x 8	150	-/450	NMOS	5
23128	128	16 k x 8	250/450	-/500	NMOS	5
23128A	128	16 k x 8	150/300	-/500	NMOS	5
23256A	256	32 k x 8	150/300	-/500	NMOS	5
23512A	512	64 k x 8	200/300	-/600	NMOS	5
231024	1000	128 k x 8			CMOS	5
SGS-MICROELETTRONICA						
M2316H	16	2 k x 8	300	-/385	NMOS	5
M2332/3	32	4 k x 8	300	-/385	NMOS	5
M2364/5	64	8 k x 8	250	-/440	NMOS	5
M36000	64	8 k x 8	250/300	85/220	NMOS	5
M37000	64	8 k x 8	250/300	85/220	NMOS	5
M23256/A	256	32 k x 8	250	-/440	NMOS	5
SOLID STATE SCIENTIFIC						
SCM23C32	32	4 k x 8	150	0,25/50	CMOS	5
SCM23C33	32	4 k x 8	150	0,25/50	CMOS	5
SCM23C64	64	8 k x 8	150	-/50	CMOS	5
SCM23C65	64	8 k x 8	150	-/50	CMOS	5
SCM23C128	128	16 k x 8	250	0,5/125	CMOS	5
SCM23C256	256	32 k x 8	250	0,5/125	CMOS	5
SUPERTEX						
CM1600	16	2 k x 8	550	0,035/40	CMOS	4,5/6
CM3200	32	4 k x 8	800	0,035/40	CMOS	4,5/6
CM6400	64	8 k x 8	1500	0,035/40	CMOS	4,5/6
CM1310	128	16 k x 8	2000	0,035/40	CMOS	4,5/5,5
CM2560	256	32 k x 8	2000	0,035/40	CMOS	4,5/5,5
TEXAS INSTRUMENTS						
TMS4732	32	4 k x 8	450	-/400	NMOS	5
TMS4764	64	8 k x 8	450	-/400	NMOS	5
TMS4664	64	8 k x 8	450	-/400	NMOS	5
TMS4964	64	8 k x 8	450	-/400	NMOS	5
TMS47128	128	16 k x 8	200/350	-/300	NMOS	5
TMS47256	256	32 k x 8	200/350	-/300	NMOS	5
UNITED MICROELECTRONICS						
UM2332	32	4 k x 8	450		NMOS	5 ± 5 %
UM2333	32	4 k x 8	450		NMOS	5 ± 5 %
UM2364	64	8 k x 8	450		NMOS	5 ± 5 %
UM2365	64	8 k x 8	450		NMOS	5 ± 5 %
UM2367	64	8 k x 8	450		NMOS	5 ± 5 %
UM23128	128	16 k x 8	450		NMOS	5 ± 5 %

PROM (Programmable Read Only Memory)

Costruttore	Capacità (kbit)	Organizzazione	Tempo di accesso (ns)	Consumo min/max (mW)	Tecnologia	Alimentazione (V)
AMD						
Am27S15	4	512 x 8	60/90	-/925	bipolare	5
Am27S32	4	1 k x 4	35/70	-/725	bipolare	5
Am27S35	8	1 k x 8	35/45	-/925	bipolare	5
Am27S40	16	4 k x 4	35/65	-/850	bipolare	5
Am27S43	32	4 k x 8	40/65	-/925	bipolare	5
Am27S49	64	8 k x 8	40/65	-/950	bipolare	5
Am27S65	4	1 k x 4	40/65		bipolare	5
Am27S75	8	2 k x 4	25/35		bipolare	5
Am27S85	16	4 k x 4	25/35		bipolare	5
Am27S181	8	1 k x 8	35/80	-/925	bipolare	5
Am27S184	8	2 k x 4	35/65	-/750	bipolare	5
Am27S191	16	2 k x 8	35/75	-/925	bipolare	5
CYPRESS						
CY7C245	16	2 k x 8	35/45	-/495	CMOS	5 ± 10 %
CY7C291/2	16	2 k x 8	35/50	-/495	CMOS	5 ± 10 %
CY7C281/2	8	1 k x 8	35/50	-/495	CMOS	5 ± 10 %
CY7C235	8	1 k x 8	35/45	-/495	CMOS	5 ± 10 %
CY7C225	4	512 x 8	35/45	-/495	CMOS	5 ± 10 %
FAIRCHILD						
93Z450/A	8	1 k x 8	45/35 A	58 μW/bit	bipolare	5
93Z510	16	2 k x 8	35 A	-/500	bipolare	5
93Z564/A	64	8 k x 8	55/45 A		bipolare	5
FUJITSU						
MB7226RA	4	512 x 8	20/25		bipolare	5
MB7232RA	8	1 k x 8	20/25		bipolare	5
MB7117/8	2	256 x 8	35/45	-/700	bipolare	5
MB7121/2	4	1 k x 4	35/45	-/750	bipolare	5
MB7123/4	4	512 x 8	35/45	-/850	bipolare	5
MB7127/8	8	2 k x 4	35/55	-/775	bipolare	5
MB7131/2	8	1 k x 8	35/55	-/875	bipolare	5
MB7133/4	16	4 k x 4	35/55	-/850	bipolare	5
MB7137/8	16	2 k x 8	35/55	-/900	bipolare	5
MB7141/2	32	4 k x 8	55/65	-/925	bipolare	5
MB7143/4	64	8 k x 8	55/65	-/950	bipolare	5
MB7151/2	32	4 k x 8	35/55	-/850	bipolare	5
HARRIS						
HM-7603	0,256	32 x 8	50	-/650	bipolare	5
HM-7611	1	256 x 4	35/60	-/650	bipolare	5
HM-7621	2	512 x 4	40/70	-/650	bipolare	5
HM-7641	4	512 x 8	45/70	-/850	bipolare	5
HM-7649	4	512 x 8	45/60	-/850	bipolare	5
HM-7643	4	1 k x 4	45/50/60	-/700	bipolare	5
HM-7681	8	1 k x 8	50/70	-/850	bipolare	5
HM-7685	8	2 k x 4	50/70	-/850	bipolare	5
HM-76161	16	2 k x 8	50/60	-/900	bipolare	5
HM-76165	16	4 k x 4	60	-/850	bipolare	5
HM-76321	32	4 k x 8	65	-/950	bipolare	5
HM-76641	64	8 k x 8	85	-/950	bipolare	5
HM-6641	4	512 x 8	250	50 mW/MHz	CMOS	5
HM-6616(B)	16	2 k x 8	120 (90)	75 mW/MHz	CMOS	5
HM-6664	64	8 k x 8	175	50 mW/MHz	CMOS	5
MONOLITHIC MEMORIES						
53/63S081	0,256	32 x 8	15/35	-/125 mA	bipolare	5
53/63S141	1	256 x 4	35/55	-/130 mA	bipolare	5
53/63S241	2	512 x 4	45/55	-/130 mA	bipolare	5
53/63S281	2	256 x 8	25/45	-/155 mA	bipolare	5
53/63S441	4	1 k x 4	35/55	-/140 mA	bipolare	5
53/6349	4	512 x 8	55/80	155/175 mA	bipolare	5
53/63S841	8	2 k x 4	20/55	150/195 mA	bipolare	5
53/6381	8	1 k x 8	55/70	170/175 mA	bipolare	5
53/63S1641	16	4 k x 4	35/65	-/175 mA	bipolare	5
53/631681	16	2 k x 8	50/70	45/180 mA	bipolare	5
53/63S3281	32	4 k x 8	40/60	-/190 mA	bipolare	5
MOTOROLA						
MCM10147	0,128	128 x 1	10	520	ECL	- 5
MCM10139	0,256	32 x 8	15	520	ECL	- 5
MCM10146	1	1 k x 1	24		ECL	- 5
MCM10149	1	256 x 4	20		ECL	- 5
MCM7621	2	512 x 4	45/70		TTL	5
MCM7641	4	512 x 8	45/70		TTL	5
MCM7643	4	1 k x 4	50/70		TTL	5
MCM7649	4	512 x 8	35/60		TTL	5
MCM7681	8	1 k x 8	50/70		TTL	5
MCM7685	8	2 k x 4	40/70		TTL	5
MCM76161	16	2 k x 8	35/70		TTL	5
MCM76165	16	4 k x 4	35/50		TTL	5

Costruttore	Capacità (kbit)	Organizzazione	Tempo di accesso (ns)	Consumo min/max (mW)	Tecnologia	Alimentazione (V)
NEC ELECTRONICS						
μ PB403	1	256 x 4	35/60		bipolare	5
μ PB405	4	512 x 8	40/60		bipolare	5
μ PB406	4	1 k x 4	35/70		bipolare	5
μ PB408	8	1 k x 8	50/60		bipolare	5
μ PB409	16	2 k x 8	45/70		bipolare	5
μ PB417	8	1 k x 8	50/60		bipolare	5
μ PB419	16	2 k x 8	50/70		bipolare	5
μ PB423	1	256 x 4	35/60		bipolare	5
μ PB425	4	512 x 8	40/60		bipolare	5
μ PB426	4	1 k x 4	35/70		bipolare	5
μ PB428	8	1 k x 8	50/60		bipolare	5
μ PB429	16	2 k x 8	45/70		bipolare	5
RAYTHEON SEMICONDUCTOR						
29681	16	2 k x 8	50/100	-/900	bipolare	5
29683	16	2 k x 8	50/105	250/900	bipolare	5
29671	32	4 k x 8	70/100	-/975	bipolare	5
29673	32	4 k x 8	85/105	275/975	bipolare	5
29V864	64	8 k x 8	70/80	-/975	bipolare	5
29VS864	64	8 k x 8	85/105	275/975	bipolare	5
29631	8	1 k x 8	50/90	-/850	bipolare	5
29633	8	1 k x 8	50/90	225/850	bipolare	5
29651	8	2 k x 4	60/90	-/850	bipolare	5
29653	8	2 k x 4	65/90	225/850	bipolare	5
THOMSON SEMICONDUCTORS						
SFC71190	16	2 k x 8	35/80		bipolare	5
SFC71191	16	2 k x 8	35/60		bipolare	5
SFC71290	16	2 k x 8	35		bipolare	5
EPROM (Erasable Programmable Read Only Memory)						
AMD						
Am1702A	2	256 x 8	550/650		MOS	5
Am2716	16	2 k x 8	300/450	-/525	MOS	5
Am2732	32	4 k x 8	200/450	130/525	MOS	5
Am2764	64	8 k x 8	200/450	105/525	MOS	5
Am27128	128	16 k x 8	150/450		MOS	5
Am27256	256	32 k x 8	170/450		MOS	5
Am27512	512	64 k x 8	250/450	132/525	MOS	5
FUJITSU						
MBM2764	64	8 k x 8	200/300	193/550	NMOS	5
MBM27C64	64	8 k x 8	250/300	5,5 μ W/40 mW	CMOS	5
MBM27128	128	16 k x 8	250/300	193/550	NMOS	5
MBM27C256	256	32 k x 8	200/250/300	550 μ W/40 mW	CMOS	5
MBM27256	256	32 k x 8	200/250/300	210/525	NMOS	5
MBM27C512	512	64 k x 8	250/300/450		CMOS	5
HITACHI						
HN482732A	32	4 k x 8	200/300	180/800	NMOS	5
HN482764	64	8 k x 8	200/300	180/550	NMOS	5
HN27C64	64	8 k x 8	150/300	0,55/170	CMOS	5
HN4827128	128	16 k x 8	250/450	180/530	NMOS	5
HN27256	256	32 k x 8	250/300	220/550	NMOS	5
HN482764	64	8 k x 8	300	180/550	NMOS	5
HN4827128	128	16 k x 8	300	180/530	NMOS	5
INTEL						
2732A	32	4 k x 8	200	175/500	HMOS	5/21
2764A	64	8 k x 8	180	100/300	HMOS-II	5/21
27128A	128	16 k x 8	180	200/500	HMOS-II	5/21
27256	256	32 k x 8	250	200/500	HMOS-II	5/21
27512	512	64 k x 8	250	200/625	HMOS-II	5/21
27513	512	4 x 16 k x 8	250	200/625	HMOS-II	5/21
27C64	64	8 k x 8	200	500 μ W/50 mW	CHMOS-II	5/21
87C64	64	8 k x 8	200	500 μ W/50 mW	CHMOS-II	5/21
MITSUBISHI						
M5L2764K/K2	64	8 k x 8	200/250	-/866	NMOS	5/21
M5L27128K/K2	128	16 k x 8	200/250	-/825	NMOS	5/21
M5L27256K/K2	256	32 k x 8	200/250	-/551	NMOS	5/21
M5L27C128K/2	128	16 k x 8	200/250	-/158	CMOS	5/21
MOTOROLA						
MCM68764	64	8 k x 8	300/450	100/425	NMOS	5
MCM68766	64	8 k x 8	300/450	-	NMOS	5

Costruttore	Capacità (kbit)	Organizzazione	Tempo di accesso (ns)	Consumo min/max (mW)	Tecnologia	Alimentazione (V)
NATIONAL SEMICONDUCTOR						
NM2716	16	2 k x 8	350/450	132/525	NMOS	5
NMC27C16	16	2 k x 8	350/450	0,5/27	CMOS	5
NMC27C32	32	4 k x 8	350/450	0,5/27	CMOS	5
NMC27C256	256	32 k x 8	200		CMOS	5
NEC ELECTRONICS						
μPD2716	16	2 k x 8	390/450		NMOS	5
μPD2732	32	4 k x 8	250/450		NMOS	5
μPD2764	64	8 k x 8	200/450	25 mA/80 mA	NMOS	5/21
μPD27C64	64	8 k x 8	250	100 μA/8 mA	CMOS	5/21
μPD27128	128	16 k x 8	200/450	25 mA/100 mA	NMOS	5/21
μPD27C128	128	16 k x 8	250		CMOS	5/21
μPD27256	256	32 k x 8			NMOS	5
OKI						
MSM27128	128	16 k x 8	250	184/788	NMOS	5
MSM27256	256	32 k x 8	250		NMOS	5
PHILIPS						
27C64	64	8 k x 8	200/300	-/150	CMOS	5
27C128	128	16 k x 8	200/300	-/150	CMOS	5
SEEQ TECHNOLOGY						
2764(5133)	64	8 k x 8	200	150/500	NMOS	5
27128(5143)	128	16 k x 8	200	150/500	NMOS	5
27C256	256	32 k x 8	200	500 μW/200 mW	NMOS	5
SGS-MICROELETTRONICA						
M2716	16	2 k x 8	350/450	132/525	NMOS	5
M2732	32	4 k x 8	200/450	175/625	NMOS	5
M2764	64	8 k x 8	200/450	200/500	NMOS	5
M27128	128	16 k x 8	200/450	200/425	NMOS	5
M27256	256	32 k x 8	200/450	200/500	NMOS	5
M27512	512	64 k x 8	250/300	200/625	NMOS	5
TEXAS INSTRUMENTS						
TMS2708	8	1 k x 8	350	580	NMOS	5/12
TMS2716	16	2 k x 8	350	720	NMOS	5/12
TMS2516	16	2 k x 8	350	500	NMOS	5
TMS2532	32	4 k x 8	300	800	NMOS	5
TMS2732A	32	4 k x 8	300	625	NMOS	5
TMS2564	64	8 k x 8	350	800	NMOS	5
TMS2764	64	8 k x 8	250/450	500	NMOS	5
TMS27128	128	16 k x 8	250	500	NMOS	5
THOMSON SEMICONDUCTORS						
ET2716	16	2 k x 8	350/450	132/525	XMOS	5
ET2764	64	8 k x 8	150/450	132/525	XMOS	5
ET27128	128	16 k x 8	150/450	158/525	XMOS	5
ETC2716	16	2 k x 8	350/450	0,5/25	CMOS	5
ETC2732	32	4 k x 8	350/450	0,5/25	CMOS	5
TOSHIBA						
TC57256	256	32 k x 8	200/250	2,5/150	CMOS/NMOS	5
UNITED MICROELECTRONICS						
UM27C64	64	8 k x 8	250	40	CMOS	5
EEPROM (Electrically Erasable Programmable Read Only Memory)						
AMD						
Am2864A	64	8 k x 8	200/350	200/600	NMOS	5
EXEL						
XL2816A	16	2 k x 8	250	200/550	CMOS	5
XL46C32	32	4 k x 8	70	-/450	CMOS	5/12
XL48C64	64	8 k x 8	150	5/100	CMOS	5
GENERAL INSTRUMENT						
ER0082	0,082	82 x 1	100 μs	130/700	MNOS	- 30/0/5
ER59256	0,256	16 x 16	2 μs	-/66	SNOS	5
ER2051	0,512	32 x 16	1 μs	-/500	MNOS	- 28/0/5
ER2055	0,512	32 x 16	25 μs	-/500	MNOS	- 28/0/5
ER1451	0,700	50 x 14	20 μs	-/300	MNOS	- 30/0/5
ER5901	1	128 x 8	300	-/400	SNOS	5
ER5911	1	128 x 8	2 μs	-/66	SNOS	5
ER1400	1,4	100 x 14	20 μs	-/300	MNOS	- 35/0/5
ER3400/10	4	1 k x 4	1,7 μs	-/185	MNOS	- 30/- 12/0/5
ER2810	8	2 k x 4	1,6 μs	-/200	MNOS	- 24/- 14/5
PCD8572	1	128 x 8	4,7 μs	-/75	SNOS	5

Costruttore	Capacità (kbit)	Organizzazione	Tempo di accesso (ns)	Consumo min/max (mW)	Tecnologia	Alimentazione (V)
HITACHI						
HN58064	64	8 k x 8	250/450	220/550	NMOS	5
HUGHES MICROELECTRONICS						
HML069	0,128	16 x 8	2 μ s	0,25/1,35	CMOS	5/13,5
HUGHES SOLID STATE PRODUCTS						
H3300	0,256	32 x 8	450		CMOS	5
H3108	8 k	1 k x 8	500	-/10 μ W	CMOS	5/16
H3164	64 k	8 k x 8	250		CMOS	5
INMOS						
IMS3630	64	8 k x 8	200	100/750	NITROX	5
INTEL						
2816A	16	2 k x 8	200/450	250/500	HMOS-Flotox	5
2817A	16	2 k x 8	200/450	275/600	HMOS-Flotox	5
2864	64	8 k x 8			HMOS-Flotox	5
MOTOROLA						
MCM2833	32	4 k x 8	150/200	150/500	FETMOS	5
MCM2864	64	8 k x 8	200		FETMOS	5
NATIONAL SEMICONDUCTOR						
NMC9306	0,256	16 x 16		15/50	NMOS	5
NMC9346	1	64 x 16		15/50	NMOS	5
NMC2816	16	2 k x 8	250/450	295/610	NMOS	5/21
NMC9716	16	2 k x 8	250/450	295/610	NMOS	5/21
NMC9817	16	2 k x 8	250/450	360/800	NMOS	5/21
NMC98C64	64	8 k x 8	250	500 μ W/50	CMOS	5
NCR						
NCR52801	0,256	16 x 16	125 kHz		SNOS	5
NCR59308	1	64 x 16	500 kHz		SNOS	5
NCR52832	32	4 k x 8	300/450	150/500	SNOS	5
NCR52864	64	8 k x 8	300/450		SNOS	5
SEEQ TECHNOLOGY						
2816A	16	2 k x 8	250	200/550	MNOS	5
52B13	16	2 k x 8	250	175/450	MNOS	5
52B33	64	8 k x 8	200	200/550	MNOS	5
SGS-MICROELETTRONICA						
M9306	0,256	16 x 16	250 kHz	15/60	NMOS-F	5
M2816	16	2 k x 8	250/450	250/550	NMOS-F	5
XICOR						
X2804A	4	512 x 8	300	350/400	Flotox	5
X2816A	16	2 k x 8	300	350/550	Flotox	5
X2864A	64	8 k x 8	300	300/700	Flotox	5

NOVRAM (Non Volatile Random Access Memory)

HUGHES SOLID STATE PRODUCTS

H3500	0,256	64 x 4	300	0,5/10	CMOS	5
INTEL						
2001	1	128 x 8	180/300	275/500	HMOS	5
2004	4	512 x 8	200/300	275/500	HMOS	5
MOSTEK						
MK4701	1	128 x 8	200	75/385	NMOS	5
NCR						
NCR52210	0,256	64 x 4	200/300		SNOS	5
NCR52211	0,512	128 x 4	200/300		SNOS	5
NCR52212	1	256 x 4	200/300		SNOS	5
NCR52001	1	128 x 8	200/300		SNOS	5
NCR52002	2	256 x 8	200/300		SNOS	5
NCR52004	4	512 x 8	200/450		SNOS	5
SGS-MICROELETTRONICA						
M120D	1	256 x 4	950	-/1000	NMOS-F	12/25
XICOR						
X2210	0,256	64 x 4	300	175/300	NMOS	5
X2212	1	256 x 4	300	175/300	NMOS	5
X2444	0,256	16 x 16	1 MHz	30/75	NMOS	5
X2001	1	128 x 8	300	300/450	NMOS	5
X2002	2	256 x 8	300	350/500	NMOS	5
X2004	4	512 x 8	300	450/600	NMOS	5

DRAM (Dynamic Random Access Memory)

Costruttore	Capacità (kbit)	Organizzazione	Tempo di accesso (ns)	Consumo min/max (mW)	Tecnologia	Alimentazione (V)
AMD						
Am9016	16	16 k x 1	150/200		NMOS	5
Am9064	64	64 k x 1	190/220	22/385	NMOS	5
FUJITSU						
MB8118	16	16 k x 1	100/120	16,5/182	NMOS	5
MB8264A	64	64 k x 1	100/120	22/275	NMOS	5
MB8265A	64	64 k x 1	100/150	22/275	NMOS	5
MB8266A	64	64 k x 1	100/150	25/275	NMOS	5
MB81257A	256	256 k x 1	100/150	25/314	NMOS	5
MB81416	64	16 k x 4	100/150	25/300	NMOS	5
MB81464	256	64 k x 4	100/150	-/400	NMOS	5
HITACHI						
HM48416A	64	16 k x 4	120/200	20/300	NMOS	5
HM4864	64	64 k x 1	150/200	20/330	NMOS	5
HM4864A	64	64 k x 1	120/200	20/250	NMOS	5
HM50256	256	256 k x 1	120/200	20/350	NMOS	5
INMOS						
2600	64	64 k x 1	150/120/100/80	30/300	NMOS	5
2620	64	16 k x 4	150/120/100		NMOS	5
2630	64	8 k x 8	150/120/100		NMOS	5
2800	256	256 k x 1	100/75		CMOS	
2820	256	64 k x 4			CMOS	
2830	256	32 k x 8			CMOS	
INTEL						
51C64	64	64 k x 1	100	250 μ W/185	CHMOS	5
51C65	64	64 k x 1	100	250 μ W/185	CHMOS	5
51C256	256	256 k x 1	150	500 μ W/325	CHMOS	5
51C259	256	64 k x 4	150	500 μ W/325	CHMOS	5
MICRON TECHNOLOGY						
MT4264	64	64 k x 1	120	15/75	NMOS	5
MT1256	256	256 k x 1	120	10/150	NMOS	5
MT4064	256	64 k x 4	120	10/150	NMOS	5
MITSUBISHI						
M5K4164AP	64	64 k x 1	100/120/150	-/300	NMOS	5
M5K4164ANP	64	64 k x 1	100/120/150	-/300	NMOS	5
M5M4416P	64	16 k x 4	120/150	250/275	NMOS	5
M5K4164D	64	64 k x 1	150/200	250/275	NMOS	5
M5K4164AND	64	64 k x 1	150/200	250/275	NMOS	5
MH6408AD	64	64 k x 1	150/200	-/2200	NMOS	5
MH6408AND	64	64 k x 1	150/200	-/2200	NMOS	5
M5K4116AL	64	64 k x 1	120/150	250/275	NMOS	5
M5K4164ANL	64	64 k x 1	120/150	250/275	NMOS	5
M5M4256P	256	256 k x 1	120/150	-/360	NMOS	5
M5M4257P	256	256 k x 1	120/150	-/360	NMOS	5
MOSTEK						
MK4116	16	16 k x 1	150/250	20/462	NMOS	\pm 5/12
MK4516	16	16 k x 1	90/150	17/193	NMOS	5
MK4564	64	64 k x 1	150/250	22/300	NMOS	5
MK45H64	64	64 k x 1	80/120	22/360	NMOS	5
MK4856	256	32 k x 8	100/150	27,5/275	NMOS	5
MK45H56	256	256 k x 1	80/120	22/412	NMOS	5
MOTOROLA						
MCM4116	16	16 k x 1	150/250	20/426	NMOS	\pm 5/12
MCM4517	16	16 k x 1	100/150	14/170	NMOS	5
MCM6665	64	64 k x 1	150/200	22/303	NMOS	5
MCM6256	256	256 k x 1	100/150	22/350	NMOS	5
MCM6257	256	256 k x 1	100/150	22/350	NMOS	5
NATIONAL SEMICONDUCTOR						
NMC3764	64	64 k x 1	120/200	-/248	XMOS	5
NMC41257	256	256 k x 1	100/150	22/412	XMOS	5
NEC ELECTRONICS						
μ PD4164 C/D	64	64 k x 1	120/200	5 mA/50 mA	NMOS	5
μ PD41416 C	64	16 k x 4	120/200	5 mA/60 mA	NMOS	5
μ PD41256	256	256 k x 1	150/200	5 mA/50 mA	NMOS	5
μ PD41254	256	64 k x 4	150/200	5 mA/60 mA	NMOS	5
μ PD41221/C	256	320 x 700	70/90		NMOS	5
μ PD41264 C	256	256 k x 1	120/150/200		NMOS	5
μ PD41257 C/D	256	256 k x 1	120/150/200		NMOS	5
μ PD41464 C/D	256	64 k x 4	120/150/200		NMOS	5
μ PD41832 C/D	256	32 k x 8	120/150/200		NMOS	5
μ PD4265 C	64	64 k x 1	120/150/200		CMOS	5
μ PD42832 C/D	256	32 k x 8	120/150/200		CMOS	5

Costruttore	Capacità (kbit)	Organizzazione	Tempo di accesso (ns)	Consumo min/max (mW)	Tecnologia	Alimentazione (V)
OKI						
MSM3732	32	32 k x 1	150/200	28/248	NMOS	5
MSM3764	64	64 k x 1	150/200	28/248	NMOS	5
MSM37256	256	256 k x 1	150/200	28/440	NMOS	5
MSM41256	256	256 k x 1	100/150	28/415	NMOS	5
SIEMENS						
HYB4116	16	16 k x 1	150/375	20/462	NMOS	5
HYB4164	64	64 k x 1	120/330	20/150	NMOS	5
HYB41256	256	256 k x 1	120/330	28/385	NMOS	5
HYB41257	256	256 k x 1	120/330	28/385	NMOS	5
TEXAS INSTRUMENTS						
TMS4116	16	16 k x 1	150/200	20/462	NMOS	± 5/12
TMS4164	64	64 k x 1	120/150	17,5/240	NMOS	5
TMS4416	64	16 k x 4	120/150	17,5/270	NMOS	5
TMS4256	256	256 k x 1	105	12/250	NMOS	5
TMS4257	256	256 k x 1	105	12/250	NMOS	5
THOMSON SEMICONDUCTORS						
ET4116	16	16 k x 1	150/200		XMOS	± 5/12
ET4164	64	64 k x 1	150/200		XMOS	5

SRAM (Static Random Access Memory)

AMD						
Am10415	1	1 k x 1	15/40	-750	ECL	-5,2
Am10470/4	4	1 k x 4	15/40	-930	ECL	-4,5
		4 k x 1				
Am27S02A	0,064	16 k x 4	25/30	-525	TTL	5
Am93415A	1	1 k x 1	30	-775	TTL	5
Am93412	1	256 x 4	35/45	400/775	TTL	5
Am9122	1	256 x 4	25/35	400/480	MOS	5
Am2141	4	4 k x 1	150	25/200	MOS	5
Am2147	4	4 k x 1	35/45	75/900	MOS	5
Am9150	4	1 k x 4	25	-900	MOS	5
Am9128	16	2 k x 8	70	150/700	MOS	5
Am2167	16	16 k x 1	35/70	83/880	MOS	5
AMI						
S5101	1	256 x 4	450/650	0,055/115	CMOS	5
S6810	1	128 x 8	250/575	400/500	NMOS	5
S6501	1	256 x 4	450/650	0,055/115	CMOS	5
S6514	4	1 k x 4	300	0,25/75	CMOS	5
S6516	16	2 k x 8	230	5,5/83	CMOS	5
CYPRESS						
CY7C189	0,064	16 x 4	15/25	-495	CMOS	5
CY7C190	0,064	16 x 4	15/25	-495	CMOS	5
CY7C122	1	256 x 4	15/35	-330	CMOS	5
CY7C148/9	4	1 k x 4	25/45	-440	CMOS	5
CY7C147	4	4 k x 1	25/45	-440	CMOS	5
CY7C168/9	16	4 k x 4	25/45	-495	CMOS	5
CY7C128	16	2 k x 8	35/55	-495	CMOS	5
CY7C167	16	16 k x 1	25/45	-495	CMOS	5
EUROSIL						
e6111	1	256 x 4	400	0,001/1/MHz	CMOS	1,2/1,8
FUJITSU						
MB81C68	4	4 k x 4	35/45	-385	CMOS	5
MB81C67	16	16 k x 1	35/45	-330	CMOS	5
MB8171	64	64 k x 1	55/70	-690	NMOS	5
HITACHI						
HM6148HL	4	1 k x 4	35/55	5 μW/250	CMOS	5
HM6147HL	4	4 k x 1	35/55	5 μW/150	CMOS	5
HM6116	16	2 k x 8	120/200	0,1/200	CMOS	5
HM6117L	16	2 k x 8	150/200	10 μW/180	CMOS	5
HM6168HL	16	4 k x 4	45/70	5 μW/250	CMOS	5
HM6167HL	16	16 k x 1	45/55	5 μW/200	CMOS	5
HM6267	16	16 k x 1	35/45	0,1/250	CMOS	5
HM6264L	64	8 k x 8	100/150	10 μW/200	CMOS	5
HM6287L	64	64 k x 1	55/70	10 μW/300	CMOS	5
HM65256	256	32 k x 8	150/200	7/300	CMOS	5
HM10414	0,256		8/10	2,8/bit	bipolare ECL 10K	-5,2
HM2110	1	1 k x 1	25/35	0,5/bit	bipolare 10 K	-5,2
HM2112	1	1 k x 1	8/10	0,8/bit	bipolare 10 K	-5,2
HM10470	4	4 k x 1	20/25	0,25/bit	bipolare 10 K	-5,2
HM10474	4	1 k x 4	8/25	0,3/bit	bipolare 10 K	-5,2

Costruttore	Capacità (kbit)	Organizzazione	Tempo di accesso (ns)	Consumo min/max (mW)	Tecnologia	Alimentazione (V)
HM10480	16	16 k x 1	20/25	0,06/bit	bipolare 10 K	- 5,2
HM10484	16	4 k x 4	15/20	0,06/bit	bipolare 10 K	- 5,2
HM100415	1	1 k x 1	10	0,6/bit	ECL 100 K	- 4,5
HM100470	4	4 k x 1	25	0,2/bit	ECL 100 K	- 4,5
HM100480	16	16 k x 1	15/25	0,06/bit	ECL 100 K	- 4,5
HM2510	1	1 k x 1	35/70	0,5/bit	bipolare TTL	5
HUGHES SOLID STATE PRODUCTS						
HI822C	1 k	256 x 4	250	0,1/20	CMOS	4/6,5
HI823C	1 k	128 x 8	250	0,1/20	CMOS	4/6,5
HI824	0,256	32 x 8	200	0,25/2,5	CMOS	4/10,5
INMOS						
1400	16	16 k x 1	35/70	83/495	NMOS	5
1420	16	4 k x 4	45/70	165/605	NMOS	5
1420L	16	4 k x 4	70/100	83/495	NMOS	5
1423	16	4 k x 4	35/55	30/500	CMOS	5
1600	64	64 k x 1	45/70	36/400	CMOS	5
1620	64	16 k x 4	55/70		CMOS	
1630	64	8 k x 8			CMOS	
INTEL						
2114A	4	1 k x 4	100	-/200	HMOS	5
2115A	1	1 k x 1	45	-/375	HMOS-II	5
2125A	1	1 k x 1	45	-/375	HMOS-II	5
2147H	4	4 k x 1	35	50/675	HMOS-II	5
2148H	4	1 k x 4	45	100/625	HMOS-III	5
2149H	4	1 k x 4	25	-/625	HMOS-II	5
51C67	16	16 k x 1	35	50/500	CHMOS-III	5
81C28	16	2 k x 8	200	250 μ W/50	CHMOS-III	5
2186A	64	8 k x 8	250	100/350	HMOS-III	5
2187A	64	8 k x 8	250	100/350	HMOS-III	5
51C86	64	8 k x 8	120	1/200	CHMOS	5
51C87	64	8 k x 8	120	1/200	CMOS	5
MATRA HARRIS SEMICONDUCTORS						
HM-65161-5	16	2 k x 8	70	550 μ W/330	CMOS	5
HM-65161-9	16	2 k x 8	80	1,925/357		5
HM-65161-2/-8	16	2 k x 8	90	5,5/385	CMOS	5
HM-65261S-5	16	16 k x 1	60	11/330	CMOS	5
HM-65261S-2/-8	16	16 k x 1	75	22/330	CMOS	5
HM-65261B-5	16	16 k x 1	60	275 μ W/220	CMOS	5
HM-65261B-2/-8	16	16 k x 1	75	2,75/275	CMOS	5
HM-65681-5	16	4 k x 4	70	275 μ W/55	CMOS	5
HM-65681-2/-8	16	4 k x 4	85	4,95/82,5	CMOS	5
MITSUBISHI						
M5M2167P	16	16 k x 1	45/70	-/1000	NMOS	5
M5M2168P	16	4 k x 4	45/70	-/1000	NMOS	5
M5M5165P	64	8 k x 8	70/120	-/700	CMOS	5
MOSTEK						
MK4801A	8	1 k x 8	55/250	250/688	NMOS	5
MK6116	16	2 k x 8	150/250	10/350	CMOS	5
MK6116L	16	2 k x 8	150/250	0,5/300	CMOS	5
MK48Z02	16	2 k x 8	150/250	-/440	CMOS	5
MK48C02	16	2 k x 8	150/250	-/440	CMOS	5
MK48Z08	64	8 k x 8	150/250	-/500	CMOS	5
MK4817	16	2 k x 8	15/250	6 μ W/300	CMOS	5
MOTOROLA						
MCM93415	1	1 k x 1	35	0,5/bit	TTL	5
MCM93422	1	256 x 4	30	0,26/bit	TTL	5
MCM93425	1	1 k x 1	35	0,5/bit	TTL	5
MCM10415	1	1 k x 1	15/20		ECL	- 8/0
MCM10470/4	4	4 k x 1	15/25		ECL	- 8/0
		1 k x 4				
MCM6810	1	128 x 8	250/450	-/500	NMOS	5
MCM2114	4	1 k x 4	200/450	-/500	NMOS	5
MCM61L47	4	4 k x 1	55/70	500 μ W/4	NMOS	5
MCM2016H	16	2 k x 8	45/70	100/600	NMOS	5
MCM2167H	16	16 k x 1	35/55	100/600	NMOS	5
MCM6116	16	2 k x 8	120/200	10/350	CMOS	5
MCM6168H	16	4 k x 4		10/250	CMOS	5
MCM6164	64	8 k x 8			CMOS	5
NATIONAL SEMICONDUCTOR						
NM2114	4	1 k x 4	150/450	-/225	NMOS	5
NMC2147H	4	4 k x 1	35/70	100/900	NMOS	5
NMC2148H	4	1 k x 4	45/70	100/900	NMOS	5
NMC6164	64	8 k x 8	100/150	10 μ W/15	CMOS	5

Costruttore	Capacità (kbit)	Organizzazione	Tempo di accesso (ns)	Consumo min/max (mW)	Tecnologia	Alimentazione (V)
NEC ELECTRONICS						
μ PD2114	4	1 k x 4	150/450		NMOS	5
μ PD2147	4	4 k x 1	25/70	150/250 mA	NMOS	5
μ PD2149	4	1 k x 4	35/55		NMOS	5
μ PD4311C	16	16 k x 1	35/45/55			5
μ PD4314C	16	4 k x 4	35/45/55			5
μ PD2167	16	16 k x 1	55/70	30 mA/170 mA	NMOS	5
μ PD4016	16	2 k x 8	100/250	15 mA/60 mA	NMOS	5
μ PD446	16	2 k x 8	150/250	10 μ A/40 mA	CMOS	5
μ PD4364	64	8 k x 8	150/200	100 μ A/40 mA	MIXMOS	5
μ PD4464	64	8 k x 8	150/200	10 μ A/40 mA	CMOS	5
μ PD4168C	64	8 k x 8	150/200		NMOS	5
μ PD4361C/K	64	64 k x 1	120/150/200		CMOS	5
μ PD4362C	64	16 k x 4	45/55/70		CMOS	5
μ PD43256	256	32 k x 8	100/120/150		CMOS	5
OKI						
MSM2128RS	16	2 k x 8	120	110/660	NMOS	5
MSM5128RS	16	2 k x 8	120	0,275/330	CMOS	5
MSM5165RS	64	8 k x 8	100	5,5/100	CMOS	5
RCA						
CPD1821	1	1 k x 1	250	-/20	CMOS	4/10,5
CPD1822	1	256 x 4	450	-/40	CMOS	4/10,5
CPD1823	1	128 x 8	450	-/40	CMOS	4/10,5
CPD1824	0,25	32 x 8	710	-/40	CMOS	4/10,5
CPD1826	0,5	64 x 8	1000	-/25	CMOS	4/6
MWS5101	1	256 x 4	250	-/40	CMOS	4/6
MWS5114	4	1 k x 4	200/250/300	-/40	CMOS	4/6
CDM6116AE2/3	16	2 k x 8	200/150	150 μ W/175	CMOS	4/5,5
CDM6117A-3	16	2 k x 8	150/60	5 μ W/175	CMOS	5
CDM6264	64	8 k x 8		10 μ W/200	CMOS	5
PHILIPS						
HEF4505	0,064	64 x 1	660	0,025/50	CMOS	5
HEF4720	0,256	256 x 1	580	0,125/5	CMOS	4,5/12,5
PCD5101A	1	256 x 4	650	0,025/50	CMOS	2,5/5,5
PCD8571	1	128 x 8		0,01/30	CMOS	2,5/5,5
PCD5114	4	1 k x 4	280	25	CMOS	5
PCD6116	16	2 k x 8	100	250	CMOS	5
SBB2114L20	4	1 k x 4	200	-/325	NMOS	5
SGS MICROELETTRONICA						
M5516A	16	2 k x 8	200/250	25 μ W/0,8	CMOS	5
SOLID STATE SCIENTIFIC						
SCM5101-1B	1	256 x 4	250	0,05/135	CMOS	5
SCM21C14-1	4	1 k x 4	100	0,25/175	CMOS	5
TEXAS INSTRUMENTS						
TMS2114	4	1 k x 4	150/450	-/550	NMOS	5
TMS4016	16	2 k x 8	150/250	-/350	NMOS	5
THOMSON SEMICONDUCTORS						
ET2147H	4	4 k x 1	35/55		XMOS	5
ET(L)2128	16	2 k x 8	150/200		XMOS	5
TOSHIBA						
TC5516	16	2 k x 8	200/250	5 μ W/-	CMOS	5
TC5517	16	2 k x 8	200/250	25 μ W/-	CMOS	5
TC5565	64	8 k x 8	150/200	500 μ W/-	CMOS	5
TC556A	64	8 k x 8	150/200	5 μ W/-	CMOS	5
TMM2016	16	2 k x 8	90/150	35/-	NMOS	5
TMM2018	16	2 k x 8	45/55	100/-	NMOS	5
TMM2064	64	8 k x 8	100/150	50/-	NMOS	5
TMM2068	16	4 k x 4	35/45		NMOS	5
UNITED MICROELECTRONICS						
UM6104	4	1 k x 4	250	15/275	CMOS	5
UM6116	16	2 k x 8	55	-/225	CMOS	5

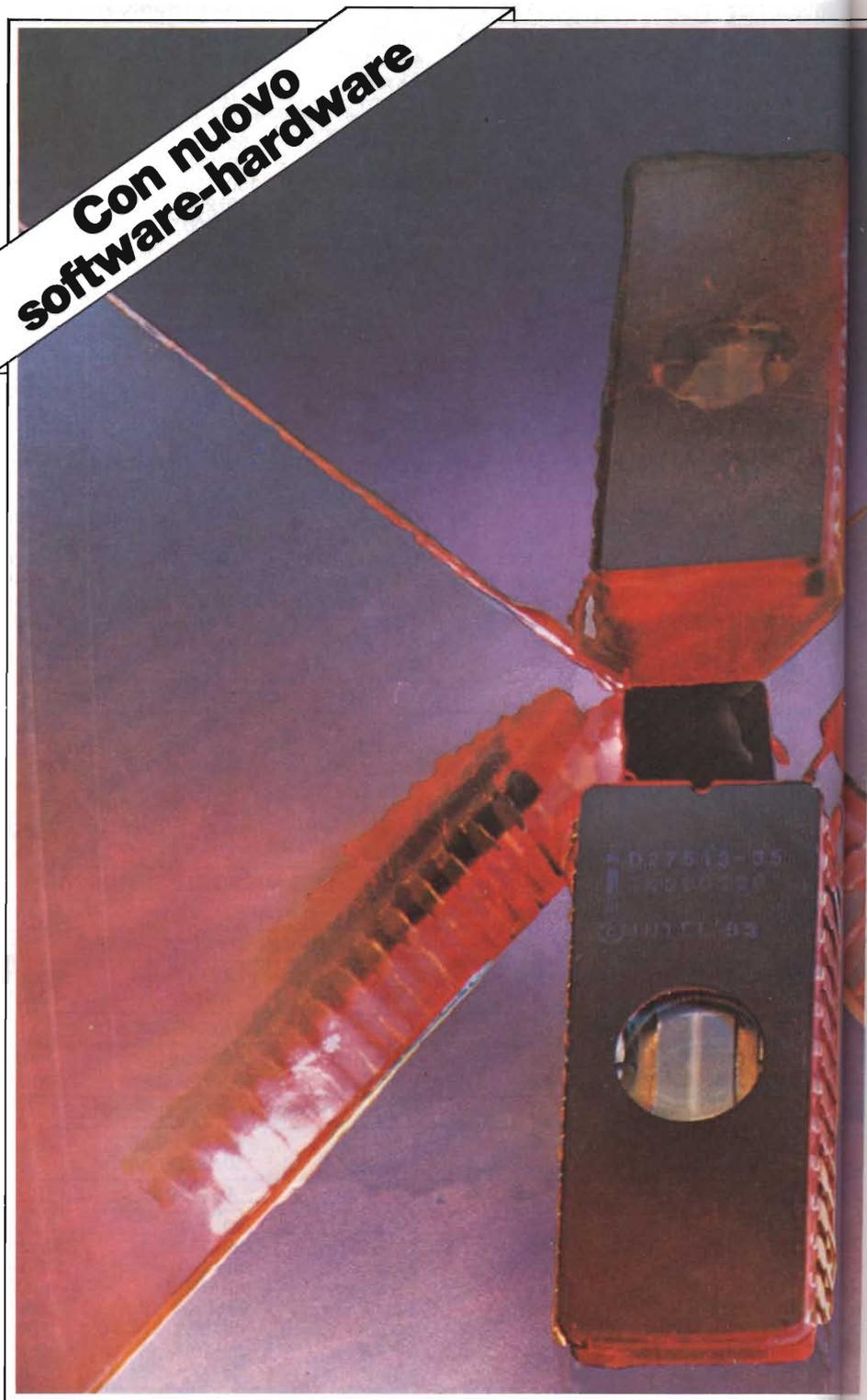
Le sempre maggiori necessità di "firmware", cioè di software già pronto su chip ROM, PROM o EPROM, a bordo dei moderni sistemi a microprocessore, hanno stimolato fortemente, in questi ultimi due anni, la produzione di sempre più capaci chip di EPROM (memorie a sola lettura, ma riprogrammabili dopo una cancellazione con raggi ultravioletti).

Soprattutto gli ultimi modelli, rispetto alle EPROM delle prime generazioni, presentano invidiabili caratteristiche di economicità e facilità di programmazione: se, infatti, per una 2716 (2 k) occorrono circa due minuti, ora un modello come la 27256 (32 k) richiede solo 5 minuti, anziché i 35-40 che sarebbero stati necessari impiegando i vecchi sistemi di programmazione. Questa sorprendente riduzione dei tempi è ottenuta grazie a migliorie costruttive dei nuovi chip EPROM, ma soprattutto grazie alla introduzione di un nuovo e particolare algoritmo di programmazione delle nuove EPROM. In questo articolo analizzeremo le nuove tecniche di programmazione, descrivendo sia le novità del software che quelle circuitali. A proposito di queste ultime, proporremo un esempio di programmatore intelligente per EPROM 27128/27256.

Robert Davis, Intel Corporation

TEMPI DI PROGRAMMAZIONE DELLE EPROM RIDOTTI

**Con nuovo
software-hardware**



Con un approccio diverso dalle tecniche di programmazione delle EPROM, è possibile programmare i nuovi dispositivi molto più velocemente rispetto alle EPROM delle generazioni precedenti, anche se i nuovi chip hanno una capacità di gran lunga superiore rispetto ai vecchi modelli. Infatti, un nuovo *algoritmo intelligente di programmazione* ed alcuni accorgimenti circuitali consentono, ad esempio, di programmare una EPROM da 256 kbit (32 kbyte) in un tempo almeno dieci volte inferiore rispetto a quello richiesto dai sistemi tradizionali.

Con le tecniche "classiche", infatti, la metodologia è assai semplice: si seleziona la EPROM che si deve programmare, si emette il dato sul bus, quindi lo si mantiene stabile per 50 millisecondi, tempo in cui un impulso viene applicato all'apposito ingresso "di programmazione" della EPROM. Con queste temporizzazioni, a cui vanno aggiunti altri tempi "morti" da lasciare alla stabilizzazione dei segnali e delle tensioni di programmazione, sono necessari circa 60 secondi per ogni k (1024 byte) da programmare.

Se invece, al posto del singolo impulso di 50 millisecondi, si usa una serie di impulsi di un solo millisecondo, si trova che NON occorrono 50 impulsi, come potrebbe sembrar logico, per ottene-

re lo stesso effetto, ma ne bastano molti di meno (normalmente otto impulsi, in alcuni nuovi dispositivi anche uno solo).

Naturalmente, la nuova tecnica richiede una cura assai maggiore di tutti i segnali di programmazione, soprattutto per quanto riguarda la commutazione delle tensioni di alimentazione e di programmazione. Ma prima di analizzare il modo di programmazione relativamente ai segnali particolari dei nuovi chip da 32 k, occorre descrivere il funzionamento dell'algoritmo intelligente.

Una programmazione più veloce

Usando le normali tecniche (un impulso di programmazione di 50 ms), programmare i nuovi dispositivi da 32 k byte in su sarebbe praticamente un lavoro interminabile. Invece, se si impiega l'algoritmo intelligente sviluppato e brevettato dalla Intel col nome di IPA (Intelligent Programming Algorithm), il tempo di programmazione risulterà sensibilmente ridotto. La figura 1 illustra il diagramma di flusso che implementa l'algoritmo, che in particolare si riferisce alla programmazione dei chip EPROM, tipo 27256.

Si inizia con una tensione di programmazione (V_{pp}) di 12.5 V, e con una tensione di alimentazione di 6 V. Sul bus degli indirizzi viene selezionata la prima cella (indirizzo iniziale), e sul bus dei dati viene applicato il valore che dovrà essere programmato in quel byte della EPROM. A questo punto viene inviato alla EPROM un impulso di programmazione della durata di appena 1 ms. Dopo ogni impulso, si legge dalla EPROM il contenuto del byte programmato, e si verifica che il valore letto coincida con quello impostato. Se è così, si passa alla sezione successiva dell'algoritmo, altrimenti si ripete l'invio dell'impulso fino ad un massimo di 25 volte. Se dopo 25 impulsi, infatti, la lettura del byte selezionato rivela un valore non ancora corretto, si può ritenere difettosa la EPROM. Si tenga presente, tuttavia, che la media del numero di impulsi necessari per una corretta programmazione è otto o anche meno.

Si noti che la prima fase di programmazione con la relativa verifica che segue subito dopo, sono effettuate con una tensione di alimentazione di 6 V:

EPROM 27513 INTEL, formata da 4 pagine, ciascuna di 16 k x 8 bit.

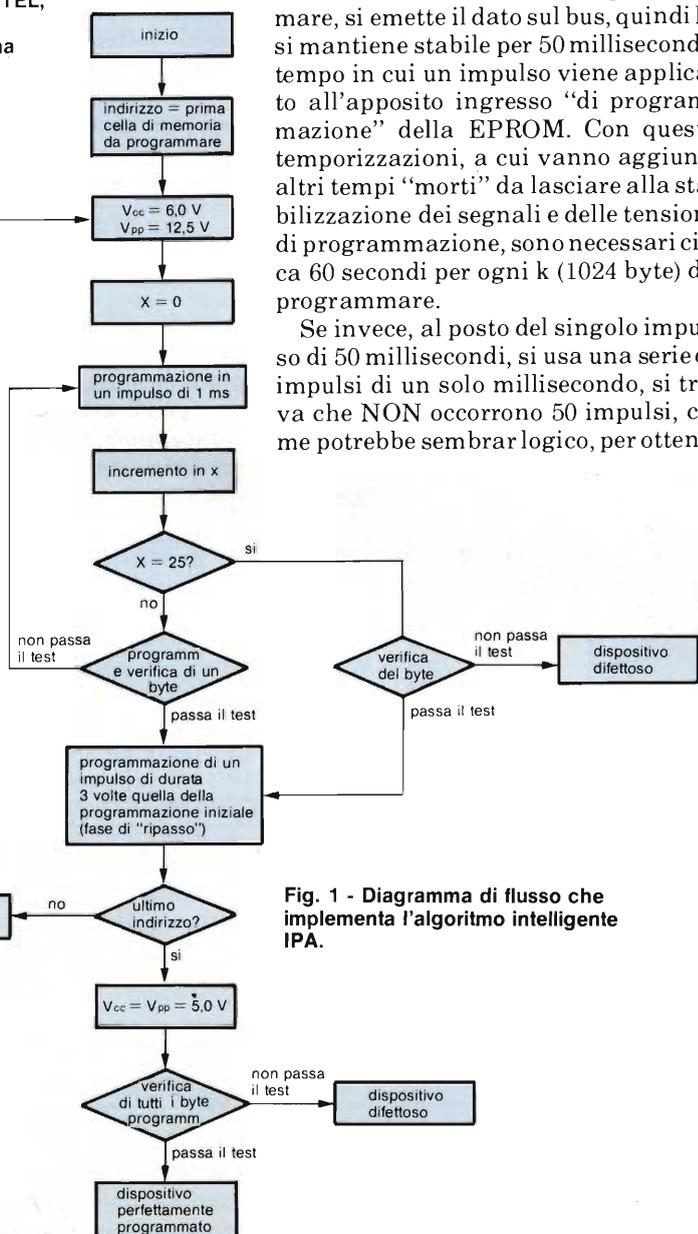


Fig. 1 - Diagramma di flusso che implementa l'algoritmo intelligente IPA.

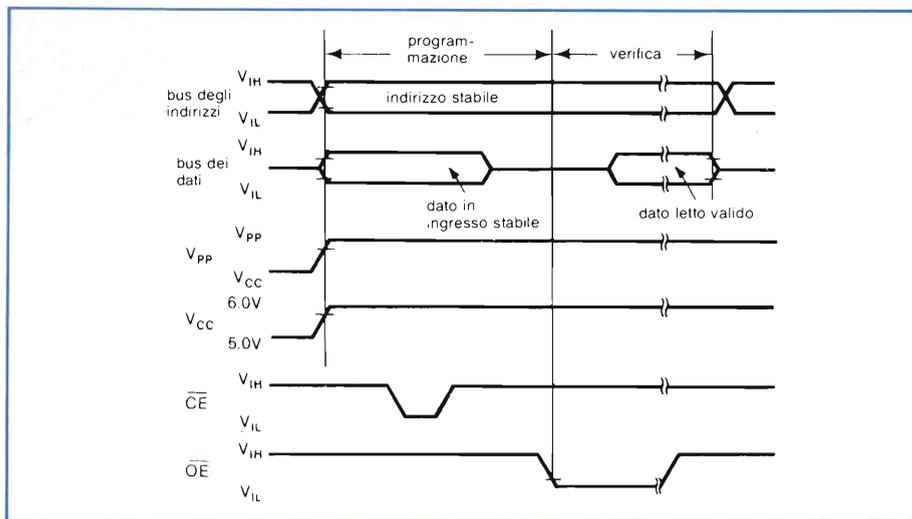


Fig. 2 - Tipiche forme d'onda dei segnali di una EPROM 27256. La tabella 1 illustra invece i vari modi di funzionamento della EPROM. Il modo di "identificazione intelligente" fa sì che la 27256 emetta un codice particolare "di prodotto", per cui il chip può essere effettivamente riconosciuto dalle più recenti macchine di programmazione.

Fig. 3 - Schema a blocchi di un semplice programmatore dimostrativo per la 27256.

tale scelta, deriva da considerazioni riguardanti la sicurezza della programmazione e l'affidabilità del dispositivo programmato; infatti, con una V_{CC} di 6 V i margini per una corretta programmazione diventano più stretti, per cui, se il dispositivo passa tutti i test a 6 V, certamente garantirà una completa affidabilità con una V_{CC} di 5 V (la tensione normale di alimentazione).

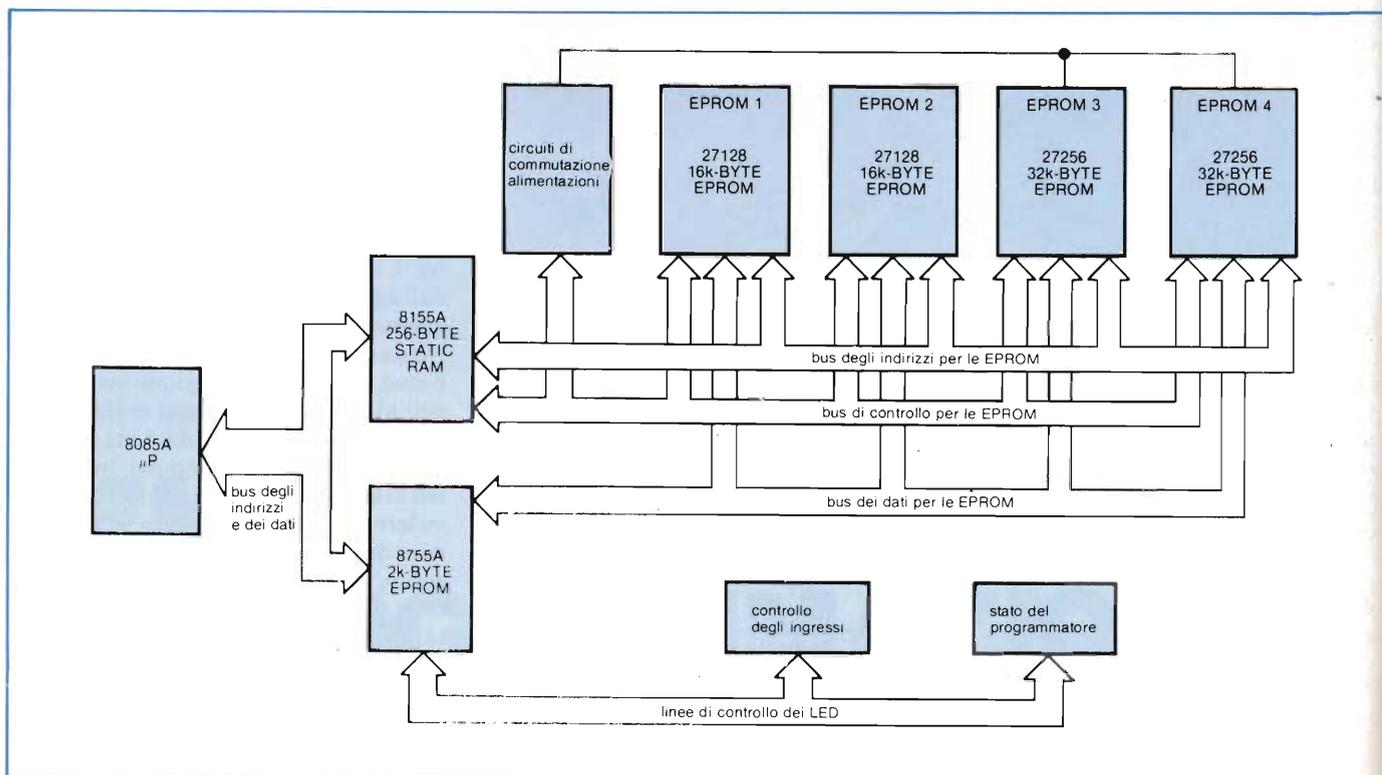
Tornando all'algoritmo si vede che la fase di prima programmazione è seguita da una fase di "ripasso": in que-

sta sezione, si deve applicare obbligatoriamente allo stesso byte, ancora selezionato, un impulso di programmazione la cui durata sia esattamente tre volte la durata complessiva degli impulsi inviati nella prima fase di programmazione. Per esempio, se nella prima fase sono stati inviati alla EPROM 7 impulsi, adesso si dovrà inviare un impulso di $7 \times 3 = 21$ millisecondi.

Il ciclo composto da "fase di prima programmazione" e "fase di ripasso" va ripetuto quindi per tutti i byte del blocco che si sta programmando nella EPROM, dopodiché si passerà alla terza ed ultima fase, che prevede una verifica sequenziale di tutti i byte appena programmati, ponendo la EPROM in modo "lettura" con la tensione di alimentazione a 5 V. Se il dispositivo passa anche quest'ultimo test, si considera la EPROM programmata correttamente.

La 27256: considerazioni sui segnali di controllo

La figura 2 illustra l'andamento nel tempo dei segnali da applicare all'integrato per una corretta programmazione e verifica dei dati; la tabella 1 ripor-



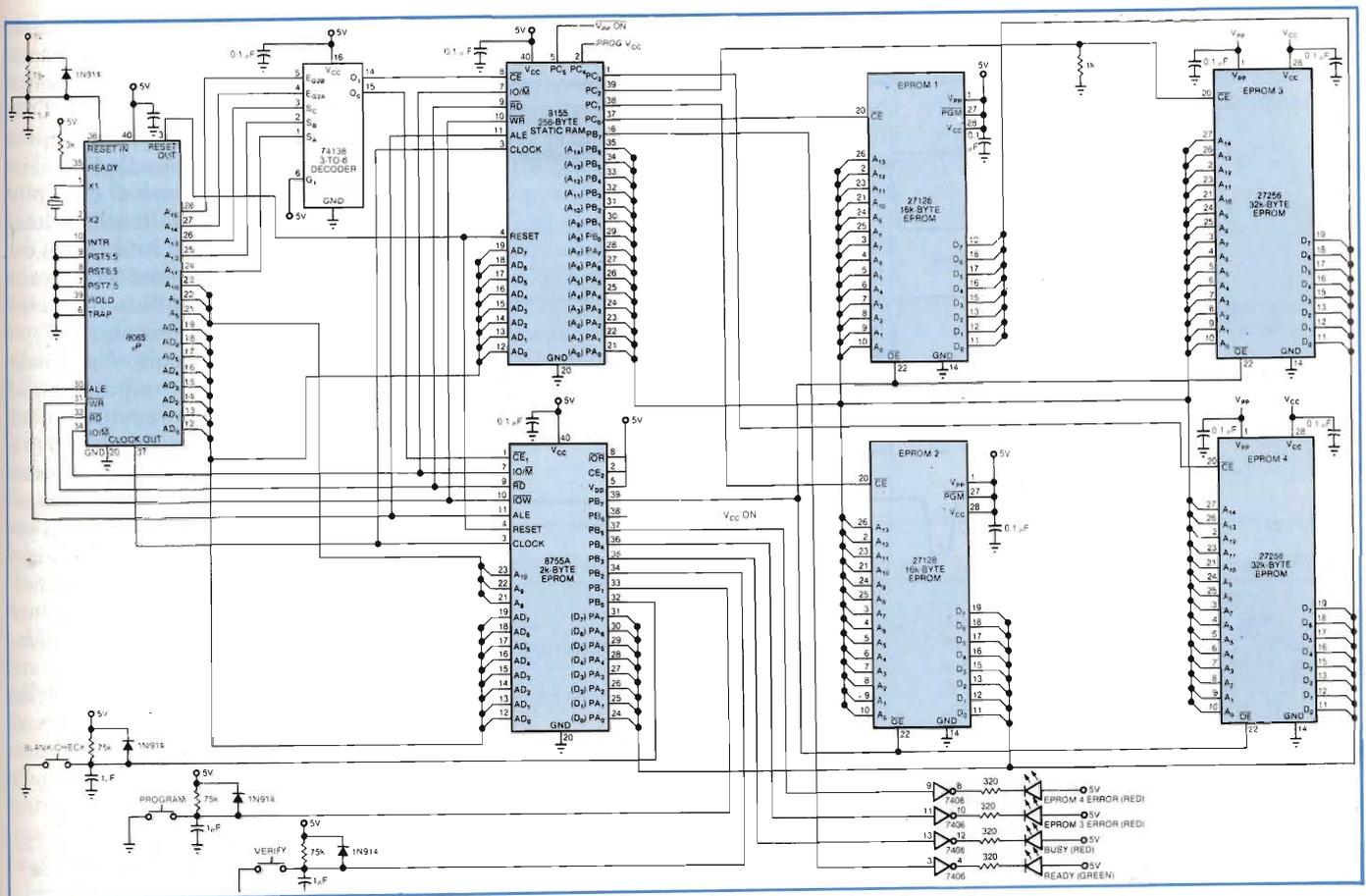


Fig. 4 - Schema elettrico dettagliato del programmatore dimostrativo.

ta la serie dei modi di funzionamento, dati dalla combinazione degli stati logici applicati alle varie linee di controllo della EPROM.

Si noti che la 27256 non ha un ingresso di abilitazione alla programmazione (PGM-negato o simile, come le altre EPROM di minore capacità): infatti, sulla 27256 il posto è stato occupato dalla linea di indirizzo A14. Ecco allora che, per porre la EPROM in stato "programmazione", occorrerà applicare al piedino "Vpp" una tensione particolare (12.5 V), e dare semplicemente un impulso a zero logico sul piedino di selezione della EPROM (Chip-Select: CE-negato). Per effettuare una verifica del dato appena programmato, basterà mettere a zero logico il piedino di abilitazione alle uscite, cioè l'Output-Enable (OE-negato).

Nella tabella 1 si nota che la 27256 ha ben otto diversi modi di funzionamento: di questi, in pratica solo la lettura (READ), la programmazione (INT. PROGRAMMING), la verifica (VERIFY) e lo standby (EPROM non selezionata) sono frequentemente utilizzati, sia dalle apparecchiature di pro-

grammazione che durante l'impiego "in circuito" del chip.

Si noti che la verifica "opzionale" coincide in pratica con la lettura, con la differenza che la Vpp può restare al valore di programmazione. Questo modo opzionale di verifica può essere utile, tuttavia, se la macchina programmatrice sta lavorando con più chip in parallelo. Con il normale modo di verifica, infatti, che si ottiene semplicemente mettendo a zero logico la linea OE-negato, tutte le EPROM presenti emetterebbero simultaneamente il dato, in quanto il segnale OE-negato è

una linea comune a tutti i chip. Tale fatto provocherebbe disastrose contese sul bus. Usando il modo di verifica alternativo, invece, ogni EPROM potrà venire attivata col suo Chip Select (CE-negato) e, siccome i Chip Select sono indipendenti, sarà possibile attivare una verifica in modo indipendente per ciascuna EPROM.

Tabella 1 - Modi di funzionamento della EPROM 27256.

	A ₉	CE	OE	V _{pp}	I/O
LETTURA	X	V _{IL}	V _{IL}	V _{CC}	USCITA DATI
PROGRAMMAZIONE INTELLIGENTE	X	V _{IL}	V _{IH}	V _{PP}	INGRESSO DATI
VERIFICA	X	V _{IH}	V _{IL}	V _{PP}	USCITA DATI
VERIFICA OPZIONALE	X	V _{IL}	V _{IL}	V _{PP}	USCITA DATI
INIBIZIONE ALLA PROGRAMMAZIONE	X	V _{IH}	V _{IH}	V _{PP}	Z ELEVATA
DISABILITAZIONE DELLE USCITE	X	V _{IL}	V _{IH}	V _{CC}	Z ELEVATA
STANDBY (EPROM DESELEZIONATA)	X	V _{IH}	X	V _{CC}	Z ELEVATA
RICONOSCIMENTO AUTOMATICO DEL TIPO DI EPROM	V _H *	V _{IL}	V _{IL}	V _{CC}	CODICE

* V_H = 12.0 ± 0.5 V

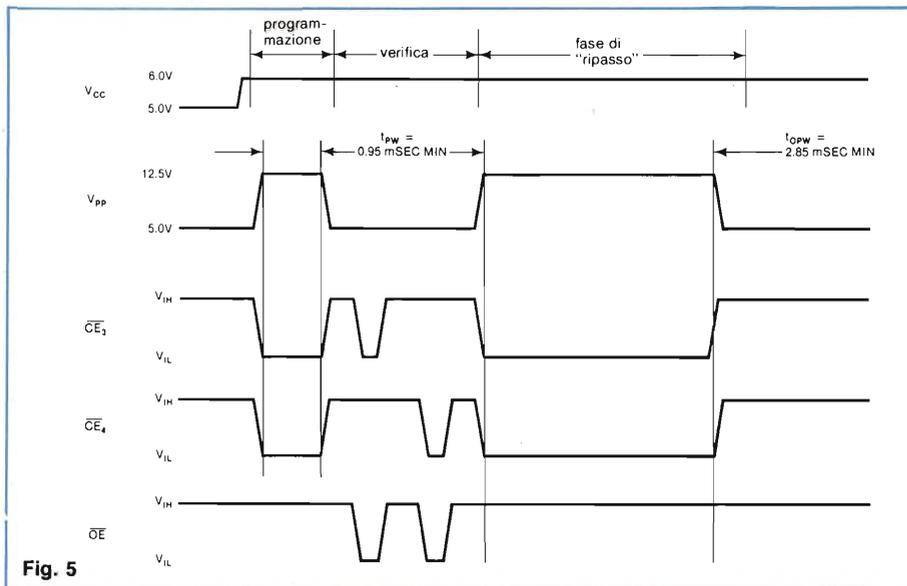


Fig. 5

Fig. 5 - Diagramma temporale che illustra la serie di impulsi di controllo necessari per programmare e verificare le 27256.

Fig. 6 - Circuito elettrico di un commutatore "pulito" per la Vpp. Con la combinazione dei segnali di controllo (TTL) Vpp-ON e Vcc-ON, la Vpp può essere spenta o commutata tra + 5 e + 12.5 V.

Fig. 7 - La stessa circuiteria della figura 6, adattata per commutare la Vcc fra + 5 e + 6 V, o per spegnerla quando sia Vcc-ON = 0.

Un esempio di programmatore di EPROM

Lo schema a blocchi di un semplice programmatore parallelo per EPROM è riportato nella figura 3. Un microprocessore del tipo 8085 esegue l'algoritmo che abbiamo esaminato in precedenza, e genera tutte le temporizzazioni corrette per i segnali di controllo e di abilitazione alla programmazione. I dati vengono in questo caso letti da due EPROM del tipo 27128 (16 k × 8), e scritti in ciascuna delle due 27256 pre-

senti sul programmatore. Il software di gestione risiede in un chip combinato di EPROM ed I/O del tipo 8755, mentre un altro chip combinato, con RAM 8155 (256 byte) ed altri I/O, completa la struttura hardware. Il bus degli indirizzi, dei dati e tutte le linee di controllo saranno pertanto agevolmente pilotate tramite questi chip di interfaccia col microprocessore. La figura 4 riporta lo schema elettrico dettagliato di questo programmatore sperimentale.

Naturalmente, il circuito è proposto col solo scopo di fare comprendere al lettore la semplicità di progettazione di un programmatore versatile, ma non è certo nostro compito quello di illustrare tutti i dettagli del software che, del resto, semplicemente ricalca quanto abbiamo descritto a proposito dell'algoritmo intelligente, e può essere con molta facilità implementato su un qualunque altro microprocessore. Il diagramma temporale della figura 5, comunque, illustra la sequenza delle operazioni effettuate per ogni byte: si notano chiaramente le tre fasi di programmazione, verifica e di "ripasso".

Le alimentazioni devono essere commutate in modo "pulito"

Al di là delle particolarità legate allo schema elettrico riportato come esempio, sarà opportuno approfondire la de-

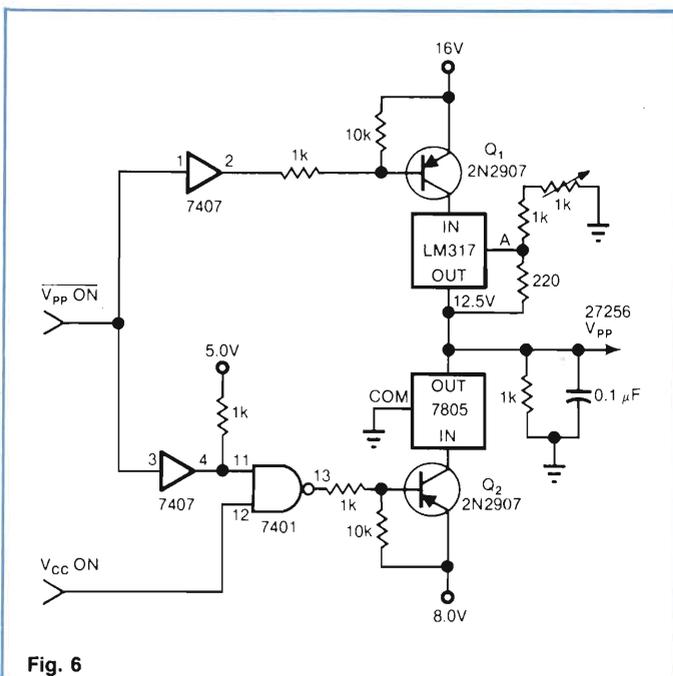


Fig. 6

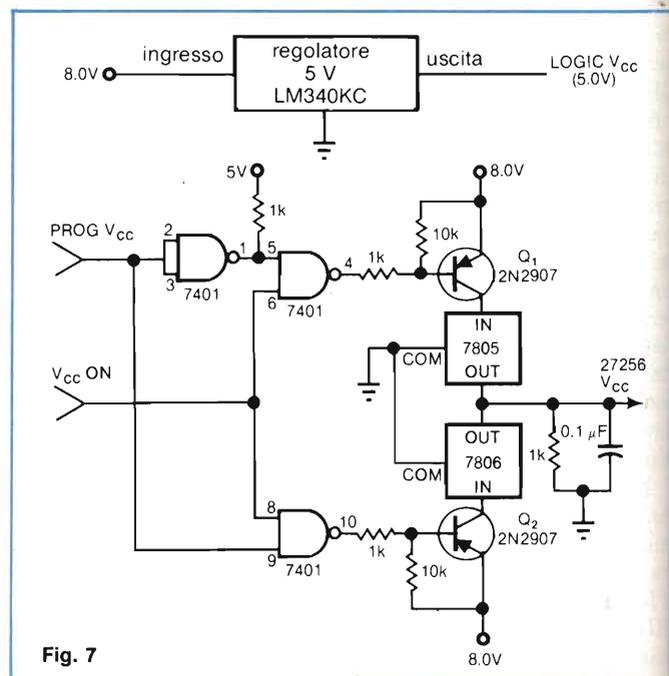


Fig. 7

scrizione della circuiteria che controlla la commutazione delle tensioni di alimentazione e di programmazione. È essenziale, infatti, che durante i transitori di commutazione non vi siano impulsi di sovratensione di ampiezza superiore ai massimi consentiti per un funzionamento affidabile della EPROM.

Per esempio, è molto importante che siano rispettate le specifiche sulla V_{pp} , dato che un impulso anche breve, ma superiore ai 13 V, può danneggiare facilmente il chip. Ecco allora un circuito affidabile, descritto in *figura 6*, che permetterà di controllare con facilità il valore della tensione di programmazione, commutandone il valore fra 5 e 12.5 V. Sono stati impiegati due regolatori molto comuni, di cui uno, il 317, è regolabile in modo da poter tarare con precisione il valore della tensione di uscita a +12.5 V.

Il circuito è controllato da due segnali logici "Vcc-ON" e "Vpp-ON": se il primo è a 1 ed il secondo è a zero logico, l'uscita V_{pp} alla 27256 è a 0 V, condizione che deve essere predisposta prima ancora di iniziare la programmazione, in modo da poter inserire senza timore di "shock" la EPROM nello zoccolo.

Quando si è pronti per programmare il chip, si può dare tensione alla EPROM (V_{cc} -ON), il che abilita la V_{pp} controllata dal segnale V_{pp} -ON. Commutando questo segnale, alla V_{pp} possono essere applicati +5 V o +12.5 V, come richiesto dalle temporizzazioni della fase di programmazione. Nel circuito di *figura 6*, abbiamo inserito sulla linea un resistore ed un condensatore, allo scopo di smorzare transitori e per evitare che la linea fluttui quando i due regolatori sono "spenti".

A questo punto è chiaro che un discorso analogo può essere applicato per la tensione di alimentazione, che, come sappiamo, deve poter essere commutata fra +5 e +6 V, (e deve anche poter essere spenta). Per svolgere queste funzioni, si è progettato il circuito di *figura 7*; il suo funzionamento è essenzialmente identico a quello del circuito di *figura 6*.

Entrambi i circuiti funzionano ottimamente per quanto riguarda l'immunità dal rumore e dai transitori; inoltre, l'impiego di regolatori di precisione, commutati, permette di evitare l'impiego di diodi di caduta, zener e transistori di regolazione che, con le loro tolleranze sulle specifiche, potrebbero causare

dei problemi sui livelli ammissibili dei segnali generati.

Per concludere, ricordiamo che la circuiteria descritta occupa talmente poco spazio che, tenendo conto anche delle ridotte dimensioni della EPROM (pur se di grande capacità), si potrà progettare un circuito ove sarà possibile la programmazione "on field" della EPROM stessa. Una soluzione siffatta si rivela utile quando si devono produrre schede tutte identiche fra di loro, che differiscono solo nel software di bordo. Se la circuiteria di programmazione è sulla scheda stessa, sarà facile, abbi-

nare le operazioni di test automatico a quelle di programmazione, per cui il prodotto uscirà dalle apparecchiature di controllo già personalizzato nel software. ■

BIBLIOGRAFIA

- 1) Knowlton, - *Un versatile algoritmo per la programmazione delle EPROM* - EDN, 17/02/1983.
- 2) R. W. Davis - *Improved software and circuits speeds EPROM programming* - EDN - 10/1983.



La Società svedese RIFA AB ha acquisito la maggioranza della Società RACOEL, distributore di componenti e prodotti elettronici con sede in Milano, che assumerà la denominazione RIFA-RACOEL s.r.l.

La RACOEL è agente e distributore della RIFA in Italia dal 1967. La RIFA intende con questa acquisizione potenziare la sua presenza sul mercato italiano, il quinto in Europa per i componenti elettronici.

L'Ing. Rossi, Amministratore della RACOEL, mantiene la stessa carica nella RIFA-RACOEL, alla quale partecipa come Socio. Alla Società partecipa anche la svizzera D. Leitgeb AG, per ampliare l'attività di distribuzione che svolge in tutto il mercato europeo.

La Leitgeb è fra l'altro agente della RIFA in Svizzera e in Austria, e con essa consociata nella RIFA-Leitgeb GmbH in Germania.

La stretta di mano a conclusione dell'acquisto della RIFA-RACOEL s.r.l. da parte della RIFA AB.

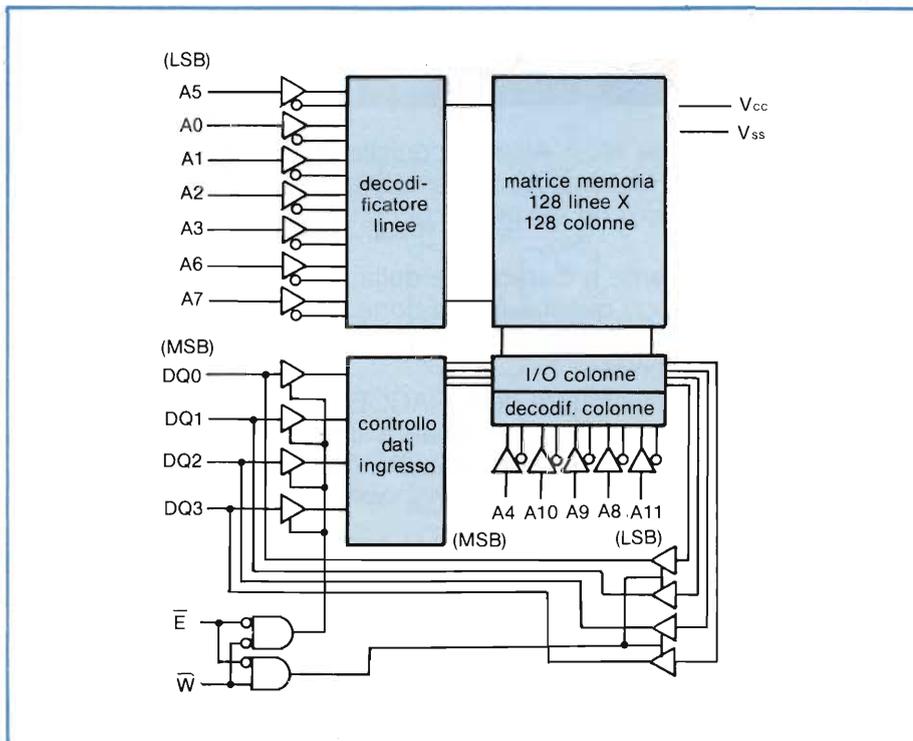
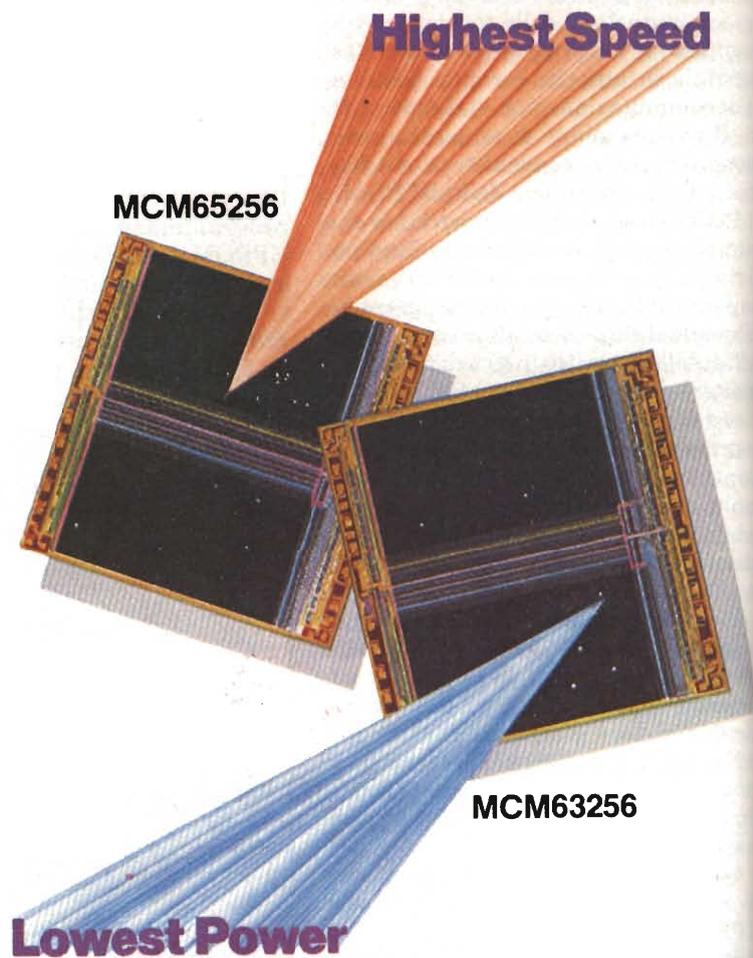
Da sinistra a destra, G. Rossi (RACOEL), D. Leitgeb (LEITGEB), R. Nordström (RIFA), E. Laera (RACOEL).

In tecnologia
HMOS II E III

RAM STATICHE VELOCI AD ALTA DENSITA'

a cura della Motorola

Viene fatta una storia rapida delle RAM e vengono presentate le RAM statiche veloci MOTOROLA realizzate in tecnologia HCMOS III.



Fino ad oggi le RAM *dinamiche* in tecnologia MOS sono state tra le memorie al silicio quelle più largamente utilizzate nell'area dei computer *mainframe*, dei *mini* e dei *personal*, in quanto hanno incontrato la richiesta base di queste macchine alta densità di memoria per area di silicio occupata. Infatti, la capacità di memoria per singola funzione delle RAM dinamiche MOS, commercializzate a grandi volumi in questi ultimi 15 anni si è sviluppata via, via da 1 kbit ai 250 kbit, fino a 1 Mbit delle RAM dinamiche della prossima generazione.

La RAM *statiche* hanno da sempre sofferto questo fatto, che si aggiungeva ad un'altra caratteristica tecnica limitativa: una più bassa velocità in termini di tempi di accesso.

Invero, la tecnologia bipolare aveva realizzato RAM statiche capaci di lavoro

Fig. 1 - Schema a blocchi della memoria RAM statica MOTOROLA 4 k x 4 bit MCM6168.

rare sotto i 100 ns, e le ha prodotte in grandi volumi; esse presentano però una limitata capacità di memoria per singola unità stante la dimensione delle celle equivalenti. Successivamente la tecnologia MOS ha prodotto, a partire dalla metà degli anni '70, RAM statiche da 1 k nella competitiva area dei 100 ns.

Solo recentemente però processi tecnologici più raffinati sono in grado di offrire RAM MOS, statiche, ad alta densità e con tempi di accesso sotto i 50 ns, concreta alternativa alle RAM dinamiche nei potenti sistemi di memoria dove sono soprattutto determinanti le prestazioni.

Queste nuove memorie RAM statiche veloci sono pertanto destinate ad applicazioni di spinta caratterizzate come: sistemi ad alta risoluzione per l'elaborazione di immagini grafiche (terminali CAD/CAM); sistemi a microprocessore basati su micro della 2ª generazione (frequenze di lavoro di 10 ÷ 20 MHz); sistemi a memoria "cache"

veloce; sistemi di controllo per scrittura e immagazzinamento dati (alta densità di pacchetti e intensivo utilizzo di tempi di accesso); sistemi di sintesi vocale e riconoscimento della parola; strumentazione di misura e di controllo; sistemi per il processo di segnali.

Tenendo presente questo tipo di domanda uno tra i maggiori produttori mondiali di semiconduttori, la *Motorola*, ha programmato l'introduzione della sua serie MOS di memorie RAM statiche, veloci, ad alta densità. Queste memorie si caratterizzano per prestazioni, qualità ed affidabilità a garanzia dei più esigenti impieghi.

Qui di seguito vengono descritte alcune di queste memorie RAM statiche della serie *Motorola*.

MCM2016H e MCM2018H: RAM statiche 2 k x 8

La memoria 2016 è disponibile con tempi di accesso specificati nei tre cam-

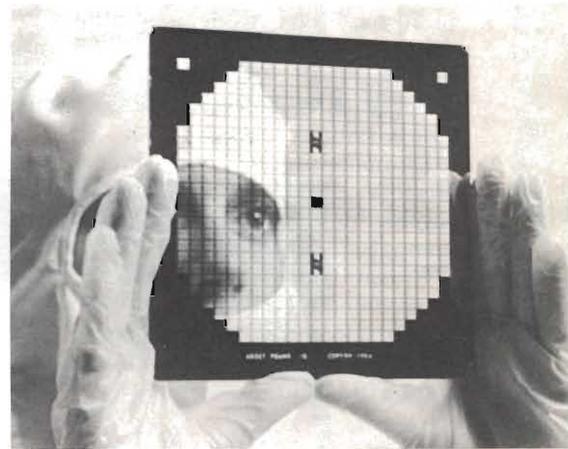


Fig. 2 - Controllo di una maschera vetro-cromo utilizzata per la produzione di chip di memoria della *MOTOROLA*.

MEMORIE MOTOROLA: ROM "OTP" E "FAST-TURN" DA 64 K

La Divisione Memorie della *Motorola* annuncia la disponibilità di due nuove memorie: una ROM OTP (One-Time Programmable) 8 k x 8 bit, l'MCM68769, ed una ROM "Fast-Turn" 8 k per 8 bit, l'MCM68768.

La ROM OTP MCM68769 può essere rapidamente programmata dallo stesso cliente, nella sua fabbrica, in funzione di ogni specifica esigenza; mentre la ROM "Fast-Turn" MCM68768, progettata per fare fronte a produzioni di massa che necessitano di memorie non volatili, è programmabile elettricamente presso il produttore, nella fase di test finale, utilizzando un "pattern" fornito dal cliente stesso.

Questi due prodotti pertanto offrono ulteriori vantaggi ri-

spetto alle memorie programmabili a maschera: tempi di programmazione ridotti, e costo di mascheratura nullo. Ulteriore fonte di risparmio per queste due ROM deriva dal contenitore plastico DIP a 24 pin utilizzato.

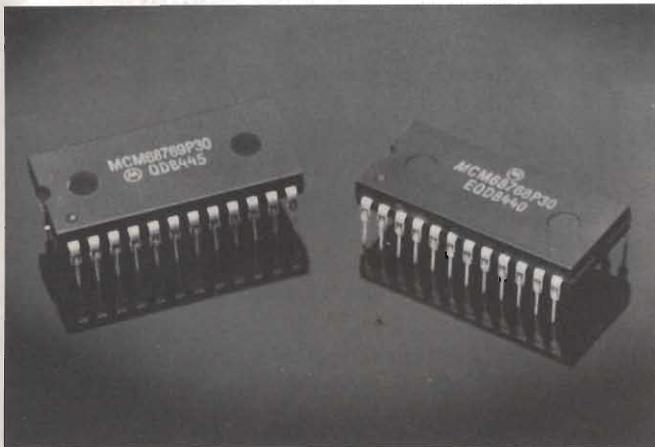
Entrambi i dispositivi sono tra loro intercambiabili, interamente compatibili con TTL e pin compatibili con la EPROM MCM68766 e la PROM mascherabile MCM68366 *Motorola*; inoltre, utilizzando contenitori a 24 pin possono espandere sistemi con ROM o EPROM da 8 k, 16 k, 32 k.

Caratteristiche delle memorie

— tensione di lavoro singola	da + 4,5 a + 5,5 V
— campo di temperatura	da 0 °C a + 70 °C
— corrente di alimentazione massima	85 mA
— tempo di accesso massimo per indirizzo	
MCM68768P30 e MCM68769P30	300 ns.
MCM68768P35 e MCM68769P35	350 ns.
— tempo di accesso massimo per "output enable"	
MCM68768P30, MCM68768P35,	
MCM68769P35	150 ns.
MCM68769P30	120 ns.

Il programma di personalizzazione per la scrittura della ROM MCM68768 può essere fornito su una EPROM da 64 k o su due EPROM da 32 k oppure su un nastro magnetico a 9 tracce 800 bit per pollice (bpi), con codice EBCDIC a parità dispari che utilizza il formato R.O.M.S. *Motorola*.

L'algoritmo di programmazione aumenta l'affidabilità dei dati memorizzati dalla ROM OTP MCM68769. Si possono programmare diversi dispositivi MCM68769 contemporaneamente e con programmi differenti.



Memorie *Motorola*: MCM68769 ROM OTP (One-Time Programmable) 8 k per 8 bit; MCM68768 ROM "Fast-Turn" 8 k per 8 bit.

pi 70 ns, 55 ns, 45 ns, assemblata in contenitori plastici e ceramici (300 mil e 600 mil) DIL, caratterizzata da una dissipazione di potenza, in stato attivo, fino a 120 mA (max).

La memoria 2018 è la versione con Vcc 5 V \pm 5% della 2016, con tempi di accesso definiti a 45 ns e a 35 ns; è compatibile con il tipo Toshiba.

Entrambe le memorie sono prodotte in tecnologia HMOS Silicon Gate Motorola (HMOS II). Questa tecnologia ad alte prestazioni si combina con elevata affidabilità e semplicità d'uso.

MCM2167H: RAM statica 16 k x 1

Anche questa memoria utilizza la tecnologia HMOS II ed ha tempi di accesso specificati a 55 ns e 45 ns. È fornita in contenitori plastici e ceramici (300 mil) DIL a 20 terminali ed è caratterizzata da una dissipazione di potenza, in stato attivo, equivalente a quella della memoria sopra descritta.

Oltre alla versione standard è disponibile anche una memoria 16 k x 1 in versione LCC.

MCM 6168 e MCM6164: due RAM statiche veloci

La RAM veloce MCM6168 Motorola è un'altra RAM statica a 16 k in tecnologia HCMOS III. È questa una memoria organizzata 4 k x 4 che utilizza la stessa tecnologia dell'MC68020, il micro Motorola a 32 bit. Disponibile con tempi di accesso di 70 ns, 55 ns, 45 ns avrà successivamente una selezione specificata a 35 ns.

Progettata con le regole della tecnologia "1,5 micron" si avvale di processi litografici avanzati e dei vantaggi del "wafer stepping".

L'MC6168 è fornita in contenitore plastico (300 mil) DIL a 20 terminali per una potenza operativa di 80 mA (max) in stato attivo.

Un'altra memoria SRAM veloce, ad alta densità, della Motorola sarà l'MCM6164.

È una memoria statica a 64 k organizzata a 8 k x 8 in tecnologia HCMOS III. Questa memoria apre una nuova era per le RAM statiche fornendo prestazioni a livello di byte per le necessi-

tà, avanzate già oggi, dai microprocessori in tecnologia HCMOS.

L'MC6164 sarà disponibile in contenitore plastico (600 mil) DIL a 28 terminali.

Le memorie statiche RAM equivalenti alla serie Motorola proposta in questo articolo, sono funzioni ideali per tutte le potenti MPU della seconda generazione oggi disponibili; quest'ultime utilizzando come partners memorie veloci, eliminano gli stati di "wait" ed aumentano l'efficienza del sistema dando maggior spazio al processo operativo.

Nell'area delle memorie RAM statiche, la Motorola prevede una rapida introduzione di altre funzioni a più elevata capacità.

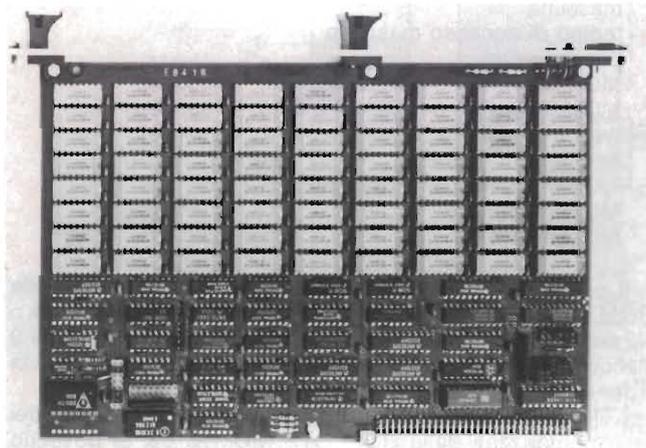
Per quanto riguarda i suoi programmi, la Motorola sta introducendo nuove funzioni RAM del campo dei 16 k - 256 kbit; queste nuove memorie sono tutte progettate in tecnologia HCMOS onde poter disporre di una maggiore densità di memoria.

MEMORIE AL SILICIO SU SCHEDE VMEbus MOTOROLA

La Motorola Microsistemi è presente nel mercato delle schede di memoria VMEbus compatibili per supportare progetti di sistemi a microprocessore e ampliamenti di banchi di memoria al silicio. Le schede Motorola disponibili, e le loro principali caratteristiche, vengono qui di seguito presentate in una sintetica selezione.

MVME202. Scheda di memoria RAM dinamica 512k byte

- Formato di lettura 8 o 16 bit.
- Possibilità di interleaving.



Scheda di memoria RAM dinamica da 512k byte.

- Generazione di bit di parità sul byte meno o più significativo.
- Tempo di accesso di lettura (max): 250 ns senza controllo di parità, 280 ns con controllo di parità.
- Tempo di accesso di scrittura (max): 60 ns.
- Circuito di refresh su scheda.
- PROM per la selezione di address-modifier.
- Due LED (su scheda) per segnalazione di selezione del modulo e di errore di parità.
- Campo di temperatura operativa: 0 ÷ 70 °C.
- Formato Doppia Europa.

MVME222-1. Scheda di memoria RAM dinamica da 1 Mbyte

- 1 Mbyte di capacità di memoria.
- Altre caratteristiche come la scheda MVME202.

MVME222-2. Scheda di memoria RAM dinamica da 2 Mbyte

- 2 Mbyte di capacità di memoria.
- Altre caratteristiche come da scheda MVME202.

Il rapporto qualità/prezzo, e la loro rapida disponibilità, fanno di queste schede di memoria un prodotto di largo interesse presso tutti i clienti integratori di sistemi "chiavi in mano".

Quanti utilizzano moduli VMEbus a microprocessore Motorola, per una qualificata scelta di potenti prestazioni e di una avanzata architettura, trovano nei moduli di memoria sopra descritti un completo e flessibile supporto.

COMPONENTI PER TELECOMUNICAZIONI

DAEWOO
ALUMINIUM ELECTROLYTIC CAPACITORS

Extended temperature (+105°C)

Clean proof

Low ESR

Low leakage
High ripple current
Long life (2000 hrs)

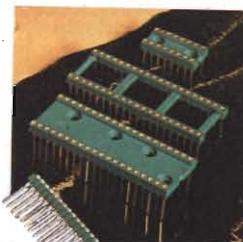
S



DIP SOCKETS

SNAP-SIP

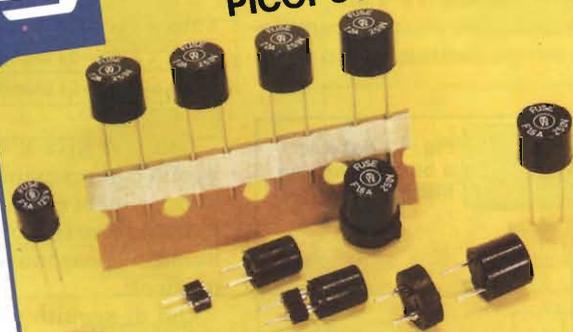
GRID SOCKETS



ELECTRONIC MOLDING CORPORATION

S

FUSIBILI SUB-MINIATURA
MICROFUSIBILI
PICOFUSIBILI



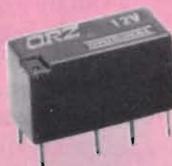
Wickmann-Werke GmbH

A mark of safety

S

original

ORIGINAL RELAYS
FOR THE NEW
ELECTRONIC AGE

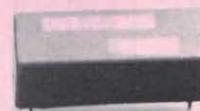


ORZ RELAY
Contact Rating 2 A
X-Bar Single Contact
Also washable version

OUAZ RELAY
Contact Rating 1 A
Also washable version



OMR REED RELAY
Contact Rating 1 A
Open and Magnetic sealed
case capsulated type



Original Electric Mfg. Co. Ltd.

SGE - SYSCOM S.P.A.

20092 Cinisello B. (MI), Via Gran Sasso, 35
tel. 02/6189159 - 6189251/2/3 - Telex 330118

CON 4 EPROM 8 SECONDI DI PARLATO

Poter memorizzare lunghi testi nella memoria dei generatori vocali di qualità, ha sempre avuto come limite la grande quantità di dati necessaria per tutti i parametri di controllo. Da qui la ricerca di tutte le possibilità per risolvere il problema di un generatore di parlato di buona qualità senza dover ricorrere ad un gran numero di memorie.

Il circuito qui presentato, lavorando a 8 kHz, con parole di 4 bit e 4 EPROM 2764, consente di ottenere circa 8 secondi di parlato di ottima qualità, con una banda di frequenza di 3,5 kHz, corrispondente alla banda telefonica SIP.

Claudio Sontacchi e Robert Brenner

Il sistema ADPCM (Adaptive Differential Pulse Code Modulation) permette di realizzare con una minima spesa un'unità di trattamento della parola in grado di soddisfare in modo ottimale molteplici campi di applicazione. Questo sistema si basa sulla sperimentata tecnica PCM, che si accorda sia con una buona qualità del parlato che con una ridotta quantità di dati.

Il chip MSM 5205 della OKI costituisce il nucleo di un tale generatore. Questo integrato contiene nel suo interno un circuito di sintesi, una logica di controllo ed un convertitore D/A a 10 bit. È in grado di leggere dal bus esterno, largo 4 bit, dati codificati ADPCM, di trasformarli in PCM e passarli, in modo seriale, al convertitore. All'uscita del MSM 5205 c'è quindi una rampa a gradini che, dopo essere fatta passare per un filtro passa basso, diventa un normale segnale analogico.

In generale, il chip è in grado di restituire un segnale analogico partendo da un segnale digitale memorizzato in forma compressa. Oltre a ciò, il chip permette di scegliere la frequenza di campionamento ed anche la larghezza della parola ADPCM fra 3 o 4 bit.

La scelta della frequenza di campionamento è semplicissima. Basta porre

gli appositi ingressi (S1, S2) ai livelli appropriati; tale frequenza è un quoziente intero della frequenza di clock (384 kHz) generata da un oscillatore al quarzo. Uguale la scelta della lunghezza della parola.

All'accensione, e nella maggior parte dei casi, si usa una parola ADPCM di 4 bit, composta da un bit di segno e da tre bit di dato. Nel caso di parole di 3 bit, i bit di dato sono 2. Il bit di segno indica se l'ampiezza del segnale aumenta (MSB = 0) oppure diminuisce (MSB = 1).

La tabella mostra come devono essere collegati i terminali 1 e 2 per selezionare le possibili frequenze di campionamento:

S1	L	L	H	H
S2	L	H	L	H
	4 kHz	6 kHz	8 kHz	Ingresso esterno

È permessa una frequenza esterna fino a 16 kHz, che è particolarmente utile nel campo musicale. Con le frequenze di campionamento generate internamente, si hanno le seguenti cadenze:

8 kHz x 4 bit = 32 kbaud	6 kHz x 3 bit = 18 kbaud
8 kHz x 3 bit = 24 kbaud	4 kHz x 4 bit = 16 kbaud
6 kHz x 4 bit = 24 kbaud	4 kHz x 3 bit = 12 kbaud

Già a 4 kHz x 4 bit si ottiene una buona comprensibilità della parola; a 6 kHz x 4 bit si raggiunge la stessa qualità delle linee telefoniche; dagli 8 kHz in avanti si possono avere effetti tonali e musicali.

Qui di seguito viene preso in esame più da vicino un esempio pratico di sintesi vocale ADPCM mediante MSM 5205. I dati sono memorizzati in un banco di memoria composto da quattro EPROM 2764; le altre funzioni logiche sono lasciate a circuiti integrati CMOS serie 4000.

Un impulso di start applicato sull'ingresso della porta IC2, resetta il contatore binario IC9 (4040) che incomincia

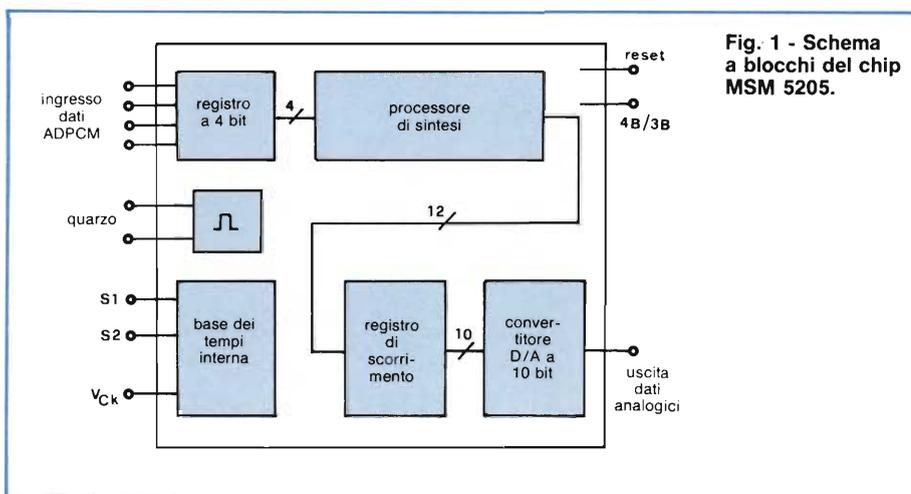


Fig. 1 - Schema a blocchi del chip MSM 5205.

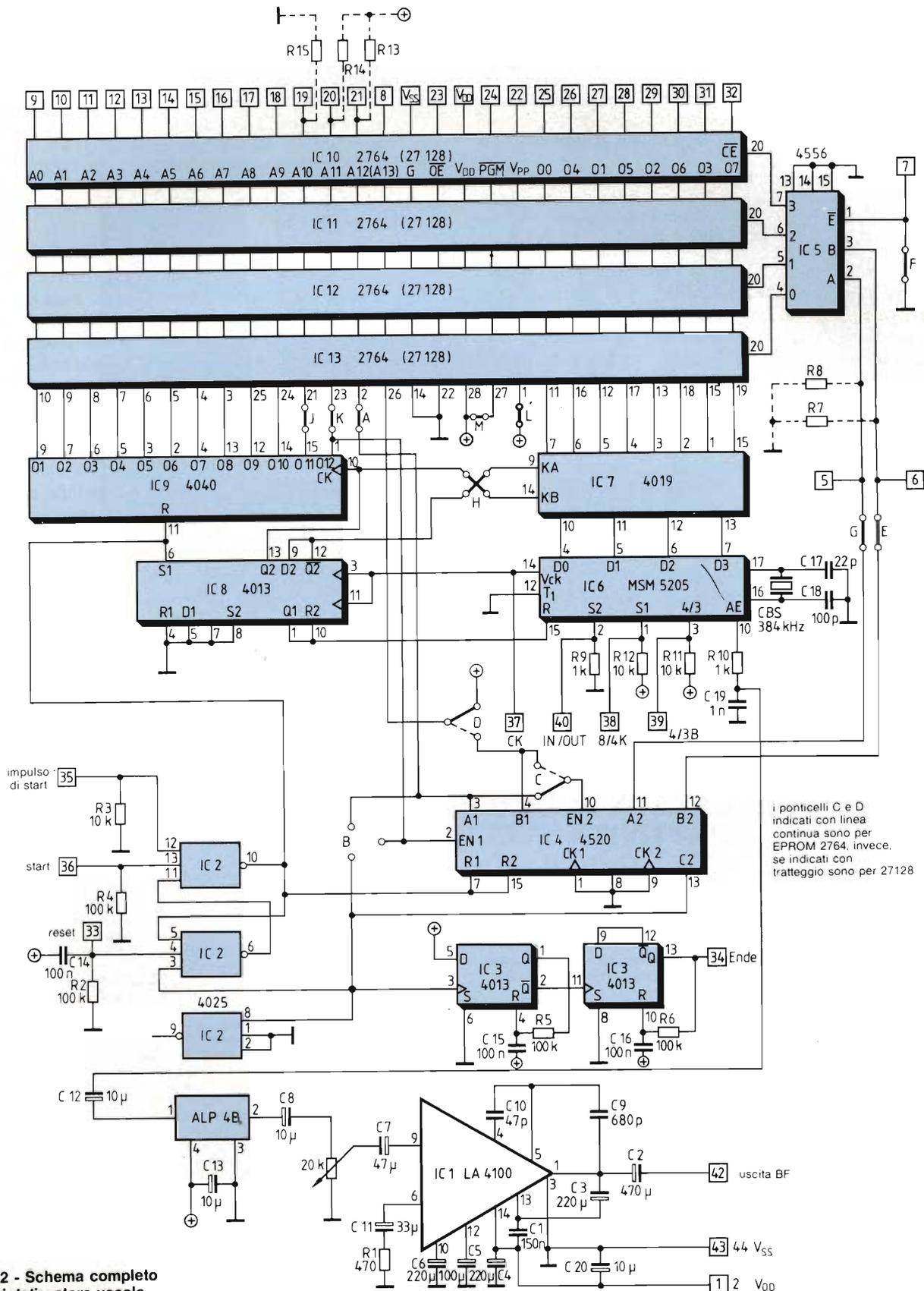


Fig. 2 - Schema completo del sintetizzatore vocale.

La problematica della conversione A/D e D/A diventa sempre più attuale, man mano che gli impieghi e la richiesta di precisione aumentano. In pratica però si può distinguere fra convertitori che devono eseguire molte conversioni lasciando correre la precisione, e viceversa convertitori che eseguono poche conversioni con una notevole precisione. L'ideale sarebbe un convertitore contemporaneamente preciso ed estremamente veloce. La tecnologia attuale spinge in questa direzione.

Per risolvere questi problemi è stato escogitato il sistema PCM, che in pratica è in grado di dire se la tensione in misura cresce oppure cala. Effettuare una misura in questo modo è molto più semplice che confrontare con svariati algoritmi la

tensione in misura con una generata mediante un convertitore A/D.

Il sistema PCM, però, si trova in netto svantaggio quando deve inseguire, a frequenze elevate, una tensione che varia molto velocemente, tipo un'onda quadra. Per evitare tale problema si può inserire un dato (ADPCM), che per convenienza non è mai superiore ai 7 bit, il cui compito è di indicare quanto velocemente questo segnale varia. Già con tre bit si può costruire una scaletta logaritmica con otto posizioni in grado di inseguire segnali ad elevata frequenza con precisione paragonabile a convertitori a 12 bit con campionamenti nell'ordine dei 1020 μ s.

a contare gli impulsi di clock dell'MSM 5205 attraverso il flip-flop tipo D IC8 (4013). I ponticelli J e K permettono la suddivisione delle EPROM in banchi. Il 4040 è così in grado di scandire gli indirizzi delle memorie connesse ad una frequenza che è la metà della frequenza di campionamento selezionata dagli ingressi S1 e S2. Per non perdere 4 bit degli 8 disponibili dalle EPROM si usa il multiplexer IC7 pilotato dalle uscite Q e \bar{Q} del 4013, rendendo così disponibile per ogni indirizzo di memoria selezionato due nibble, che vengono passati uno alla volta, alla frequenza di campionamento, all'MSM 5205.

L'ultimo indirizzo conteggiabile dal 4040 viene passato al contatore sincrono IC4 (4520), permettendo in questo modo l'espansione del campo di indirizzabilità fino a 12 + 4 bit. Qui vengo-

no usati solo due bit, che passati al decodificatore IC5 (4556) permettono la scansione di 4 EPROM.

L'ultimo indirizzo assoluto produce, attraverso IC3 (4013), un impulso di END. Collegando questo segnale con lo START è possibile produrre una emissione continua ciclica. Un impulso positivo sull'ingresso di RESET interrompe e resetta il sequenziatore di indirizzi, bloccando in questo modo l'emissione vocale.

Come è già stato detto, all'uscita del sintetizzatore vocale c'è una rampa a gradini. Per rendere più accettabile all'orecchio tale segnale è necessario un filtro passa-basso e naturalmente un amplificatore audio. Come filtro è stato usato un ALP 4B, sempre della OKI con la frequenza di taglio a 3 dB di 3,5 kHz.

Per garantire una resa ottimale attraverso la sintesi, deve essere scelta una frequenza di campionamento per lo meno doppia della più alta frequenza presente nel segnale campionato (teorema del campionamento). Per questo motivo, la frequenza di taglio del filtro passa-basso deve essere almeno $< = f_s/2$.

In generale è possibile cambiare il circuito in modo da suddividere il banco di memoria in più gruppi, onde avere la possibilità di selezionare diversi brani. A questo scopo ci si serve delle entrate OE delle EPROM stesse. Oltre a ciò, tutti i più importanti segnali sono stati portati all'esterno, in modo da rendere estremamente versatile tale circuito. Eventualmente è possibile espandere la capacità di memoria. ■

PRESENTATA ALLA GIORNATA DI STUDIO AEI L'ATTIVITA' ITALTEL NEL SETTORE DELLE FIBRE OTTICHE

Si è svolta a Milano, il 23 maggio 1985 la giornata di studio AEI - La tecnologia, i sistemi e le applicazioni della Italtel (Gruppo Iri-Stet) nel settore della trasmissione su fibre ottiche sono state al centro dell'intervento di Francesco Giorgetti, responsabile in ambito Ricerca e Sviluppo della Direzione Ingegneria di Sistemi della Italtel, alla giornata di studio "Situazione attuale e prospettive della trasmissione su fibre ottiche in Italia", organizzata dall'Associazione Elettrotecnica Italiana (AEI), che si è tenuta a Milano.

L'attività nel settore dei sistemi di trasmissione su portante ottico è iniziata alla Italtel nel 1977 sulla base di una collaborazione con il Cselit, il centro di studi e ricerche della Stet, che prosegue tuttora con un programma relativo agli sviluppi più avanzati (sistemi in "seconda finestra", moltiplicazione di lunghezza, sistemi a alta velocità).

Il catalogo Italtel comprende sistemi di trasmissione su fibre ottiche a 8 Mbit/s, disponibili dal 1982 e già installati in un centinaio di esemplari nella rete Sip, e sistemi a 34 Mbit/s, attualmente in fase di sperimentazione in campo, che entreranno in servizio nella seconda metà del 1985. Una seconda generazione di apparati, che utilizza componenti e fibre ottiche che lavorano in "seconda finestra", è attualmente nella fase finale di realizzazione.

Si tratta di sistemi a 34, 140 e 565 Mbit/s adatti alla trasmissione di grandi volumi di informazioni nelle reti numeriche a lunga distanza.

Nel quadro dei programmi di studio e sviluppo di componenti optoelettronici, la Italtel è impegnata, unica in Italia, nella fabbricazione di prodotti consolidati come i LEDs (Light Emitting Diodes) in "prima finestra" per sistemi a 8 e 34 Mbit/s e in attività di progetto e sviluppo di nuovi componenti, come Laser e fotorelettori in "seconda finestra".

L'impegno nel settore dello sviluppo e della fabbricazione permette di acqui-

sire un reale know-how industriale di fattibilità tecnica per iniziative su scala più vasta; mette inoltre a disposizione una competenza di valutazione della componentistica reperibile sul mercato, che si estende dal controllo delle prestazioni elettro-ottiche e di affidabilità all'analisi delle tecnologie di realizzazione dei chips e di assemblaggio.

Sulla base dell'esperienza e del know-how acquisiti con il progetto e la produzione di sistemi e componenti per la trasmissione su fibre ottiche - ha proseguito Francesco Giorgetti - la Italtel ha studiato e realizzato, in collaborazione con Sip, Cselit e Sirti, l'"isola ottica" della Fiera di Milano, una rete di cavi in fibre ottiche che copre tutta l'area espositiva ed è in grado di convogliare tutti i tipi di informazione: voce, testi, dati e immagini, anche in movimento.

Gli utenti, attraverso postazioni integrate formate da telefono multifunzione, televisore, telecamera e microfono, sono in grado di accedere a programmi televisivi nazionali e esteri via satellite; programmi registrati su videodischi, con i quali è possibile interagire (ad esempio, selezionare una certa sezione di immagini o modificare la velocità di proiezione); programma "in diretta" realizzati in Fiera. Le postazioni d'utente possono essere utilizzate anche come videotelefonati: permettono di ricevere e trasmettere immagini video a colori, contemporaneamente alle conversazioni telefoniche.

Per ulteriori informazioni:

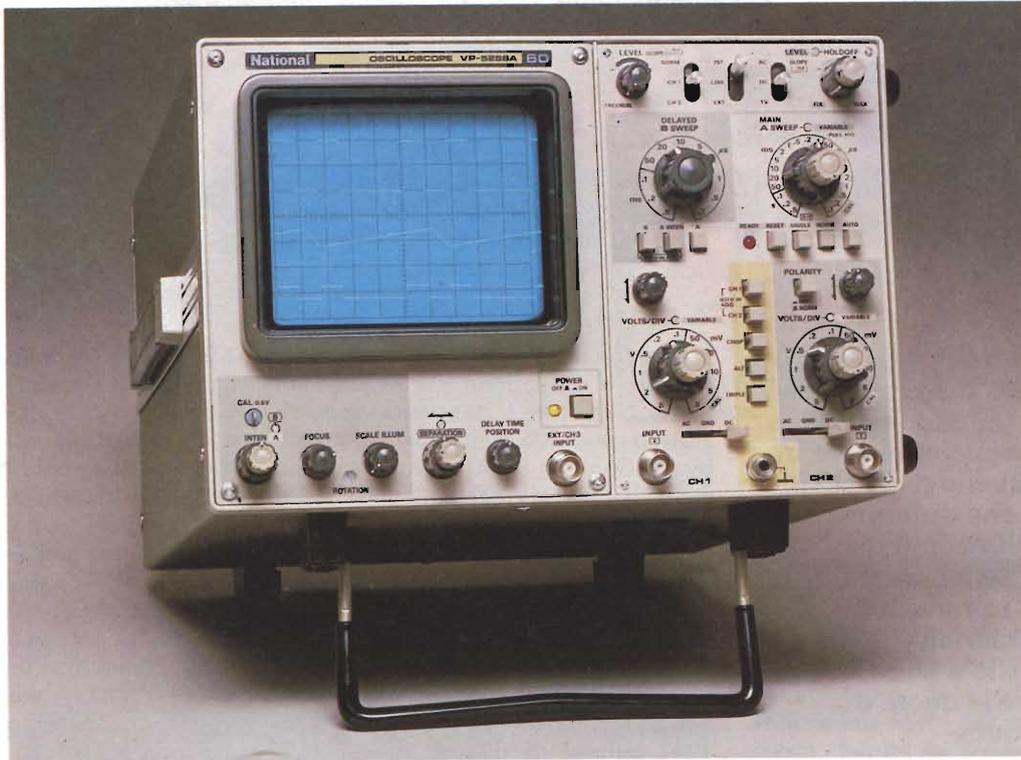
Pietro Valdatta
Relazioni Esterne Italtel
Via A. di Tocqueville, 13
20154 Milano
Tel. 02/43885113-43885207



National Panasonic

L'oscilloscopio VP-5256 A 60 MHz tre tracce, doppia base dei tempi, grazie all'elevata tecnologia impiegata dovuta alla pluriennale esperienza MATSUSHITA ha raggiunto e superato il dato di affidabilità di 25.000 ore/MTBF. Contemporaneamente a questo prestigioso traguardo è stata annunciata una riduzione di prezzo del 20%.

ORA ACQUISTARE UN NATIONAL È ANCHE ECONOMICO!



VP-5256 A

Caratteristiche principali	
VERTICALE	
Sensibilità:	da 2 mV a 5 V/DIV in 11 gradini calibrati
Banda (-3dB):	DC/60 MHz con tempo di salita di 5,8 ns
TRIGGER A/B	
Modo:	NORM, AUTO FIX
Sensibilità di trigger INT:	0,3 DIV (DC/5 MHz) - 1 DIV (Segnale video)
Sensibilità di trigger EXT:	0,2 Vp-p (DC/5 MHz) - 0,5 Vp-p (Segnale video)
ORIZZONTALE	
Base dei tempi A:	da 10 nsec a 0,5 sec/DIV in 21 gradini calibrati ed espansore x 10
Base dei tempi B:	da 0,2 µsec a 0,5 msec/DIV
Jitter:	10.000:1
OPERAZIONE X-Y (CH1/X, CH2/Y)	
Sensibilità:	da 2 mV a 5 V/DIV in 11 gradini calibrati
Banda:	DC/1 MHz
Errore di fase:	meno di 3 gradi a 1 MHz
ALTRE CARATTERISTICHE	
Funzioni Holdoff:	Il tempo di Holdoff è regolabile in modo continuo sul pannello frontale con l'apposita manopola
Funzione SWEEP ALTERNATO:	Consente di vedere contemporaneamente sia la base dei tempi A intensificata da B che la B espansa e ritardata
Tubo a raggi catodici:	Tubo rettangolare di 6 pollici con tensione di accelerazione di 12 kV
Dimensioni:	177 x 264 x 375 mm
Peso:	kg. 8

Barletta
Apparecchi Scientifici

20121 Milano - Via Fiori Oscuri, 11 - Tel. (02) 809.306 (5 linee ric. aut.) - Telex 334126 BARLET I

MEMORIE A SEMICONDUCTORE: UN DOMINIO DEI GIAPPONESI?

I giapponesi hanno il controllo della maggior parte del mercato mondiale delle memorie a semiconduttore in particolare quello delle RAM sia statiche che dinamiche. "Selezione" ha condotto un'indagine tendente ad accertare se i produttori europei ed americani hanno valide proposte o soluzioni per riconquistare le quote di mercato perdute.

di Claudio Sontacchi

Nel mercato delle RAM statiche e dinamiche a capacità più elevata, i giapponesi sono riusciti a conquistarsi un posto di preminenza. Secondo *Dataquest*, nella prima metà dell'84, più del 50% delle RAM dinamiche da 64K, e più del 90% delle RAM dinamiche da 256K, così come l'80% delle RAM statiche da 64K e circa il 75% delle RAM statiche veloci da 64K era di produzione giapponese.

Dataquest prevede che, nel 1985, il mercato mondiale delle RAM dinamiche, in tecnologia MOS, si aggirerà sui 4960 milioni di dollari, quello delle RAM statiche sui 1435 milioni di dollari, seguito da quello delle EPROM con

1383 milioni di dollari. Si prevede invece che il mercato delle ROM e delle EEPROM sarà rispettivamente di 850 e 373 milioni di dollari. Sempre secondo le previsioni di *Dataquest*, le DRAM saranno in testa anche nel 1988 con 8175 milioni di dollari. Il volume di mercato previsto per le RAM statiche e le EPROM sarà di 2287 e 2167 milioni di dollari.

In realtà anche se queste ultime cifre sono abbastanza basse in confronto a quelle globali, ciononostante queste previsioni mostrano il grande sviluppo delle ROM. Infatti esse raddoppiano fino a 1726 milioni di dollari mentre le EPROM si triplicano fino a raggiungere quasi 1028 milioni di dollari.

Le memorie in tecnologia MOS raggiungono un grosso giro d'affari. *Dataquest* prevede per il 1985 in Europa, un consumo di memorie MOS per 1067 milioni di dollari contro un consumo di memorie bipolari per 183 milioni di dollari. Nel 1987 queste cifre dovrebbero salire a 5570 milioni di dollari per le memorie MOS e a 660 milioni di dollari per le memorie bipolari.

Limitandosi ai CMOS, nel 1982 non si parlava ancora di DRAM; invece le SRAM rappresentavano il 46% del mercato dei CMOS, le ROM l'8%, le EPROM il 3% e le EEPROM il 2%. Per il 1988 si prevede la seguente variazione della ripartizione nella stessa base percentuale:

54 % DRAM, 90 % SRAM, 89 % ROM, 77 % EPROM e 75 % EEPROM.

Come si vede il futuro appartiene ai CMOS.

Riprendiamo adesso in esame la ripartizione di mercato.

Negli ultimi anni gli europei si sono sentiti dire più di una volta che avevano "perso il tram" delle tecnologie



EPROM da 128 Kbit ET27128 della THOMSON-CSF. Organizzazione: 16K x 8 bit. Tempi di accesso: 150/200/250/300/450 ns.

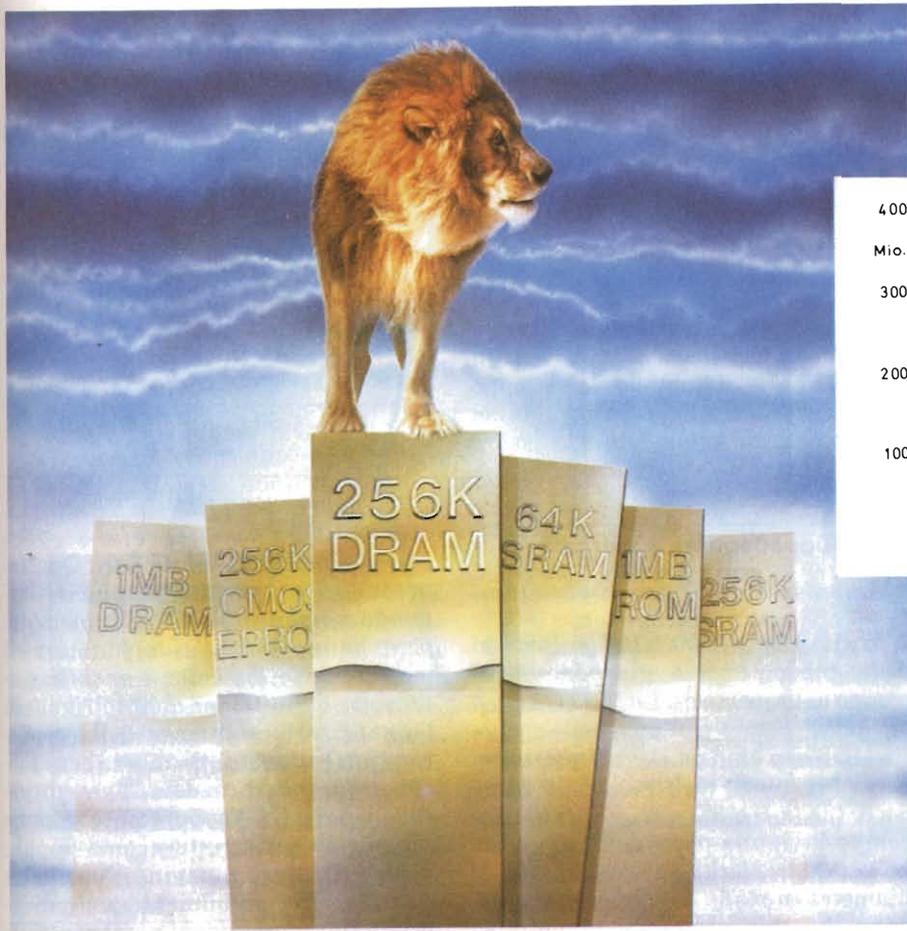
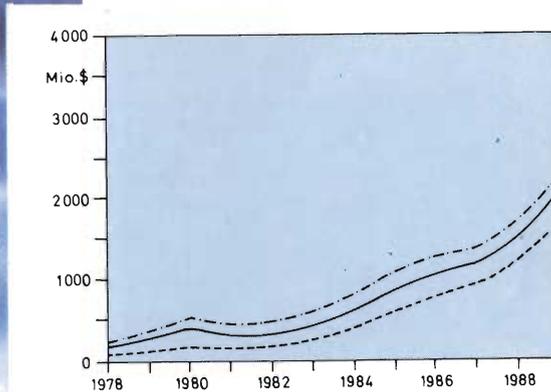


Fig. 1 - Previsione dei consumi europei di circuiti logici (curva in basso) di microprocessori (curva al centro) e di memorie (curva in alto) realizzati in tecnologie CMOS.

(fonte: Dataquest)



Gli americani: orientati più al profitto che al mercato

Secondo la *INTEL*, il grosso vantaggio dei giapponesi consiste nella loro strategia di produzione "high volume-low cost". Gli americani, si afferma, hanno la tendenza ad essere molto presto sul mercato ed a farsi pagare in qualche modo l'innovazione; in seguito arrivano sul mercato i produttori giapponesi come sorgenti *alternative*, ed allora il prezzo si abbassa drasticamente. I produttori americani hanno molto più a cuore il profitto che non il mercato.

Da circa un anno la *INTEL* produce una DRAM da 256K; questo tipo di memoria tuttavia copre ancora solo una piccola fetta del mercato mondiale. Questa memoria offre ai tecnici della *INTEL* la possibilità di imparare ancora qualcosa nell'ambito delle tecnologie produttive. Essi considerano molto importante questo processo d'apprendimento perchè ciò li metterà in grado di occupare una parte essenziale del mercato nel momento in cui la richiesta di chip CMOS sarà più estesa.

Nel campo delle RAM statiche, la *INTEL* concentra il proprio lavoro su chip molto veloci con un tempo di accesso di 30 ns o meno. Essa utilizza le RAM statiche per incentivare le proprie conoscenze nelle tecnologie dei futuri microprocessori.

Essenzialmente, il "know-how" si fa qui.

avanzate. Sembra che adesso stia succedendo la stessa cosa agli americani, anche se la loro lacuna tecnologica è molto ristretta, ed è decisamente negata da alcuni; ciononostante, è sufficiente per dover cedere ai giapponesi uno dei più proficui mercati.

Riconquistare i mercati con DRAM da 256 K

La *AMD* afferma che si deve riconoscere che il mercato delle RAM dinamiche oggi è un dominio dei giapponesi, i primi nel campo delle DRAM da 64K e in quello delle DRAM da 256K. D'altra parte, in Europa, anche la *Siemens* costruisce una DRAM da 64K e la *AMD* stessa sta lavorando a una DRAM da 256K che dovrebbe già essere disponibile per la fine del 1985. L'*AMD* vuole riconquistare una parte del mercato, e questo anche nell'ambito delle memorie statiche. Infatti vuole introdurre sul mercato per la fine dell'anno, SRAM 16K x 4, 64K x 1, 4K x 4 e 8K x 8 in tecnologia CMOS.

Recuperare il mercato con produzioni locali

La *AMI* non è un classico produttore di memorie. Non produce infatti nessun altro chip di memoria all'infuori delle ROM.

Le ROM hanno bisogno di un "turn-around" molto veloce e di una particolare assistenza che i giapponesi, dal momento che sono così lontani non possono offrire. Si sta già cercando di sostituire le EPROM con le ROM dato anche il fatto che in ogni caso le ROM sono più a buon mercato. Per fare questo si ha bisogno di un tempo di produzione molto breve. Qui la *AMI* vede un vantaggio dei produttori europei ed americani che producono "in loco".

Un altro punto a favore degli occidentali sarebbe poi il fatto che i giapponesi sono poco flessibili per ciò che riguarda il mascheramento. La *AMI* prevede quindi, in termini generali, un aumento della percentuale giapponese sul mercato delle memorie in genere e nello stesso tempo un loro calo nel campo delle ROM.



Controllo della operazione di bonding alla fabbrica di semiconduttori della TEXAS INSTRUMENTS di Rieti.

Il traguardo a medio termine della *INTEL* è di presentarsi sul mercato con le cosiddette OTP (one-time-programmable-EPROM).

In passato si tendeva a far realizzare dagli altri, i processori e le periferiche, dato che l'affare principale erano comunque le memorie. Oggi invece si riconosce che anche i processori rappresentano un grosso affare.

In futuro i microcontroller avranno tanta memoria integrata che il rimanente mercato delle memorie subirà un notevole calo. Inoltre, con lo sviluppo di memorie da 1 Mbit, i mainframe del futuro avranno solamente pochissimi componenti.

Riguardare il mercato con i prezzi

Anche alla *MOTOROLA* si è consci della predominanza giapponese nel campo delle memorie. La *MOTOROLA* si vuole spostare nell'area delle memorie MOS con chip ad elevate prestazioni, cioè memorie molto veloci da 16K e 64 K (2K x 8 e 8K x 8). Per rimanere competitivi, una parte della produzione è stata trasferita su wafer di grande diametro in modo da aumentare il numero dei chip per wafer prodotti ad ogni passaggio. Questo vale naturalmente anche per le RAM dinamiche, dove la *MOTOROLA* produce chip fino a 64K.

Nel campo delle memorie da 256K è stata già iniziata la campionatura che dovrebbe essere completata entro l'anno, presumibilmente non solo per gli Stati Uniti ma anche per l'Europa. La *MOTOROLA* offre EEPROM fino a 16K e UVEPROM fino a 64K.

Attualmente, alla *MOTOROLA* le memorie vengono viste in stretta relazione con i microprocessori ed i controller dove l'architettura influenza fortemente l'organizzazione interna ed il modo di comunicare con il mondo esterno. A questo deve essere aggiunto anche il corrispondente software. E questo è più difficile da realizzare di una memoria. La *MOTOROLA* si è impegnata forse con più attenzione in questo campo che non nell'ambito delle sole memorie.

Due anni fa gli americani dormivano

Secondo la *NATIONAL SEMICONDUCTOR*, il grosso successo dei giapponesi è nelle DRAM da 64K. Quattro produttori giapponesi stanno sviluppando memorie da 256K, gli americani però hanno già le campionature. Il mercato delle 256K non è ancora esattamente definito per quanto riguarda l'organizzazione interna della memoria. Non è stato infatti ancora ben chiarito se l'architettura dovrà avere un parallelismo x 1, x 4 oppure x 8, e se siano più convenienti strutture come "nipple mode" struttura a pagina e a colonne statiche. Presumibilmente, nei prossimi anni, gli americani presenteranno contemporaneamente sul mercato chip strutturati in modo diverso.

Attualmente la *NATIONAL SEMICONDUCTOR* sta producendo la campionatura di una DRAM da 256K (256K x 1), ed intende lavorare d'ora in poi su chip 64K x 4. Nello stesso tempo per quanto riguarda le memorie statiche essa ed altre due ditte americane offrono le campionature di SRAM da 64K in tecnologia CMOS.

RAM DINAMICA IN CMOS DA 1 MEGABIT DELLA TOSHIBA

La TOSHIBA ha sviluppato una memoria di lettura/scrittura dinamica (d-RAM) in tecnologia CMOS da 1 megabit "ULSI" (Ultra Large Scale Integration).

Ideale come mezzo di memorizzazione dei dati, verrà impiegata in una ampia gamma di computer, apparecchiature per office automation e portatili, grazie alla sua grande capacità di memoria, elevata velocità e basso consumo. Un chip di d-RAM da 1 megabit può memorizzare una quantità di informazioni pari a 4 pagine di testo di un quotidiano, oppure 130.000 caratteri alfanumerici (1.048.576 bit d'informazioni: un carattere alfabetico viene memorizzato usando 8 bit).

Questa capacità è quattro volte quella di una d-RAM da 256 K. Il nuovo chip in CMOS da 1 megabit funziona ad una velocità maggiore (1,5 volte) con un consumo minore (circa 3/4) rispetto alla d-RAM standard in NMOS da 256 Kilobit

disponibile sul mercato. Inoltre rispetto al chip da 256 K, il nuovo chip ha un tasso di "softerror" migliore, (variazioni indesiderate delle informazioni memorizzate a causa del trasferimento di particelle alfa dal package al chip).

Con un'alimentazione singola da 5V, la nuova d-RAM della TOSHIBA ha un tempo di accesso di 60 nanosecondi, il più veloce del mondo per un chip da 1 megabit. Inoltre, prevede una funzione di indirizzamento a colonna fissa che permette un tempo di accesso di 25 nanosecondi. Il consumo durante il funzionamento è stato limitato a 30 milliampere e a 0,3 milliampere in stand-by, la migliore prestazione al mondo nella sua classe. La TOSHIBA ha raggiunto questo risultato perché dispone dei processi tecnologici attualmente più all'avanguardia, tra i quali il processo CMOS da 1,2 micron.

RAM CMOS 64K x 1 DELLA FAIRCHILD

Nella RAM statica F1600 della Fairchild sono combinati un array di memoria NMOS ad alta densità con una circuiteria di controllo CMOS per ottenere un tempo di accesso di 45 ns ed una bassa dissipazione sia in funzionamento che in standby. Grazie alla sua architettura di 64K bit x 1 ed alla possibilità di operare su tutta la gamma militare di temperatura, il dispositivo si adatta ad una vasta gamma di applicazioni, dai super-computer commerciali all'avionica militare.

La Casa costruttrice ha impiegato per questo dispositivo un processo CMOS oxide-isolated con strutture inferiori a $2\mu\text{m}$. La versione commerciale della F1600 ha interconnessioni in silicato di tantalio ed è disponibile con tempi d'accesso di 45, 55 e 70 ns con un consumo di corrente tipico di 40 mA quando attiva (70 mA massimi) e di 5 mA (max 20) in standby a livelli TTL. In completo standby, con gli ingressi portati ai potenziali di alimentazione, il consumo si riduce a 0,2 mA tipici (9 mA max).

A differenza dei dispositivi con parallelismo a 4 o 8 bit, la F1600 si adatta facilmente agli schemi di memoria usati sui minicomputer e sui mainframe per la rivelazione e correzione degli errori. La Casa produttrice si aspetta che i costruttori di computer ad alte prestazioni passino dalle RAM dinamiche a quelle statiche nelle main memory per ottenere tempi d'accesso più brevi.

La F1600 è un dispositivo completamente statico, non richiede clock o temporizzazioni critiche e funziona con una alimentazione di 5 V ($\pm 10\%$). È dotata di un ingresso dati separato e di un'uscita 3-state, entrambe TTL compatibili. Viene offerta sia in contenitore ceramico DIL a 22 piedini che in chip carrier a 22 contatti. La versione ad alta affidabilità opera nella gamma di temperatura tra -55 e $+125$ gradi ma è disponibile solo con tempi d'accesso di 55 e 70 ns. La versione commerciale opera tra 0 e 70 gradi.

Secondo la *NATIONAL SEMICONDUCTOR*, gli americani sono ancora in tempo. Tre o quattro anni fa, finché non arrivarono sul mercato, nel campo delle 16K c'era una lacuna produttiva, che poi è diventata sempre più piccola.

Per quanto riguarda le DRAM da 64K però, due anni fa, gli americani si sono trovati impreparati ed hanno impiegato fino ad ora per riprendersi. Essi sono però in testa nella produzione delle EPROM.

Un mercato completamente nuovo si sta aprendo nel campo delle EEPROM, attualmente dominio degli americani e dove i giapponesi non hanno ancora nulla.

La *NATIONAL SEMICONDUCTOR* è arrivata per prima nelle EPROM CMOS ed attualmente produce campionature di EPROM da 256K, che dovrebbero entrare in produzione entro i prossimi due mesi. Inoltre, produce chip da 256 bit fino a 16K ed ha una EEPROM CMOS da 64K in sviluppo; infine sta lavorando per avere una grande varietà di memorie capaci di supportare microprocessori e periferiche e si sta concentrando seriamente sui CMOS.

Sfruttare i piccoli spazi, altrimenti collaborare con i giapponesi

Alla *RCA* si è consapevoli del fatto che il mercato delle memorie è, per il 95%, dominio dei giapponesi e ci si rende conto che le cose non potranno cambiare velocemente, soprattutto nel campo delle DRAM e delle SRAM CMOS. I

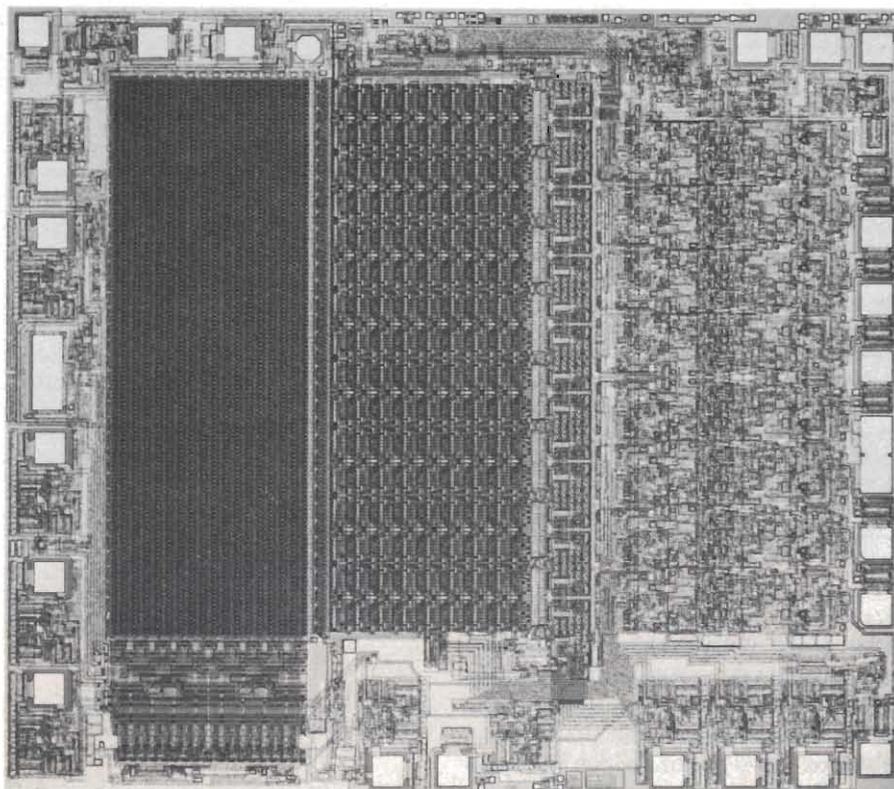
giapponesi infatti, affermano alla *RCA*, sono organizzatissimi dal punto di vista del volume della produzione, della tecnologia e del prezzo, così che possono facilmente imporsi sul mercato. Una soluzione sarebbe quella di collaborare, dove possibile, con i giapponesi. Gli americani, ad esempio, sono ancora un passo avanti nella tecnologia, mentre i giapponesi sono ottimizzati nelle tecniche produttive. Negli ultimi anni, gli orientali hanno insegnato come devono essere controllate qualità e affidabilità.

Secondo la *RCA* ci sarebbero comunque alcuni piccoli spazi dove inserirsi,

Controllo delle geometrie di una memoria a semiconduttore con il microscopio elettronico a scansione.

(Foto-Philips).





Microfotografia del chip di una memoria PROM prodotta dalla **MONOLITHIC MEMORIES**. Sono disponibili PROM da 256 a 32 Kbit, con tempi di accesso compresi tra 15 e 40 ns.

ROM CMOS da 256 Kbit della **SOLID STATE SCIENTIFIC**. Tempo di accesso: 75 ns.

ad esempio, nelle ROM CMOS. La **RCA** ha memorie da 8K x 8, 16K x 8, 32K x 8 in CMOS, prodotte secondo un'architettura "stack nand". Con questa architettura possono essere realizzati chip così piccoli da fare concorrenza alle NMOS anche dal punto di vista economico. Essi consentono di inserire in un contenitore SO una memoria ROM da 256K, cosa impossibile con le normali tecnologie a celle NOR.

Dove senz'altro la **RCA** non è seconda a nessuno è nel campo della *microintegrazione*. Non dovrebbe essere lontano il momento in cui sarà possibile integrare in un unico chip (macrocell) ROM, RAM, PLA, microprocessore e interfacce analogiche in modo da offrire al cliente un computer single chip, semicustom.

Il mercato delle ROM

I giapponesi, si afferma alla **ROCKWELL**, non primeggiano nel campo delle memorie ad alta tecnologia della nuova generazione, soprattutto nelle EEPROM dove dominano gli americani.

La **ROCKWELL** attualmente ha in programma solo ROM NMOS e CMOS. Ma qui, a causa dell'elevata quotazione del dollaro non è possibile competere con i prezzi dei giapponesi. Sono perciò avvantaggiati i produttori americani che producono in Europa e che possono quindi reagire molto più velocemente degli orientali. Da questo punto di vista la suddivisione del mercato è equilibrata.

Finora la **ROCKWELL** non ha intenzione di produrre in Europa, anche se pensa di allestire sul vecchio continente un centro di progettazione per "circuiti custom", basati su microcomputer su chip singolo. Per questi circuiti sta completando anche EEPROM. C'è anche in programma la produzione di EEPROM CMOS; in questo campo, giapponesi non sono ancora molto esperti e questo lascia spazio agli occidentali.

Caccia alla riconquista del mercato?

Secondo la valutazione della **SIEMENS**, i giapponesi manterranno inalterato il loro predominio. Il motivo è molto semplice: a causa dell'alto livello tecnologico, essi possono produrre grandi quantità; cosa che nessun produttore europeo è in grado di offrire. In Europa infatti, le uniche ditte che producono memorie in quantità rispettabili sono la **Philips** per quanto riguarda le RAM statiche, e la **Siemens** per quanto riguarda le RAM dinamiche. Probabilmente la situazione presente non cambierà nei prossimi anni.



RAM NON-VOLATILE DELLA INTEL NON RICHIEDE CIRCUITERIA DI INTERFACCIA

La Intel Co. ha annunciato la disponibilità di una RAM non-volatile (NVRAM) che non richiede circuiteria di interfaccia. La nuova NVRAM 2001 supporta tutti i microprocessori e microcontrollori a 8 bit della Intel.

La NVRAM 2001 Intel combina la non-volatilità di una E²PROM (memoria di sola lettura programmabile, cancellabile elettricamente) con le funzioni di lettura/scrittura in tempo reale di una RAM statica. Come tutte le memorie non-volatili, la NVRAM 2001 conserva i dati anche in caso di caduta di tensione. Se utilizzata con microcontrollori a 8 bit e microprocessori multiplexati, la NVRAM 2001 elimina il bisogno di una circuiteria di interfaccia trasmettendo informazioni di indirizzo e dati sulle stesse linee.

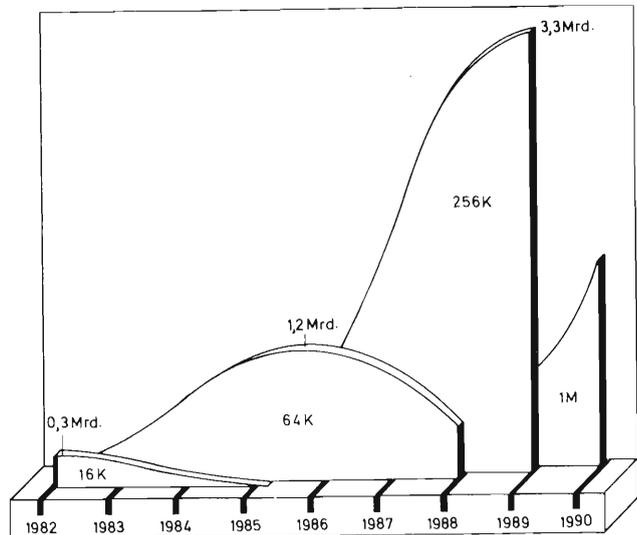


Fig. 2 - Cicli di produzione delle memorie RAM dinamiche.

(fonte: Texas Instruments)

Gli sforzi della Philips e della Siemens dovrebbero però servire, con la futura produzione di memorie da 1 Mbit e 4 Mbit, ad avvicinarsi alla concorrenza. Lo scopo prefissato di queste aziende europee non è quello di appartenere alle prime cinque "potenze" nel campo delle memorie, ma quello di sviluppare tecnologie di base, in modo da poterle utilizzare non solo per realizzare memorie ma anche sistemi a microprocessore. Per questo è necessaria la padronanza di tecnologie ad alta concentrazione di componenti; cosa possibile solo "esercitandosi" a costruire memorie.

La Siemens ha in programma di produrre memorie da 1 Mbit nel 1987.

I giapponesi intendono offrire campionature di memorie da 1 Mbit alla fine del 1985. Il fatto che gli americani non abbiano in programma nel 1985 questo tipo di memorie dimostra, si afferma alla Siemens, che negli ultimi due anni essi hanno avuto un paio di mesi di stasi tecnologica.

Nuovi mercati con nuove tecniche di package

Alla TEXAS INSTRUMENTS si è del parere che, nonostante il dominio dei giapponesi sul mercato delle memorie, i clienti, sulla base delle esperienze fatte durante il periodo di crisi produt-

tiva, desiderino una "seconda source" europea. Per i clienti europei è importante quindi che venga rafforzata la produzione "in loco" (come fa la TI) e che questa venga posta sotto il controllo di un direttivo europeo.

La TI pone tutta la sua attenzione nelle RAM dinamiche. La DRAM da 256K organizzata in 256K x 1 è già pronta per la produzione di serie; il chip 64K x 4 è in fase di campionatura, e prossimamente sarà posto in produzione.

19° SALONE INTERNAZIONALE DELLA MUSICA E HIGH FIDELITY

5th INTERNATIONAL VIDEO AND CONSUMER ELECTRONICS SHOW

5-9 Settembre 1985 • Fiera Milano

INGRESSI: Via Spinola (P.ta Meccanica)
Viale Eginardo (P.ta Edilizia)

ORARIO: 9.00-18.00

CONCORSO PER I VISITATORI



SCONTO DI L. 1000 AI LETTORI DI:
Questo biglietto non è valido per l'ingresso al settore broadcasting (Pad. 42) riservato agli operatori economici

Ne è vietata la vendita (art. 34 D.P.R. 640 del 26/10/19)

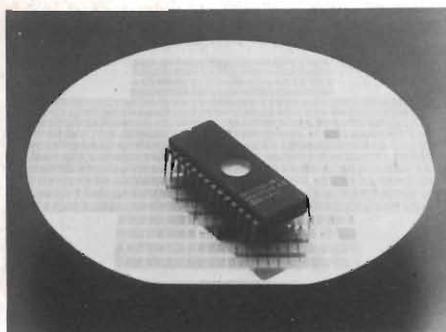


ASSOEXPO - Associazione Promozione Mostre

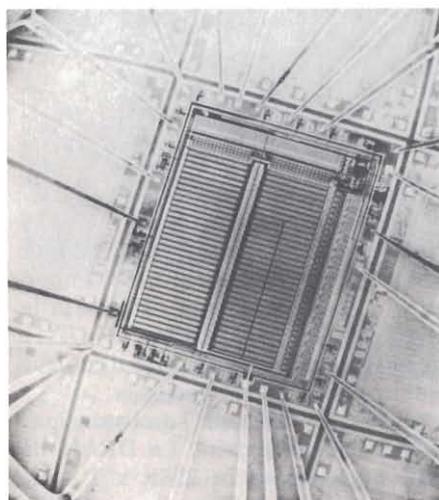


di elettronica • microcomputer
SELEZIONE

OFFERTO DALLA RIVISTA:



EPROM M27256 da 256 Kbit prodotta dalla S.G.S.. Organizzazione: 32 K x 8 bit. Tempo di accesso: 200 ns.



Figurazione delle differenze di potenziale in una memoria a semiconduttore.

(Foto-Siemens).

La TI produce anche memorie non volatili, soprattutto EPROM. Nelle RAM dinamiche è molto importante, affermano alla TI, dare al cliente maggiore possibilità, specialmente con l'introduzione di nuovi package, per esempio tipo "chip carrier plastici", di quanto non offrano i giapponesi.

Nel campo delle DRAM da 64K ci si aspetta per il 1985 un consumo di oltre un miliardo di pezzi. Non esiste nessun altro chip che presenti una complessità analoga e sia stato prodotto in queste quantità.

Per quanto riguarda le DRAM da 256K, si prevede, nel 1989, una produzione di oltre tre miliardi di pezzi.

Solo attraverso la cooperazione sarà possibile riconquistare le quote di mercato perdute

Per controbattere la superiorità dei giapponesi, alcune ditte americane collaborano oggi apertamente con altre ditte. Un esempio di tale cooperazione è la EPROM CMOS nata dalla collaborazione fra VLSI Technology Industries e National Semiconductor. La NS ha prodotto il layout, ha studiato cioè il circuito, la VTI ha sviluppato il processo di produzione.

Attualmente, la VTI fornisce ai propri clienti una precampionatura, ma spera di dare una vera campionatura quest'autunno.

Secondo la VTI, un altro motivo della superiorità nipponica è che la disciplina sul lavoro degli ingegneri giappo-

nesi è superiore a quella degli occidentali. Questo è di fondamentale importanza nell'ottimizzazione dei processi produttivi. Gli americani hanno inoltre sbagliato anche la politica dei prezzi.

Alcuni anni fa, negli Stati Uniti si faceva pagare moltissimo una memoria, e il prezzo lo si lasciava alto il più a lungo possibile; in questo modo, non solo si è ostacolato lo sviluppo, ma non sono stati intrapresi nemmeno studi per ridurre i costi.

I giapponesi lavorano invece con ben altri sistemi: in primo luogo stabiliscono quanto deve costare un prodotto, poi lo mettono in vendita a quel prezzo; nello stesso tempo, aumentano la qualità riducendo così i costi di produzione.

La VTI ha deciso di non presentarsi sul mercato classico delle DRAM. Nel campo delle ROM è presente con ROM NMOS fino a 256K, ha una 512K che sta uscendo proprio ora e sta sviluppando per proprio conto una linea CMOS con capacità di 256K, 512K e 1 Mbit.

La VTI è anche presente sul mercato delle RAM statiche con due programmi: insieme alla Lattice studia il circuito e la VTI fornisce la tecnologia. Inoltre, sta lanciando insieme alla Visic una RAM quasi statica, dove la VTI sviluppa la tecnologia e la Visic il circuito. In entrambi i programmi sono già pronti i prototipi dei wafer, e probabilmente, le prime campionature saranno disponibili verso la fine del 1985.

QUALIFICA (A)

- 1 Fabbricante
- 2 Rapp. o Filiale
- 3 Importatore
- 4 Grossista o negoziante
- 5 Riparatore
- 8 Rivista di settore
- 9 Associazione di categoria

ATTIVITÀ (B)

- 1 Amatoriale
- 3 Designer
- 6 Editore
- 9 Insegnante
- 10 Impresario
- 11 Musicista
- 13 Studente
- 14 Tecnico
- 15 Titolare
- 17 Disc-jockey

SETTORI DI INTERESSE (C)

- 1 Strumenti musicali
- 2 Alta Fedeltà
- 3 Musica incisa
- 4 P.A. System
- 5 OM - CB
- 6 Videosistemi
- 7 Personal Computer
- 8 Attrezzature per discolche
- 10 Radio-TV
- 11 Elettronica di consumo
- 12 Autoradio
- 13 Videotel
- 14 Telecomunicazioni
- 15 Broadcasting
- 16 Videogiochi
- 17 Televideo
- 18 Edizioni tecniche e musicali

cognome / surname
nome / christian name

--	--	--	--	--	--	--	--	--	--

ditta / company

--	--	--	--	--	--	--	--	--	--

indirizzo / address

- della ditta / of company
- privato / private person

--	--	--	--	--	--	--	--	--	--

câp / postal code
città / town

--	--	--	--	--	--	--	--	--	--

nazione / country

--	--	--	--	--	--	--	--	--	--

INVITO DA PRESENTARE ALLA BIGLIETTERIA

Presentando questo tagliando interamente compilato **alla biglietteria** si ha diritto all'acquisto di un biglietto di ingresso al prezzo ridotto di

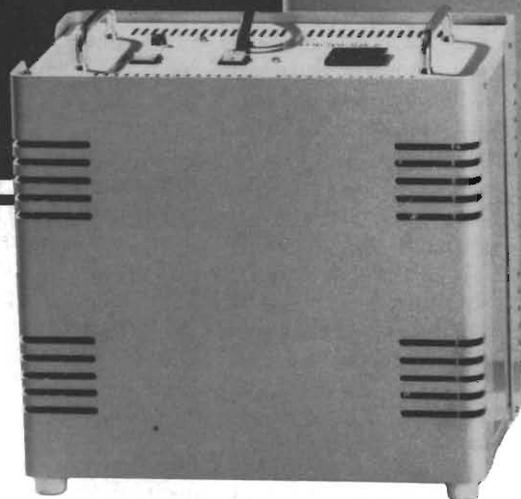
L. 4.000

GRUPPI DI CONTINUITA' STATICI NO BREAK

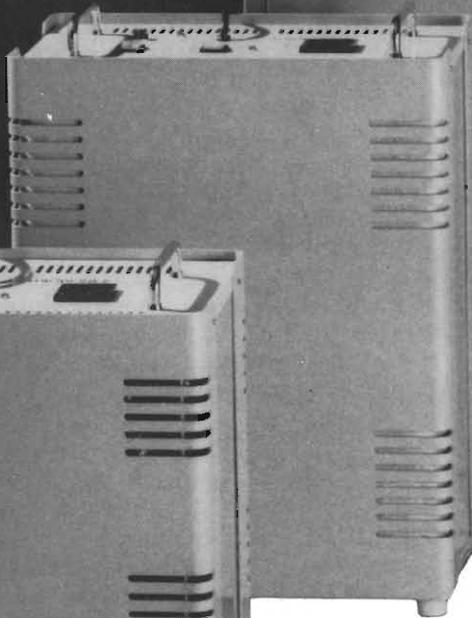
L'esigenza di disporre di una fonte energetica continuativa, indipendente anche per un considerevole tempo dalla rete di distribuzione, con sufficiente autonomia, ha creato la necessità di realizzare un tipo di macchina in grado di fornire energia molto stabile in tensione e frequenza con distorsione molto bassa, sia in presenza della rete o meno.

Impiegando questi gruppi di continuità per alimentare calcolatori, macchine contabili ed altri sistemi con memoria volatile, si elimina ogni tipo di inconveniente causato dalla mancanza di rete, fornendo alimentazione in continuità senza alcuna commutazione. Inoltre questi gruppi di continuità si comportano anche da separatori di rete, e sopprimono eventuali disturbi e transitori.

Uscita sinusoidale
220V \pm 1,5%
distorsione 3%
50 Hz \pm 0,03%.
Rete annessa
220V \pm 10%.
Batterie ermetiche
o stazionarie.
Potenze da 100 W
a 5 kW.



STEPCONTROL 250



STEPCONTROL 400



STATICONTROL 700

MICROSET®
ENERGIA E CONTROLLO

SACILE - PN - ITALY
VIA A. PERUCH, 64
TEL. 0434 - 72459
TELEX 450405

CERCASI AGENTI
PER ZONE LIBERE

PRODUCIAMO INOLTRE: STABILIZZATORI DI TENSIONE, FILTRI E SEPARATORI DI RETE.

Per informazioni indicare Rif. P 33 sul tagliando

FOTOGRAFIA ZANNE T.T.E. SACILE

PROGRAMMATORE DI PROM BIPOLARI

In questo articolo viene descritto in dettaglio un circuito, adatto a programmare le PROM bipolari. Il circuito per funzionare sfrutta i segnali di controllo provenienti da un comune programmatore di EPROM 2716.

ing. Caro Bruno e T. Witchen

Attualmente, la maggior parte dei sistemi di sviluppo è in grado anche di programmare memorie EPROM. Il semplice circuito aggiuntivo qui descritto permette di programmare anche PROM bipolari, la cui caratteristica fondamentale è quella di avere dei tempi di accesso particolarmente brevi. Collegando questo circuito a un programmatore di EPROM, esso sarà visto come una EPROM 2716. A differenza delle EPROM, però, le specifiche elettriche per programmare una PROM bipolare dipendono dalla marca della PROM stessa.

Il circuito presentato è adatto a programmare le PROM della Harris, tipo HM-76XX.

La figura 1 mostra la temporizzazione delle forme d'onda, generate dal nostro circuito, necessarie alla programmazione delle PROM.

Dopo aver mandato sulle linee A₀-A₁₀ l'indirizzo del byte o del nibble che deve essere programmato, vengono disattivati gli ingressi CE, \overline{CE} . La tensione sul pin V_{cc} della PROM viene elevata fino a 12 V con un tempo di salita che va da 1 a 10 μ s.

Ogni uscita della memoria che deve essere portata dal livello logico "1" allo "0", deve ricevere un impulso di 100 μ s di durata, alla tensione di circa 10,5 V.

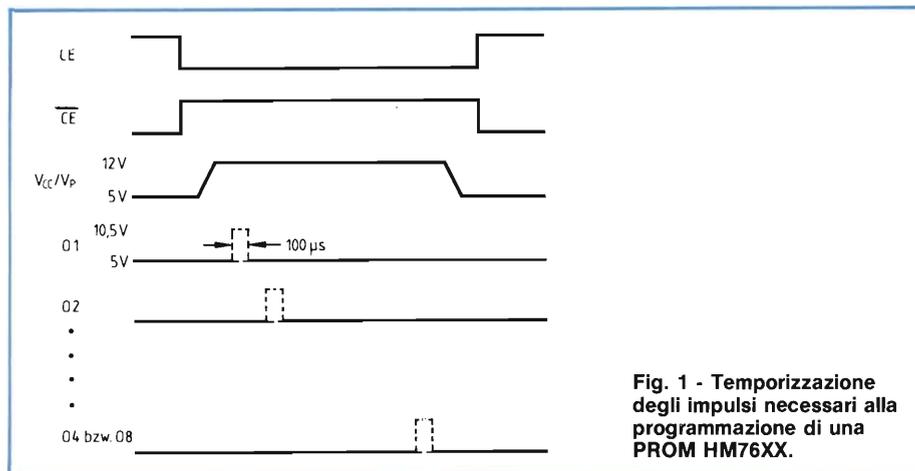


Fig. 1 - Temporizzazione degli impulsi necessari alla programmazione di una PROM HM76XX.

Tra due impulsi successivi di programmazione deve esserci necessariamente una pausa di almeno 10 μ s. Dopo che il valore di V_{cc} è stato di nuovo portato a 5 V, è possibile leggere e verificare il contenuto della PROM programmata, mandando alto l'ingresso CE.

Se si riscontra che la programmazione non è stata corretta, è possibile ripetere tutta la procedura. Se dopo 10 tentativi non si dovesse riuscire a programmare la PROM, questa va definitivamente scartata.

Veniamo ora allo schema vero e proprio di questa interfaccia, mostrato in figura 2.

La sequenza temporale di tutta la procedura è controllata dall'integrato IC₁, un contatore binario a 4 bit, che conta i fronti di salita di un oscillatore realizzato con l'integrato IC₉. Lo stato del contatore viene decodificato da altri 3 contatori binari a 4 bit (IC₂, IC₃ e IC₄). In condizioni di riposo, lo stato di IC₁ è 15, perché in questa configurazione IC₃ tiene bloccato l'oscillatore. Un impulso di programmazione proveniente dal programmatore di EPROM fa in modo che IC₁ venga resettato e conti poi di nuovo fino a 15.

A partire dallo stato del contatore uguale a 1 fino a 14, il pin di CE viene tenuto a 0 da un integrato IC₂. Per valori del contatore compresi fra 2 e 13, l'integrato IC₃ fa in modo che la tensione in uscita dal regolatore IC₆ aumenti da 5 a 12 V. Infatti, le uscite Open Collector di IC₃ portano a massa il pin centrale del trimmer Tr3. L'uscita del regolatore di tensione è collegata direttamente al pin V_{cc} della PROM. Da questo pin, tramite 8 resistori da 390 Ω , viene mandata la corrente necessaria a programmare una qualsiasi delle uscite della PROM.

Vediamo ora come viene programmato a 0 un bit della PROM. Per prima cosa è necessario che il programmatore di EPROM mandi a 0 la corrispondente linea di dato; è altresì necessario che il contatore IC₄ mandi bassa la propri-

MEMORIE

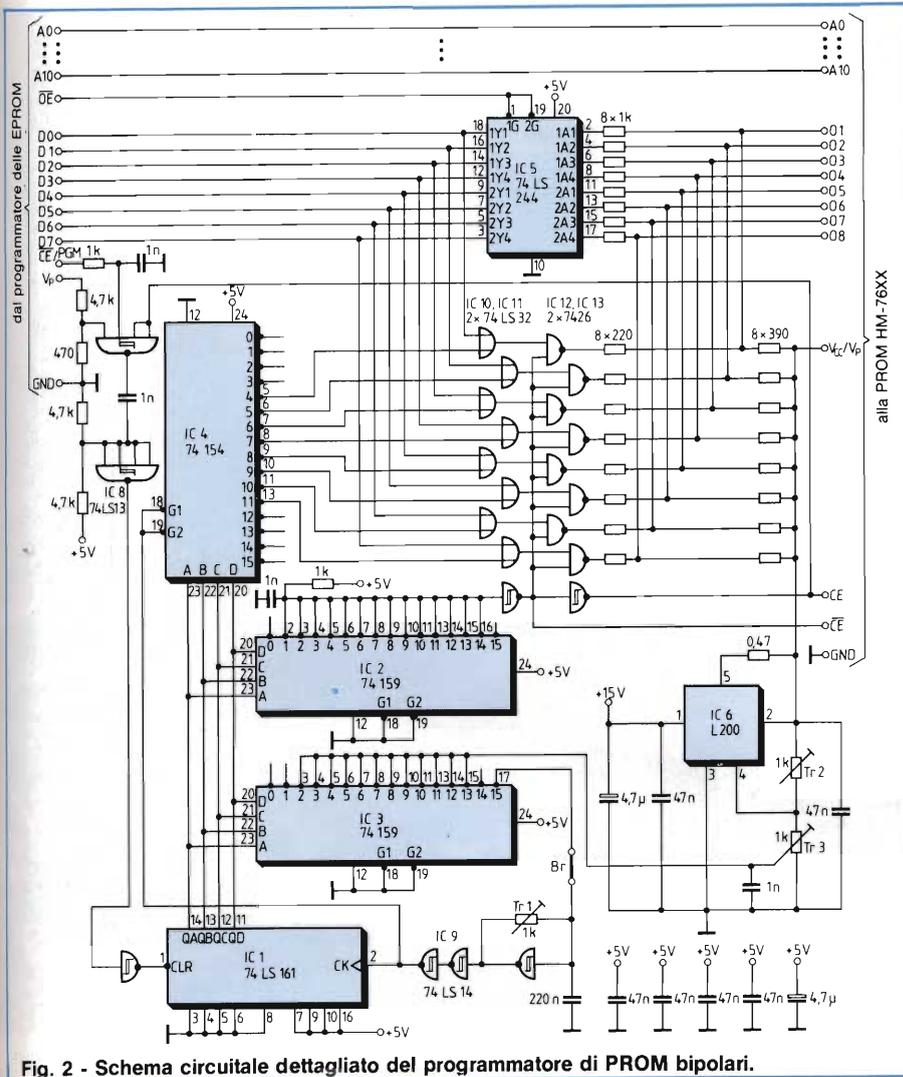


Fig. 2 - Schema circuitale dettagliato del programmatore di PROM bipolari.

uscita corrispondente al bit da programmare a 0 in modo tale che uno degli 8 NAND, costituenti gli integrati IC₁₂ e IC₁₃, generi, in uscita, l'impulso di programmazione necessario. Le pause fra i singoli impulsi di programmazione sono evidenti se si considera che l'oscillatore IC₉ inibisce periodicamente IC₄ quando la sua uscita è alta.

Quando il programmatore di EPROM abilita la propria linea di OE, esso può verificare il contenuto della PROM. Da notare che l'integrato IC₅ deve essere in grado di sopportare ai propri ingressi, durante l'intervallo di programmazione, tensioni di circa 10,5 V.

Sono state eseguite, a questo proposito, misure su integrati 74LS244 di diverse case, e si è riscontrato che si hanno correnti di ingresso rilevanti solo per le tensioni superiori ai 15 V.

Vediamo ora come è possibile tarare

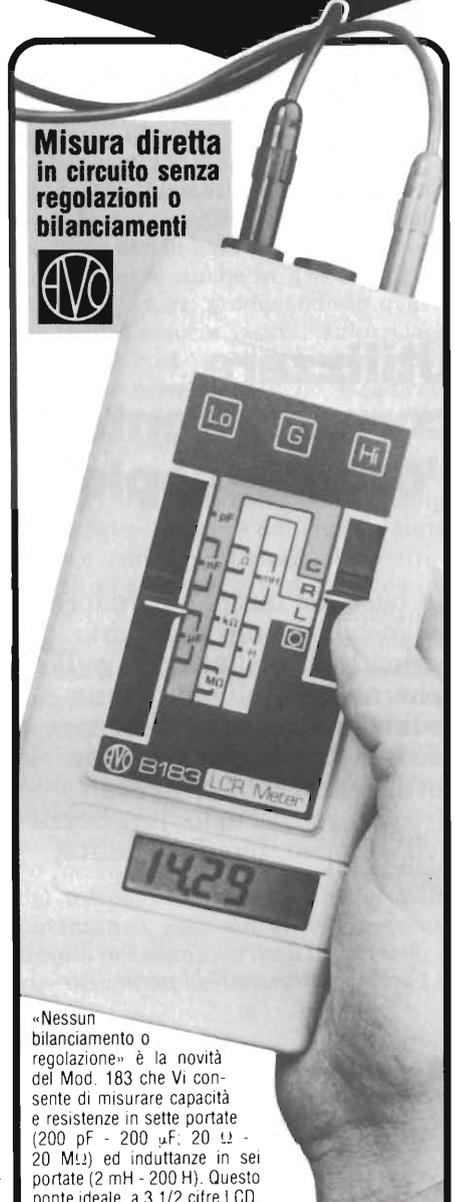
inizialmente questo circuito. Per prima cosa con il trimmer Tr₂ si regola a 5 V la tensione sul pin di V_{cc}/V_p; poi si interrompe il ponticello Br in modo che l'oscillatore oscilli in continuazione. Con il trimmer Tr₁ bisogna regolare la forma d'onda in uscita dall'oscillatore in modo che i suoi intervalli abbiano la durata di 100 μs.

Da ultimo, usando il trimmer Tr₃, è possibile regolare il livello alto degli impulsi sul pin di V_{cc}/V_p sui 12 V.

La PROM da programmare può essere inserita solo dopo che l'interfaccia è stata collegata al programmatore di EPROM, e dopo che l'interfaccia stessa è stata alimentata. È opportuno ricordare che è possibile programmare contemporaneamente 2 PROM con parole di 4 bit, collegando tutti i loro pin in parallelo, ad eccezione, ovviamente, di quelli dei dati.

RESISTENZE INDUTTANZE CAPACITÀ

Misura diretta
in circuito senza
regolazioni o
bilanciamenti



«Nessun bilanciamento o regolazione» è la novità del Mod. 183 che Vi consente di misurare capacità e resistenze in sette portate (200 pF - 200 μF; 20 Ω - 20 MΩ) ed induttanze in sei portate (2 mH - 200 H). Questo ponte ideale, a 3 1/2 cifre LCD, esegue le misure ad 1 KHz oppure a 100 Hz a seconda della portata scelta ed è protetto sino a 250 V c.a./c.c. ai terminali di misura.

Vianello

Sede - 20121 Milano - Via T. da Cazzaniga, 9/6
Tel. (02) 6596171 (5 linee) - Telex 310123 Viane I
Filiale: 00185 Roma - Via S. Croce in Gerusalemme, 97
Tel. (06) 7576941/250 - Telefax 7555108

Telefax a Milano e a Roma

Agenti:
3 VE/IG/BS: L. DESTRO - VR - Tel. (045) 585396
EM. ROM/TOSC: G. ZANI - BO - Tel. (051) 265981 - Tlx 211650
SICILIA: TENDER - CT - Tel. (095) 365195

DISTRIBUTORI AUTORIZZATI CON
MAGAZZINO IN TUTTA ITALIA

Utilizzare correttamente l'oscilloscopio

La base dei tempi è il “cuore” dell'oscilloscopio in quanto permette di visualizzare sullo schermo segnali che vanno dalla continua alle frequenze più elevate, e di conoscerne tutti i parametri temporali (frequenza, periodo, larghezza dell'impulso, tempi di salita, ecc.).

di Luciano Marcellini - IV parte



LA BASE DEI TEMPI

In questa parte verranno illustrati i circuiti che effettuano la scansione della traccia sullo schermo del tubo CRT e i relativi modi di operare. Più in dettaglio, gli argomenti trattati riguarderanno i seguenti punti:

- circuito della base dei tempi,
- scansione automatica e scansione singola,
- periodo di hold-off variabile,
- base dei tempi espansa (magnifier).

Queste funzioni-base sono presenti

praticamente in tutti gli oscilloscopi; la *doppia* base dei tempi e la base dei tempi *ritardata* saranno trattate in successivi articoli, in quanto sono presenti soltanto negli strumenti di classe superiore aventi prestazioni e costi elevati.

Il circuito della base dei tempi

La *figura 1* mostra in dettaglio lo schema a blocchi del circuito della base dei tempi; il suo scopo è produrre una tensione a rampa lineare, in grado di produrre una scansione, anch'essa li-

neare, della traccia sullo schermo.

Il circuito che produce la rampa è un *integratore*: la tensione a rampa è ricavata dalla carica a corrente costante di un condensatore.

Gli impulsi negativi provenienti dal circuito di trigger pilotano il multivibratore di scansione che è, in pratica, un trigger di Schmitt. La sua uscita viene usata per comandare la partenza e l'arresto dell'integratore; a sua volta, l'uscita di quest'ultimo comanda la scansione della traccia e il circuito di *hold-off*.

Il circuito di hold-off costituisce l'anello che chiude il circuito della base

dei tempi, bloccando il multivibratore di scansione e impedendogli di rispondere ad eventuali impulsi di trigger fintantoché il condensatore non si sia completamente scaricato, e sia di nuovo pronto ad iniziare un nuovo ciclo.

Tutto il funzionamento descritto è indicato dai vari segnali di temporizzazione riportati nella *figura 2*; all'istante t_1 , un impulso di trigger attiva il multivibratore di scansione, producendo all'uscita dell'integratore una tensione a rampa lineare. Non appena questa tensione raggiunge il livello predeterminato dal circuito di hold-off, il multivibratore di hold-off diventa attivo (tempo t_2). Questo provoca l'azzeramento (reset) del multivibratore di scansione poiché l'impulso del multivibratore di hold-off sposta il livello d'ingresso del multivibratore di scansione sopra il livello superiore della banda di isteresi (ricordiamoci che si tratta di un trigger di Schmitt). Inoltre, finché il multivibratore di hold-off è attivo, gli impulsi di trigger in arrivo non possono superare il livello inferiore della banda di isteresi; in definitiva, il multivibratore di scansione è inibito o tenuto "off" (da qui il nome di hold-off).

Durante il periodo di hold-off, il condensatore della base dei tempi avrà quindi tutto il tempo per scaricarsi cosicché la successiva rampa potrà ripartire da 0 volt. Se così non fosse, la successiva scansione partirebbe da una posizione diversa da quella di zero (ve-

di linea tratteggiata in *figura 2*). Al termine del periodo hold-off (tempo t_3), il primo impulso di trigger in arrivo inizierà la successiva rampa di scansione (tempo t_4).

Durante il tempo da t_2 a t_4 , la traccia sullo schermo viene soppressa; questa azione viene denominata "blanking" ed è realizzata applicando una tensione negativa alla griglia di controllo del tubo a raggi catodici (il cosiddetto "cilindro di Wenhelt"). In tal modo, viene inibito il flusso di elettroni che costituiscono il raggio catodico.

Durante il tempo in cui è presente il segnale della base dei tempi, un impulso positivo viene sovrapposto a questo livello in continua negativo sbloccando in questo modo il raggio di elettroni. Questo impulso è chiamato di "unblanking", ed è derivato dall'uscita del multivibratore di scansione (vedi *figura 1*).

I paragrafi che seguono descrivono particolari modi operativi della base dei tempi.

Scansione automatica e scansione singola

Da quanto detto nel paragrafo precedente è chiaro che, in assenza di un segnale all'ingresso dell'oscilloscopio, non vengono generati neppure impulsi di trigger, e di conseguenza sullo schermo del CRT non apparirà nulla.

Lo stesso avviene se il segnale d'in-

gresso non raggiunge un livello sufficiente per far partire il trigger; in definitiva quindi, la sola osservazione dello schermo non è in grado di dirci se all'ingresso del canale Y non sia presente un segnale oppure, se presente, esso sia di livello troppo basso.

Per superare il problema viene inserito nello strumento il cosiddetto circuito di *trigger automatico*; tale circuito assicura che la base dei tempi funzioni regolarmente anche in assenza di impulsi di trigger, producendo in questo modo una traccia visibile sullo schermo. Sarà così possibile sapere se un segnale è presente o meno, e se i controlli relativi al trigger sono correttamente impostati.

Nel modo automatico (AUTOMODE), il circuito della base dei tempi viene fatto lavorare dal circuito automatico come oscillatore libero (free-running) una frazione di secondo (da 0,2 a 0,5 s) dopo l'ultimo impulso di trigger ricevuto. Da questo momento, le scansioni verranno prodotte in modo automatico. Non appena però arriverà un impulso di trigger, il circuito automatico verrà di nuovo commutato nello stato originale inoperativo, ed il circuito della base dei tempi verrà comandato nel normale modo di trigger (TRIG). In *figura 3* sono riportati, in funzione del tempo, i segnali relativi al modo automatico; esso non potrà essere utilizzato per segnali aventi un periodo di ripetizione molto basso.

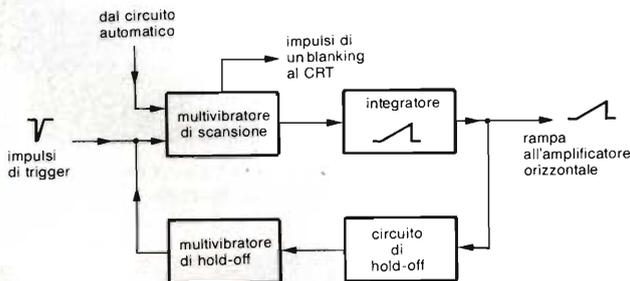
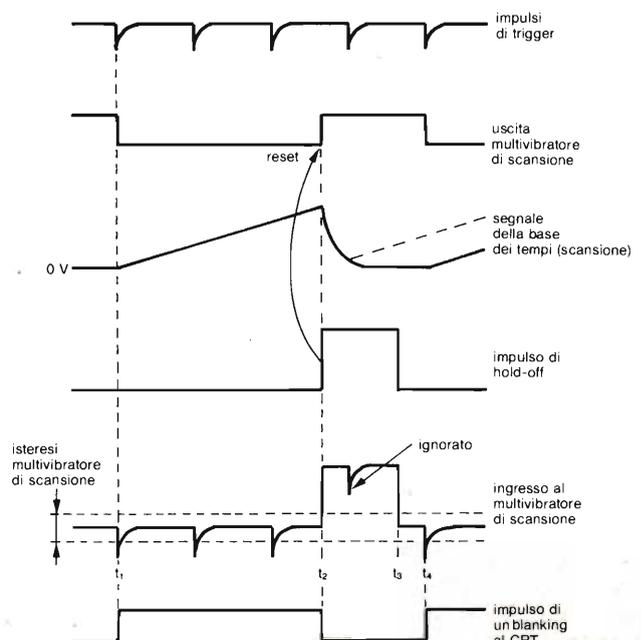


Fig. 1 - Schema a blocchi del circuito della base dei tempi; esso produce sia la tensione a rampa per lo spostamento lineare della traccia sia l'impulso per sopprimere il ritorno della traccia stessa (blanking).

Fig. 2 - Andamento nel tempo dei segnali del circuito di hold-off. Questo circuito impedisce che la base dei tempi risponda ad eventuali impulsi di trigger prima che termini la tensione a rampa.



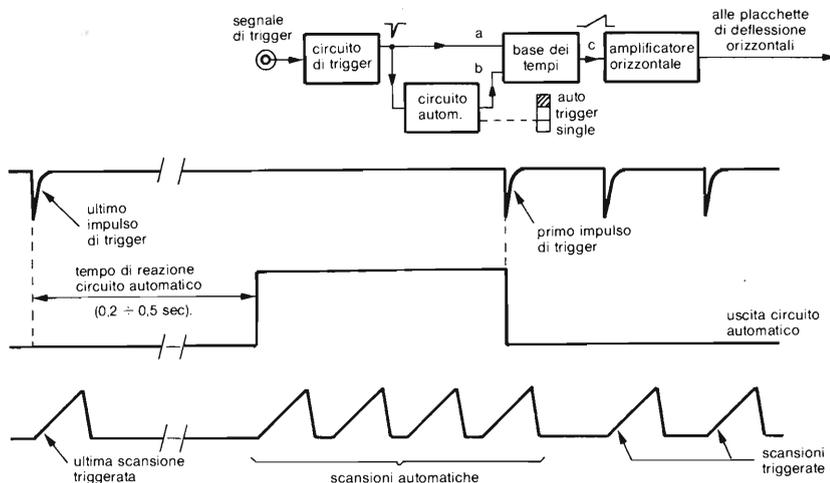


Fig. 3 - Andamento nel tempo dei segnali presenti nel funzionamento "modo automatico". L'AUTO mode fa in modo che sullo schermo compaia la traccia, anche in assenza del segnale d'ingresso, o di una sua ampiezza insufficiente.

Per impiegare correttamente il modo automatico (AUTO) o il modo normale di trigger (TRIG) sarà sufficiente attenersi a queste due semplici regole:

- Utilizzare il modo automatico (AUTO) per tutte le applicazioni

normali; in questo modo si avrà sullo schermo una traccia di riferimento anche in assenza di segnali all'ingresso o anche se il livello di trigger non è correttamente impostato.

- Utilizzare il modo normale il trigger (TRIG) per segnali a basso periodo di ripetizione, indicativamente al di sotto dei 10 Hz.

La scansione singola (SINGLE SWEEP mode) serve invece a mostrare forme d'onda *non ripetitive*; quando i segnali da misurare vengono prodotti non a ritmi regolari ma casualmente nel tempo (random), essi non possono essere studiati sullo schermo ad un tasso di ripetizione molto basso. In questi casi è pratica normale scattare una fotografia del segnale che compare sullo schermo usando una pellicola Polaroid.

Per realizzare una siffatta fotografia è necessario che una scansione, e soltanto una, venga effettuata sullo schermo anche se dopo il primo arrivo di tre impulsi di trigger. A questo scopo, il

La base dei tempi negli oscilloscopi Trio CS-2110 e Tektronix 2465

Proseguendo nell'abitudine di accoppiare la pratica alla teoria, utilizzeremo questa volta due oscilloscopi prodotti da note case del settore: la giapponese Trio e la Tektronix, rispettivamente con i loro modelli CS-2110 e 2465.

Con entrambi gli strumenti vedremo come utilizzare le nozioni teoriche esposte includendo i relativi modi di operare di questa importante funzione degli oscilloscopi.

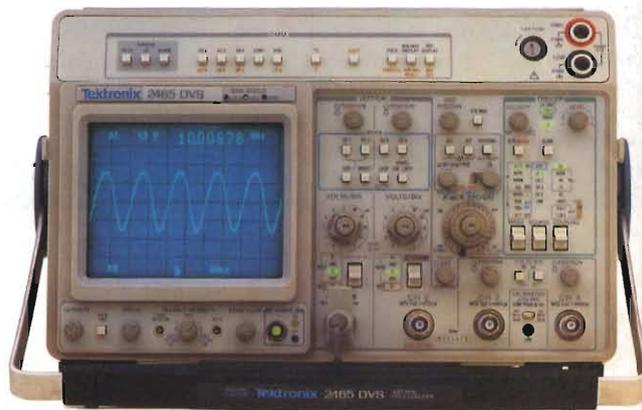
OSCILLOSCOPIO TRIO, CS-2110

Iniziamo con il modello CS-2110 della Trio; in breve, si tratta di uno strumento dotato di 4 canali e 8 tracce in grado di essere utilizzato fino a frequenze di 100 MHz e con sensibilità di ingresso di 1 mV/div.

Collegiamo dunque un segnale (per le prove potrebbe anche essere quello fornito dal calibratore interno); regoliamo i controlli relativi alla sensibilità di ingresso e del trigger (vedi puntata precedente) in modo da avere comunemente un'immagine sullo schermo.

Entra in gioco la base dei tempi

A seconda della frequenza del segnale in ingresso e della posizione della manopola contrassegnata con SWEEP TIME-DIV, possiamo avere sul CRT un'immagine che comprende da una frazione di periodo a molti periodi della forma d'onda in esame; per una agevole osservazione è pratica comune



Oscilloscopio TRIO CS-2110, 100 MHz, 4 canali.



Oscilloscopio Tektronix 2465 DVS 300 MHz, 4 canali.

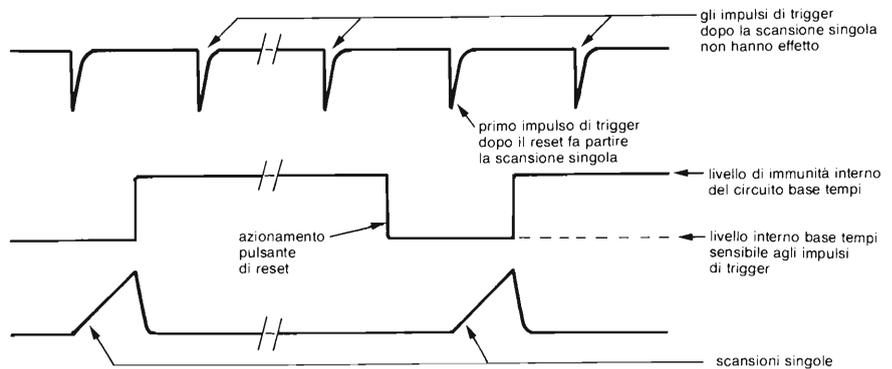
commutatore nel modo di trigger, oltre alla posizione normale (TRIG) ed alla posizione automatica (AUTO), può avere una terza posizione, quella cioè per scansione singola (SINGLE).

Nella posizione SINGLE, il circuito della base dei tempi viene commutato in modo che dopo la scansione singola non vengano accettati successivi impulsi di trigger. Ciò si ottiene commutando al termine della scansione internamente il livello di hold-off (figura 4).

Il circuito della base dei tempi riprenderà ad accettare impulsi solo quando verrà premuto il pulsante di RESET, e la base dei tempi ripartirà con il primo impulso di trigger in arrivo. Al termine della scansione singola, il livello di hold-off rimane attivato. Per ottenere ulteriori scansioni, occorrerà premere nuovamente il pulsante di RESET.

Periodo di hold-off variabile

Supponiamo che debbano essere visualizzate sullo schermo coppie di im-



pulsi come quelli riportati in figura 5A. La fine della prima rampa di scansione ha luogo dopo l'impulso 5 mentre la fine del periodo di hold-off si verifica prima dell'impulso 6.

Ne consegue che la seconda scansione partirà in corrispondenza dell'impulso 6 (figura 5C). Ciò significa che gli impulsi successivi appariranno sullo schermo come indicato in figura 5E.

Il risultato finale, determinato dalla rapida successione delle scansioni, sa-

Fig. 4 - Nel "modo singolo" (SINGLE mode), utilizzato in presenza di forme d'onda non ripetitive, si ha una sola scansione.

cercare di ottenere la visualizzazione di uno-due periodi del segnale. È ovvio che, per ottenere questo risultato, occorrerà ruotare il comando citato, in genere costituito dalla manopola più grande presente sul pannello (anche qui non si fa eccezione alla regola), in un senso o nell'altro: in senso orario se si vogliono diminuire i periodi, in senso antiorario nel caso opposto.

E da osservare che il comando SWEEP TIME/DIV ha le varie posizioni nella frequenza 1-2-5 (o loro multipli e sotto-multipli) ormai universalmente diffusa per la sua praticità.

Ritornando al nostro segnale, supponiamo che esso abbia un periodo di 500 μ s (figura 1): con la manopola TIME DIV impostata a 50 μ s per divisione lo schermo conterrà esattamente un periodo della forma d'onda. Infatti, essendo il reticolo dello schermo suddiviso in 10 parti, 50 μ s x 10 = 500 μ s; il risultato sarà quello di figura 2 forma d'onda A.

Se spostiamo il comando sulla posizione 100 μ s/div, vedremo sullo schermo due interi periodi, poiché le 10 divisioni del reticolo equivalgono ora a 1000 μ s, cioè il doppio del periodo.

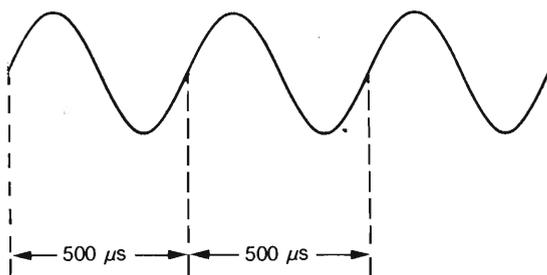
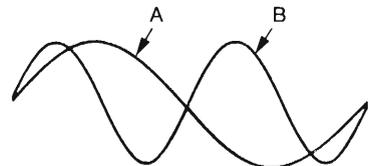


Fig. 1 - Forma d'onda sinusoidale avente un periodo di 500 μ s usata come segnale di prova per l'impostazione della base dei tempi.

Fig. 2 - Ecco come apparirà la forma d'onda di figura 1 con la manopola su 50 μ s/div (A) e su 100 μ s/div (B).



In pratica si vedrà il segnale come in figura 2, forma d'onda B.

È chiaro a questo punto il metodo da seguire per conoscere il periodo di un qualunque segnale di ingresso: si contano le divisioni del reticolo comprendenti un periodo e si moltiplica il loro numero per il tempo impostato con il comando TIME DIV.

Il conteggio delle divisioni deve essere il più accurato possibile, in quanto da esso dipende il risultato finale della misura; a tale scopo ogni quadretto è diviso a sua volta in cinque parti, corrispondenti quindi a 0,2 divisioni ciascuna. Se ad esempio, il conteggio ci dà come risultato 7,4 divisioni e la manopola è impostata a 20 μ s per divisione, il periodo di quel segnale sarà di 7,4 x 20 = 148 μ s. Una volta noto il periodo è anche possibile calcolare la relativa frequenza, utilizzando la relazione:

$$f = 1/T$$



Fig. 3 - Riquadro del pannello del TRIO CS-2110 contenente i pulsanti per la scansione singola (SINGLE) ed automatica (AUTO).

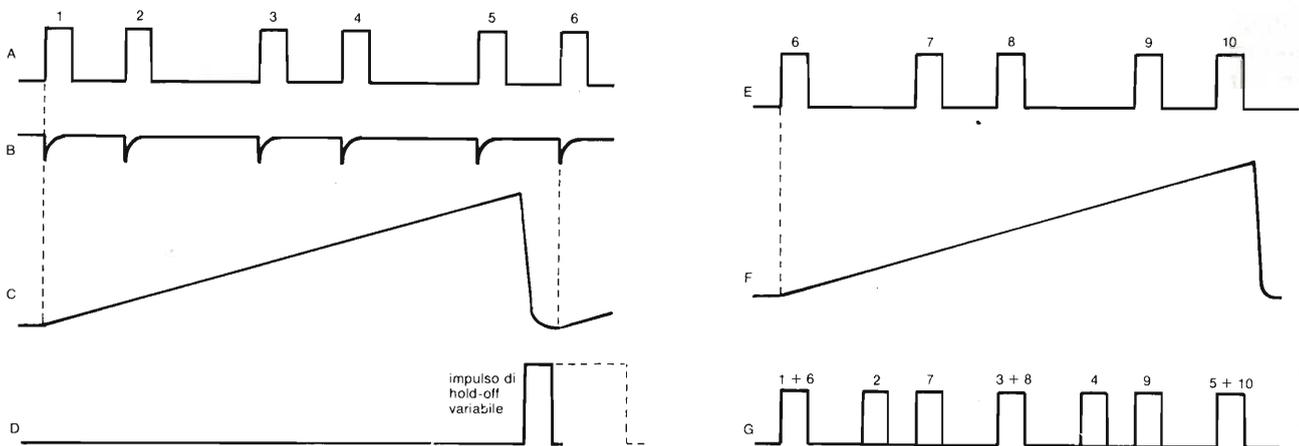


Fig. 5 - Andamento nel tempo dei segnali relativi al periodo di HOLD-OFF VARIABLE; questa possibilità non è presente in tutti gli oscilloscopi.

rà quello di *figura 5G*, che chiaramente non corrisponde alla realtà.

La soluzione di questo problema consiste nel rendere il periodo di hold-off più lungo in modo che la seconda scansione parta in corrispondenza dell'impulso 7; le forme d'onda delle due scansioni coincideranno, e sullo schermo

potrà essere visualizzata un'immagine corretta come quella di *figura 6*. Come si può constatare, essa è in tutto corrispondente ai segnali originali riportati in *figura 5A*.

Lo stesso risultato poteva essere ottenuto accorciando il tempo di scansione agendo sull'apposita manopola di re-

dove T è appunto il periodo.

Nel nostro caso la frequenza sarà:

$$f = 1/148 \times 10^{-6} = 6756,7 \text{ Hz}$$

Scansione automatica e singola

Per avere sempre sullo schermo una traccia di riferimento, anche in assenza o insufficienza di segnale, si imposta la scansione automatica. Nel *Trio CS-2110* esiste un riquadro, in basso a destra sul pannello, contenente 4 pulsanti (vedi *figura 3*) il primo dei quali porta la scritta AUTO. Premendo questo pulsante si ottiene appunto la scansione automatica.

Per la scansione singola, utilissima per forme d'onda non ripetitive, nello stesso riquadro esiste il pulsante SINGLE, premendo il quale si attiva questa funzione; il riarmo della scansione singola si effettua premendo il pulsante RESET, situato immediatamente alla destra del pulsante SINGLE.

Con l'uso della scansione singola e di una macchina fotografica di tipo Polaroid è possibile "catturare" segnali non ripetitivi od eventi che si susseguono casualmente nel tempo, e che sarebbero altrimenti difficilmente osservabili.

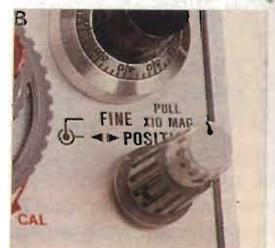


Fig. 4 - Il comando per la regolazione del periodo di hold-off si trova alla destra dello schermo.

Hold-off variabile

Si è già detto dell'utilità di poter variare il periodo cosiddetto di hold-off per poter visualizzare particolari segnali (ad esempio doppi treni di impulsi). Il comando per variare il periodo di hold-off è presente nel *Trio CS-2110*; esso si trova alla destra dello schermo, in alto (*figura 4*). Occorre prestare attenzione poiché si tratta di un comando doppio: quello di hold-off è costituito dalla manopola più piccola situata verso l'esterno del pannello.

Fig. 5 - Estruendo la manopola piccola del comando FINE di posizione orizzontale viene attivata la funzione di espansione X10 della base dei tempi.



Base dei tempi espansa

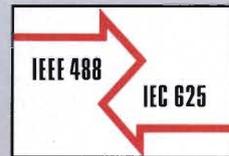
A volte sorge la necessità di analizzare una porzione del segnale che si trova verso il centro dello schermo; poiché non tutti gli oscilloscopi sono dotati di base dei tempi ritardata o di doppia base dei tempi, con il comando di espansione (MAGNIFIER) è possibile proprio ingrandire come si farebbe con una lente, in forma d'onda in esame.

La *figura 5* mostra il comando MAG del *Trio CS-2110*; esso si trova all'estrema destra del pannello frontale, al centro.

Anche in questo caso, per risparmiare spazio, si tratta di un comando doppio; l'espansione di 10 volte della traccia si ottiene tirando verso l'esterno la manopola piccola che determina il posizionamento fine in senso orizzontale (comando FINE).

Quando la funzione MAG viene attivata, occorre ricordarsi di dividere per 10 il valore impostato sulla manopola TIME DIV.

**“Il mio è più
brillante e più
veloce del
vostro!”**



PM 6654 Philips il timer counter completamente programmabile e più affidabile.

“Credete che non possa dimostrarlo?
Bene, state ad ascoltare.
Prima di tutto, il mio è programmabile al
100%. Un microcomputer automatizza i
comandi del pannello frontale, mentre un
altro rende più veloci le misure e la gestione
dei dati.

Possono scegliere misure di tensione:
massima, minima, continua, picco picco o

persino di vero valore efficace. Sia per
forme d'onda a bassa frequenza che per
impulsi ad alta velocità.

In combinazione con le misure temporali
(DUTY FACTOR, PERIODO,
LARGHEZZA DEGLI IMPULSI, TEMPI
DI SALITA e-DI DISCESA) questa nuova
accoppiata tensione-impulsi consente al
vostro sistema automatico di misurare

impulsi ed altri parametri d'ingresso che in
precedenza potevate apprezzare solo su un
oscilloscopio.

E la velocità? Il mio esegue fino a più di
400 misure al secondo ed il clock real time a
2 ns garantisce risoluzione e velocità
superiori a quelle di altri.

Potete dire lo stesso? Solo se usate già il
PM 6654.

Altrimenti, perchè non telefonarci?”

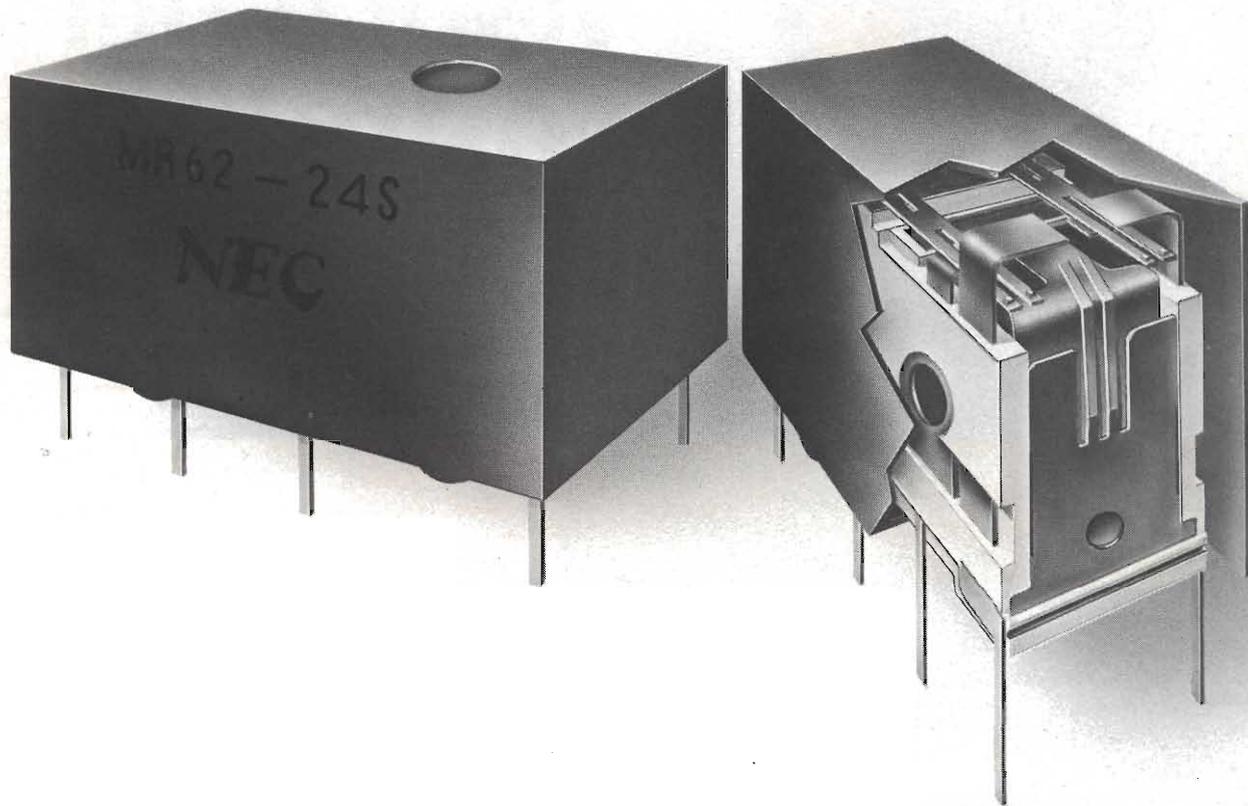


Philips S.p.A. - Divisione S & I
Strumentazione & Progetti Industriali
Viale Elvezia, 2 - 20052 Monza
Tel. (039) 3635.240/8/9 - Telex 333343

Filiali:
Bologna tel. (051) 493.046
Cagliari tel. (070) 666.740
Palermo tel. (091) 527.477
Roma tel. (06) 3302.344
Torino tel. (011) 21.64.121
Verona tel. (045) 59.42.77

PHILIPS

IL PICCOLO GRANDE RELÈ



MR 62: Relè subminiatura con piedinatura "Dual in line"

Il relè subminiatura MR 62 Dual in line unisce alle dimensioni ridotte alte prestazioni di funzionamento. La sua robustezza, affidabilità ed il costo interessante lo rendono particolarmente valido per applicazioni nel settore delle Telecomunicazioni e dell'Elettronica Industriale.

Caratteristiche:

- 2 contatti gemelli di scambio tipo CROSSBAR - biforcuti

- Configurazione dei piedini "Dual in line"
- Portata: 1,25A / 150 Vcc / 125 Vca
- Contatti in lega Ni-Ag ricoperti da 20 μ di Au
- Sigillatura in atmosfera inerte
Può sopportare senza alcun danno i cicli di saldatura automatica ed i lavaggi con solventi
- Basso profilo
Adatto per impieghi su circuito stampato a passo ristretto
- **Disponibile anche nella versione bistabile**
- Prodotto dalla NEC

 **fitre**

Tecnologie avanzate per traguardi sempre più alti

Fitre S.p.A.
Divisione Componenti
20143 MILANO - via Valsolda 15
tel. 02/8463241 (8 linee)
telex 321256 FITRE I
00162 ROMA - via dei Foscari 7
tel. 06/423388-423356
30173 VENEZIA-MESTRE - via Fradeletto 14
tel. 041/951822

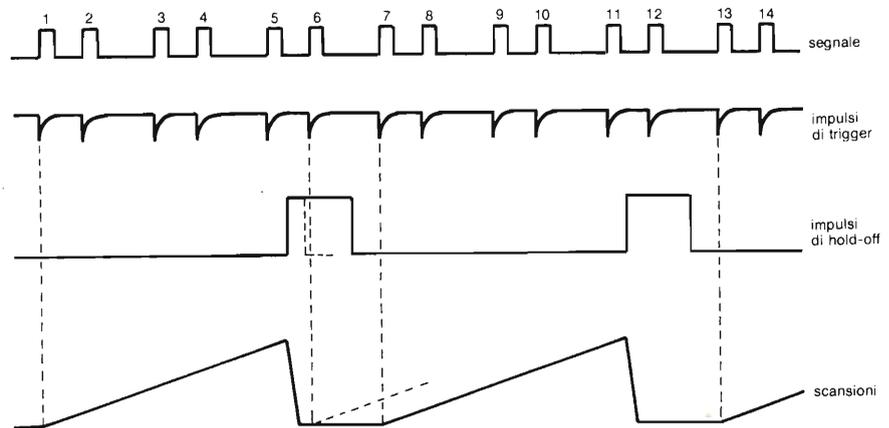
Disponibili anche presso i seguenti distributori:
ALTA - FIRENZE - tel. 055/712362
CO.GE.DIS - MILANO - tel. 02/471325
TECNICA DUE - TORINO - tel. 011/687557
PI.CA ELETTRONICA - SCHIO (VI)
tel. 0445/670798

golazione fine della scansione, presente sul pannello frontale; ma allora si sarebbe persa la calibrazione dello schermo.

È per questo motivo che talvolta, in alcuni oscilloscopi, viene inserito un controllo variabile di hold-off. Di solito però pochi strumenti possiedono questa operazione. Essa è però presente nei tipi Philips PM3260 e PM3265 ed il recente PM3267; anche il Trio CS-1060 ne è provvisto.

Il tempo di hold-off deve essere proporzionato alla velocità di scansione della base dei tempi; diversamente, alle alte velocità di scansione, il tempo di hold-off risulterebbe troppo lungo, e le successive scansioni apparirebbero solo dopo un tempo relativamente lungo. Di conseguenza, una scansione veloce verrebbe visualizzata ad una frequenza di ripetizione bassa, con conseguente perdita di luminosità della traccia.

È per questa ragione che il valore del tempo di hold-off viene automaticamente impostato agendo sul commutatore della base dei tempi (TIME/DIV).



Base dei tempi espansa (MAGNIFIER)

La maggior parte degli oscilloscopi è dotata di un comando con il quale è possibile espandere l'immagine del segnale lungo l'asse dei tempi, di un fattore fisso, di solito 5 oppure 10. L'in-

Fig. 6 - Corretta visualizzazione di un treno di impulsi doppi ottenuto con HOLD-OFF VARIABLE.

OSCILLOSCOPIO TEKTRONIX 2465 DVS

Passiamo ora al secondo oscilloscopio, il modello 2465 DVS, della Tektronix. Si tratta del modello di punta della linea 2445-2465, un vero e proprio gioiello dell'elettronica che, oltre a raggiungere i 300 MHz coi suoi 4 canali d'ingresso, è anche dotato di multimetro automatico digitale, contatore digitale e riconoscitore di parola. L'interfaccia GPIB gli consente inoltre di far parte di un sistema di misura completamente automatizzato e programmabile dall'esterno.

Misurare un segnale

Dopo aver effettuato il collegamento di un segnale, cerchiamo di ottenere sullo schermo un'immagine che ci presenti solo alcuni periodi della forma d'onda per una comoda osservazione; a titolo di esempio vediamo in figura 6 come,

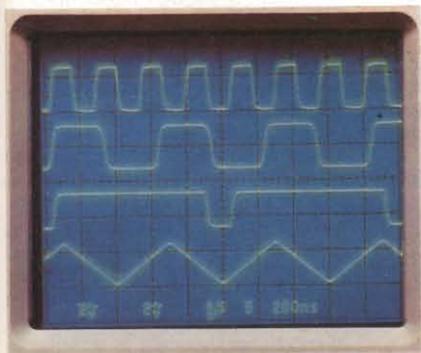


Fig. 6 - Nel Tektronix 2465 per una buona osservazione dello schermo, specialmente se vi sono più tracce, occorre regolare la base dei tempi per avere pochi periodi delle forme d'onda sullo schermo.

anche con 4 segnali in ingresso, ognuno di essi sia chiaramente visibile e misurabile.

Per ottenere questo risultato occorre ruotare la grande manopola, qui denominata A and B SEC/DIV, fino a visualizzare appunto due o tre periodi della forma d'onda; da notare che nel 2465 appaiono sullo schermo anche le indicazioni del tempo impostato.

In questo modo, l'occhio dell'operatore non è nemmeno costretto a spostarsi dallo schermo per vedere l'impostazione del comando di scansione.

La misura del periodo avviene, come al solito, moltiplicando il tempo impostato per il numero di divisioni che un periodo del segnale occupa sullo schermo.

Scansione automatica e scansione singola

Anche in questi due modi di misura si vede la classe dello strumento. Nel modo automatico, impostabile con il commutatore lineare visibile in figura 7, si ha il tradizionale funzionamento che rende visibile la traccia anche con segnale assente o insufficiente. Esiste anche un modo denominato a livello automatico (AUTO LVL), sempre inseribile con lo stesso commutatore citato, nel quale viene misurata l'ampiezza picco-picco del segnale (con frequenza di ripetizione almeno di 50 Hz) e quindi viene fissato il livello di sincronizzazione al 10, o al 50 o al 90% di tale ampiezza, cioè al valore che più si avvicina a quello effettivamente predisposto dal comando di livello del sincronismo.

Anche per la scansione singola c'è qualcosa in più del normale: qui essa viene denominata sequenza singola ed esegue in modo sequenziale la scansione di ogni canale visualizzato. In più, alla fine della sequenza, vengono illuminati momentaneamente gli indicatori visivi ed il reticolo dello schermo, nel caso si desideri riprendere una fotografia delle forme d'onda.

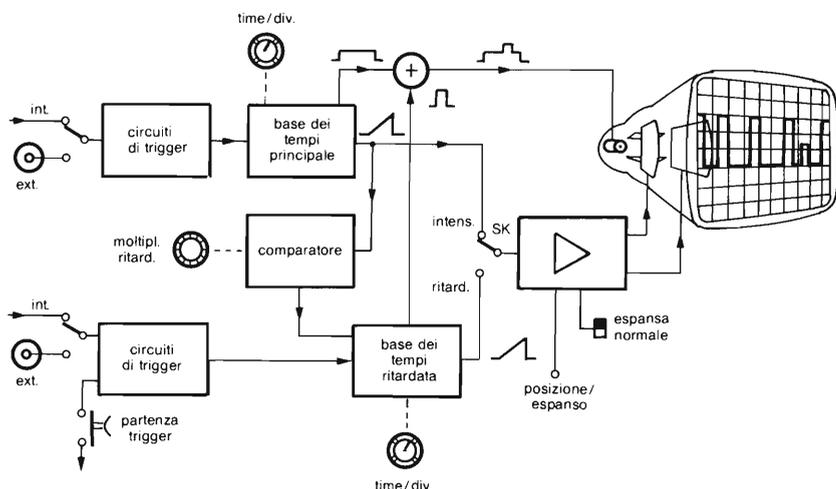


Fig. 7 - Schema a blocchi che evidenzia il punto dove nel circuito della base dei tempi viene effettuata la "funzione di espansione" della traccia (magnifier).

grandimento è ottenuto aumentando il fattore di amplificazione dell'amplificatore orizzontale (figura 7). Il valore dell'"ingrandimento" è limitato a 5 o a 10 per il semplice motivo che una eventuale instabilità del segnale d'ingresso

o nel canale orizzontale dell'oscilloscopio, verrebbe ingrandita dello stesso fattore. Inoltre, un'eccessiva espansione renderebbe difficoltosa la localizzazione sullo schermo di un tratto particolare della traccia.

Dalla figura 8, risulta che la scala dei tempi espansa fornisce un'immagine più dettagliata del segnale in esame, ed una migliore risoluzione lungo l'asse dei tempi. La partenza della traccia espansa viene determinata dall'impostazione del controllo della posizione orizzontale (POSIZIONE/ESPANS. in figura 7); l'immagine ingrandita potrà essere variata entro l'intera gamma della scansione non espansa.

La precisione assoluta delle misure effettuate con la base dei tempi espansa è in certo qual modo ridotta poiché la precisione dell'ingrandimento stesso, di solito dall'1 al 3%, viene sommata a quella propria della base dei tempi, raggiungendo una precisione globale del $2 \div 5\%$.

Tuttavia, se l'impulso 3, in figura 8,



Fig. 7 - Il commutatore MODE possiede due porzioni per la scansione automatica (AUTO LVL ed AUTO) ed una per la scansione singola, qui denominata SGL SEQ.

Hold-off variabile ed espansione

È ovvio che un oscilloscopio di questa classe possieda il comando di hold-off variabile: esso si trova nel riquadro del pannello riservato ai comandi di trigger (figura 8), precisamente in alto a sinistra. La rotazione di questo comando permette di risolvere casi di forme d'onda un po' particolari come quello citato nell'articolo sulla base dei tempi.

Non manca naturalmente la possibilità di espandere la



Fig. 8 - Il comando per variare il periodo di hold-off si trova nel riquadro che raggruppa i comandi di trigger.

Fig. 9 - Per ottenere un'espansione di 10 volte della traccia occorre premere il pulsante X10MAG, situato di fianco al comando di posizionamento orizzontale.



scansione con il comando apposito, denominato X10 MAG; esso è costituito da un pulsante ed è posizionato sul pannello accanto al comando di posizione orizzontale, come mostra la figura 9.

Come è intuibile, la pressione di questo pulsante permette di espandere di un fattore 10 l'immagine sullo schermo consentendo l'osservazione dei segnali con maggior dettaglio.

L'inserimento del comando X10 MAG viene riflesso automaticamente sulla velocità di scansione visualizzata sullo schermo.

La TRIO è rappresentata in Italia dalla

Vianello S.p.A.

Via Tommaso da Cazzaniga, 9/6

20121 Milano

Tel. 02/6596171

Sig. Piero Pavoni

Per la Tektronix Italiana contattare

Tektronix S.p.A.

Via Lampedusa, 13

20141 Milano

Tel. 02/8466946

Ing. Claudio Galli

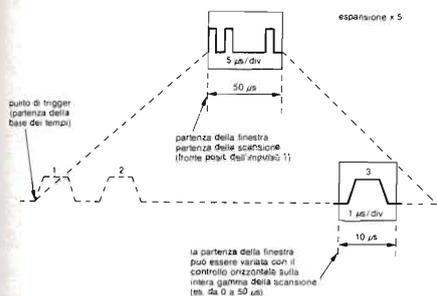


Fig. 8 - L'espansione della traccia di un segnale (in questo caso nella misura di 5 volte) permette un'analisi più accurata del medesimo.

dovesse essere analizzato con maggiori dettagli, e supponendo che la scansione partisse sempre con l'impulso 1, un aumento della velocità di scansione nella misura di 2 µs/div, sposterebbe l'impulso stesso fuori dallo schermo. In questo caso è evidente il vantaggio derivante dall'impiego della base dei tempi espansa. ■

(continua)

Bibliografia

- 1) Clyde F. Coombs, - *Basic Electronic Instruments Handbook* McGraw-Hill Book Company.
- 2) Stanely Wolf - *Guide to electronic Measurements and Laboratory Practice* - Prentice-Hall Inc..
- 3) John D. Lenk - *Handbook of Electronic Test Equipment* - Prentice-Hall.
- 4) B. M. Oliver/John M. Cage - *Electronic Measurements and Instrumentation* - McGraw-Mill Book Company.
- 5) Bob Orwiler - *Storage cathode-Ray Tubes and Circuits* - Tektronix.
- 6) J. Aartsen - *Oscilloscope measurements in digital and computer applications* - Philips.
- 7) - *MP3110 in Education + Service* - Philips.
- 8) - *PM3400 the sampling oscilloscope in theory and practice* - Philips.
- 9) Rien Van Erk - *Oscilloscopes* - McGraw-Hill Book Company.
- 10) Paolo Schiaffino - *Misure Elettroniche* - b.e.s.t. Editrice.
- 11) La 1^a, 2^a e 3^a parte della serie di articoli "utilizzare correttamente l'oscilloscopio" sono apparse su **SELEZIONE di elettronica e microcomputer** N. 5 (pag. 46), N. 6 (pag. 96), N. 7/8 (pag. 160).

PRIMARIA CASA EDITRICE
RICERCA AGENTI REGIONALI
INTRODOTTI NEL SETTORE
HOME E PERSONAL COMPUTER
SCRIVERE CASELLA POSTALE 118
20092 CINISELLO B.

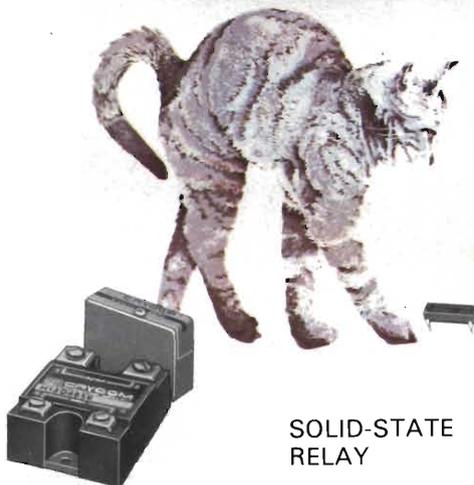


SCHOTTKYS

MAXIMUM EFFICIENCY AT HIGH TEMPERATURES



OLTRE 100 DISPOSITIVI CON PORTATE DA 1.1A A 200A E TENSIONI DA 20V A 100V.
DUE PROCESSI DI DIFFUSIONE (150° C E 175° C) PER BASSO FORWARD E BASSO LEAKAGE.
NUMEROSI PACKAGES DISPONIBILI: ASSI-LE-T0220-T0247 (TO3 plastico) - DO4-DO5-TO3 -TO244 (modulo).
DISPONIBILI ANCHE A NORME MIL.



SOLID-STATE RELAY

READY TO SWITCH

Studio Sansoe - To - Italy

INTERNATIONAL RECTIFIER

Uffici Vendita:

BORGARO (TO) 10071 - Via Liguria 49
Tel. 011/4701484 - Telex 221257 RECTIT
MILANO 20154 - Via Koristka 11
Tel. 02/340790 - 312946
BOLOGNA 40139 - Via Arno 1 - Tel. 051/493307

Agenzie:

ROMA 00194 - Via Albricci 9 - Tel. 06/3276456-65
NAPOLI 80146 - Via Gianturco 90/D - Tel. 081/267655
TARANTO 74100 - Via Dante 241/247 - Tel. 099/321551-323741

Rivenditori in Italia sulle **Pagine Gialle** voce Componenti Elettronici

VASTA SERIE DI RELÈ A STATO SOLIDO, CON PORTATE FINO A 90A E TENSIONI MAX 480V AC PER CORRENTE CONTINUA ED ALTERNATA CON "ZERO CROSS SWITCHING". MODULI I/O PER INTERFACCIA CON MICROPROCESSORE MONTAGGIO A SCHEDA. MINI RELÈ DIP TOTALMENTE A STATO SOLIDO IN CONTINUA (PVR) ED IN ALTERNATA (CHIP SWITCH) DI ALTISSIMA AFFIDABILITÀ.

Per informazioni indicare Rif. P 37 sul tagliando

Problemi di progettazione e di irradiazione (EMI) degli alimentatori stabilizzati a commutazione risolti con i

MODULI DI POTENZA LINDMARK

I moduli di potenza prodotti dalla Lindmark (rappresentata in Italia dalla ADREP) sono destinati a rivoluzionare la filosofia di progettazione degli alimentatori stabilizzati funzionanti alla frequenza di circa 200 kHz. Lavorano con onde sinusoidali, e pertanto non irradiano armoniche della fondamentale. La circuiteria più complessa è inglobata nel modulo per cui al progettista non rimane altro che dimensionare, in base alle proprie esigenze, circuiti raddrizzatori d'ingresso e d'uscita e un semplice circuito contenente un integrato lineare.

Lodovico Cascianini

Quando nello "speciale" sugli alimentatori switching (Settembre 1984) presentammo un rivoluzionario alimentatore stabilizzato a risonanza-serie, prodotto dalla Hewlett-Packard, non eravamo al corrente che in Svezia e anche negli Stati Uniti, il sig. Magnus Lindmark aveva già da tempo brevettato un sistema analogo basato sul principio della risonanza. Ricordiamo che gli alimentatori stabilizzati basati sul principio della risonanza lavorano con onde sinusoidali ad una frequenza di circa 200 kHz, e non con onde quadre come quelli convenzionali a commutazione (switching).

Gli inconvenienti degli alimentatori convenzionali a commutazione

Sempre nello "speciale" prima citato elencammo i pregi e gli inconvenienti degli alimentatori stabilizzati a commutazione. Gli inconvenienti sono essenzialmente i seguenti:

- forte irradiazione elettromagnetica di segnali spuri, dovuti ai fronti ripidi degli impulsi di corrente a frequenza relativamente elevata alla quale lavora l'alimentatore: i cosiddetti disturbi EMI (Electro Magnetic Interference), che possono disturbare non solo televisori e radiorecettori situati nelle vicinanze ma anche apparecchiature digitali di qualsiasi tipo;
- tempi di progettazione lunghi, nonostante siano disponibili attualmente circuiti integrati nei quali sono incorporate tutte le funzioni richieste per il corretto funzionamento dell'alimentatore, e nonostante vengano offerti per la realizzazione del trasformatore d'uscita nuclei in ferrite e carcasse già dimensionate per fornire determinate potenze, (i nuclei ETD).

Nonostante queste due agevolazioni, il progetto, in tempi brevi, di un alimentatore a commutazione rimane prerogativa esclusiva di tecnici aventi grande esperienza di progettazione in questo settore.

Un tecnico svedese rende tutto più facile

Il sig. Lindmark pensò che, pur mantenendo la frequenza di lavoro sui 200 kHz, le onde quadre potevano essere sostituite con onde sinusoidali, e tutto allora sarebbe stato più semplice. Il suo brevetto riguarda proprio questa sostituzione, ed è basato su un principio di risonanza i cui particolari sono coperti da brevetto. Di conseguenza, gli alimentatori realizzati con il suo modulo

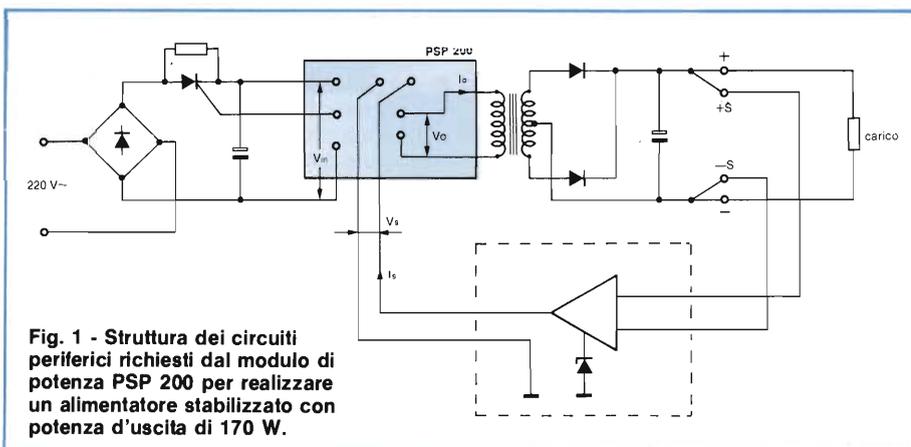


Fig. 1 - Struttura dei circuiti periferici richiesti dal modulo di potenza PSP 200 per realizzare un alimentatore stabilizzato con potenza d'uscita di 170 W.

hanno un bassissimo livello di irradiazione e non disturbano pertanto le altre apparecchiature che si trovano nelle vicinanze.

Ma il sig. Lindmark voleva anche rendere più semplice il progetto dell'alimentatore. Per raggiungere questo obiettivo pensò di racchiudere nel *modulo* la parte più complessa dell'alimentatore, e lasciare la progettista il solo compito di realizzare i circuiti raddrizzatori d'ingresso e d'uscita nonché il circuito di reazione, circuiti questi che non presentano alcuna difficoltà perché sono standard.

Progettazione di un alimentatore stabilizzato ricorrendo al modulo Lindmark

La *figura 1* riporta schematicamente la struttura di un alimentatore realizzato con un modulo Lindmark; in questo caso con il tipo PSP 200 che fornisce una potenza di uscita di 170 W. I circuiti *periferici* richiesti sono solamente 3, e precisamente:

I moduli Lindmark semplificano la progettazione degli alimentatori a commutazione e riducono pressoché a zero i fenomeni di irradiazione (EMI).

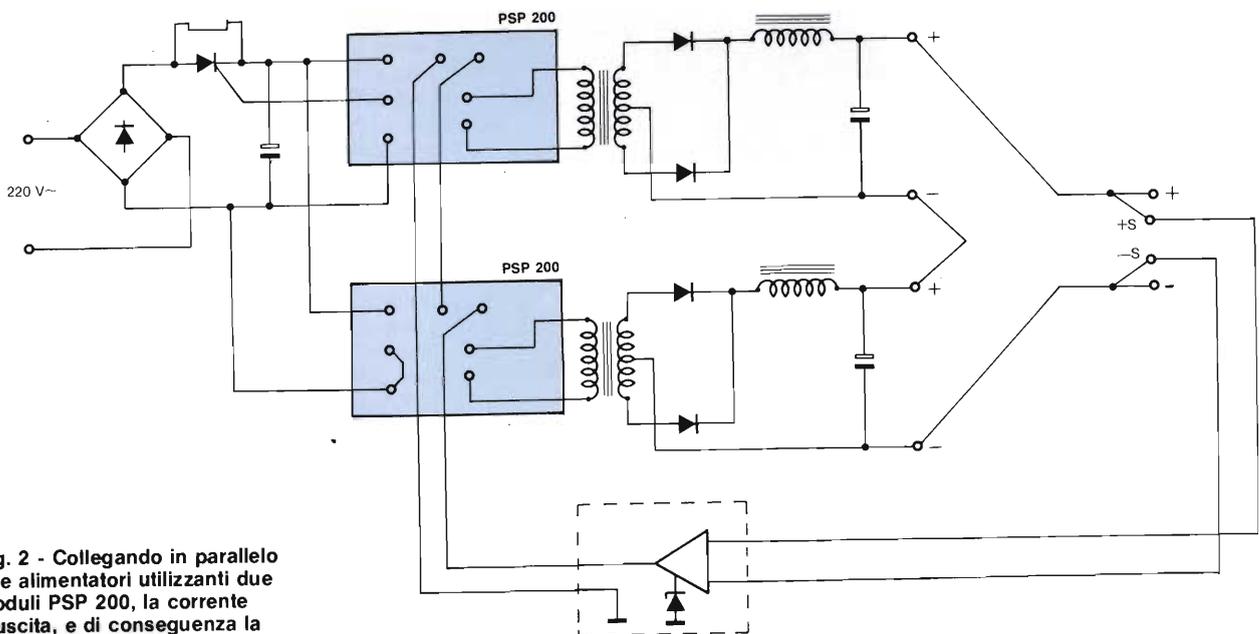


Fig. 2 - Collegando in parallelo due alimentatori utilizzando due moduli PSP 200, la corrente d'uscita, e di conseguenza la potenza d'uscita vengono raddoppiate.

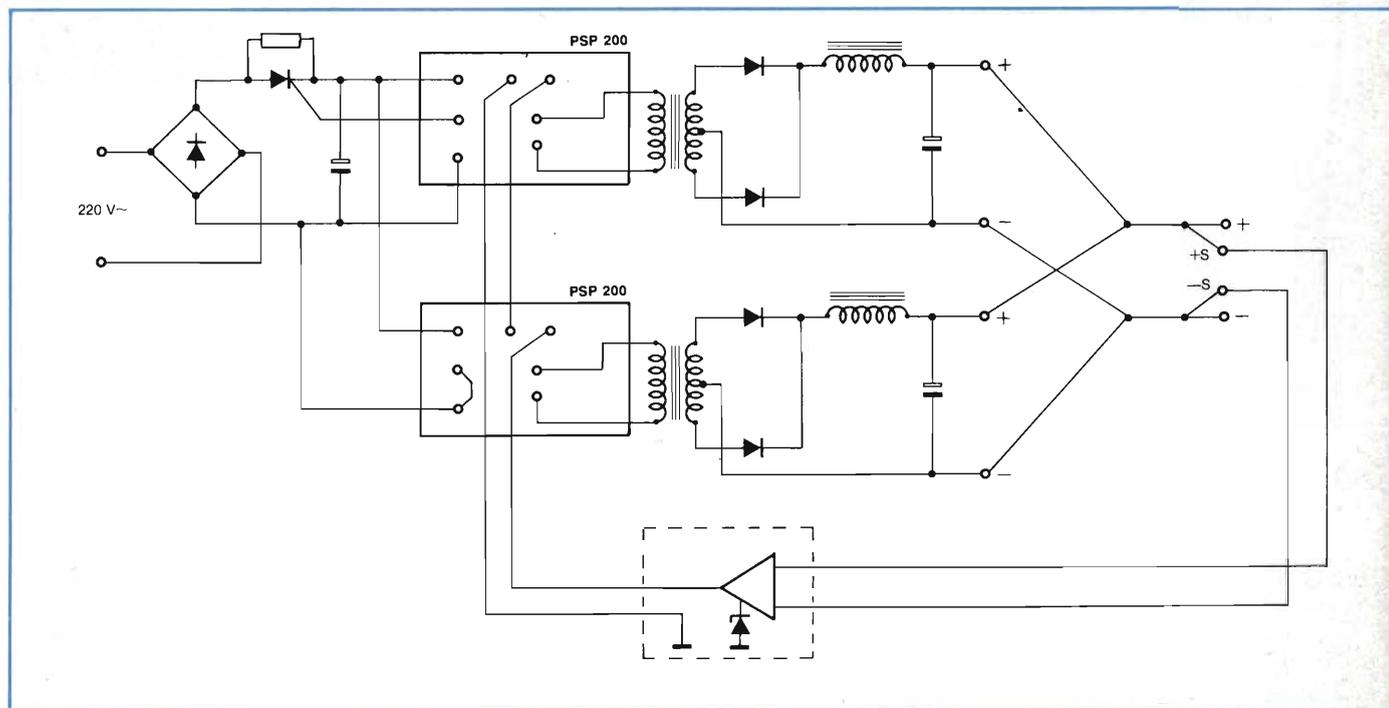


Fig. 3 - Il collegamento in serie permette di raddoppiare la potenza e la tensione d'uscita.

— un circuito raddrizzatore convenzionale d'ingresso che provvede a raddrizzare direttamente la tensione della rete a 220 V (50 Hz) e ad applicarla, opportunamente spianata da un elettrolitico, ai terminali d'ingresso del modulo.

Questa tensione raddrizzata d'ingresso può avere un valore minimo di 70 Vcc e un massimo di 390 Vcc. Questa ampia gamma di tensioni d'ingresso ammissibili non esiste nei normali alimentatori switching;

— un circuito raddrizzatore delle due semionde della tensione alternata d'uscita a 200 kHz. Questo circuito è in tutto convenzionale. È formato infatti da un trasformatore con secondario con presa centrale. La tensione alternata sinusoidale d'uscita del modulo ha un valore fisso di 100 V circa. Il trasformatore serve a portare questo valore ad un livello più basso in modo da ottenere le tensioni c.c. desiderate (per esempio 5, 12, 15 o 20 V).

Trattandosi di tensione alternata a 200 kHz, può essere impiegato per il nucleo, un tipo convenzionale in ferri di ridotte dimensioni.

Ai due diodi che devono raddrizzare tensioni sinusoidali non sono richieste prestazioni particolari. (Si tenga presente che negli alimentatori switching convenzionali devono essere impiegati costosi diodi veloci, del tipo Schottky, a breve tempo di recupero).

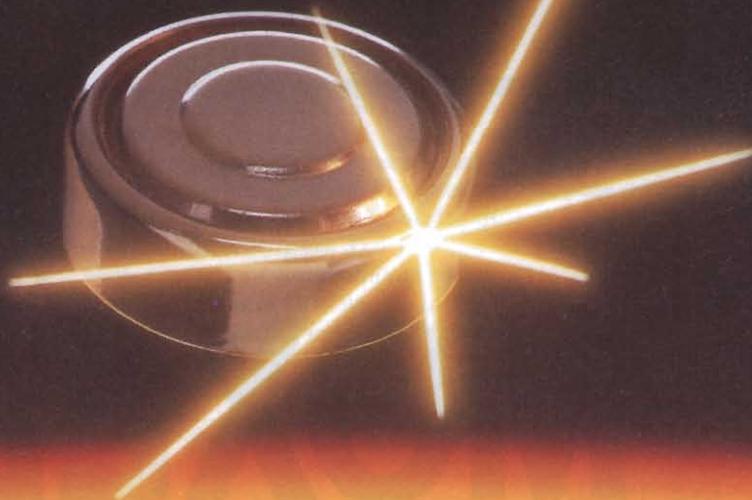
Inoltre, data l'elevata frequenza di lavoro, non sono richiesti per il livellamento della tensione raddrizzata d'uscita condensatori elettrolitici di elevata capacità;

Caratteristiche principali del modulo PSP200.

Tensione d'ingresso del modulo	min	70 Vcc
	max	390 Vcc
Minima tensione di avvio del modulo		180 Vcc
Tensione d'uscita del modulo	min	12 Vca
	max	110 Vca
Frequenza di lavoro		da 150 a 320 kHz
Corrente di controllo (Is)		da 0 a 20 mA; Vs = 1,2 V
Potenza d'uscita	170 W	(con tensione d'ingresso di 310 Vcc e carico resistivo)
Dissipazione interna		9 W
Corrente d'uscita		1,7 A, sinusoidale
Tensione d'isolamento		min 4500 V per 1 min.
Temperatura del modulo		da - 45 °C a + 90 °C
Peso		395 g
Dimensioni		55 x 90 x 36 mm

È fornibile un modulo con dimensioni più ridotte (38,5 x 55 x 30 mm) la cui sigla è PSP 100 il quale fornisce una potenza d'uscita di 100 W.

COMINCIATE DAL



CENTRO

Il nucleo - il cuore di molti vostri prodotti è rappresentato dalla loro fonte d'energia. Fin dalla fase di progettazione, quindi, cominciate da Duracell Activair. Nessuna Pila vi dà di più - le pile al mercurio, all'argento, persino quelle al litio non durano tanto quanto Duracell Activair. Le Pile Duracell Activair danno un flusso insolitamente costante d'energia, con un'ottima resa. Il loro segreto è nell'abbinamento di zinco ed aria. Le nostre pile possono offrire una durata di servizio più che doppia, e la potenza viene erogata



soltanto dopo la rimozione dello speciale sigillo.

Esistono svariati tipi di pile Duracell Activair: pile ad alta portata per apparecchiature mediche ed acustiche; pile a bassa portata per apparecchiature di prova e misurazione; pile per sostegno di memoria. E vi è inoltre un servizio di progettazione speciale per soddisfare requisiti particolari dell'utente.

E, naturalmente, potete essere certi di poter contare sul ricambio delle pile. Cominciate dal centro del vostro prodotto. Cominciate con il miglior tipo di batterie: DURACELL ACTIVAIR.

DURACELL® ACTIVAIR

Maurizio Rusconi, Duracell Italia, Via Arrivabene 14, 20158 Milano, Italy. Tel: 02 376 4546

MOXEL?

MOXEL®

CCP

Moxel S.p.A.

Sede Commerciale ed Amministrativa:
20092 Cinisello B. (MI) - Via Frova, 34
Tel. (02) 61.23.330 - 61.24.849 - 61.21.984
61.81.858
Facsimile (02) 61.72.582

PARTNER DISTRIBUTIVI

10098 Rivoli (TO)
PCM COMPONENTI
E APPLICAZIONI ELETTRONICHE
Piazza Cavallero, 1 - Tel. (011) 95.32.256 - 93.34.238

35100 Padova
ELECTRONIC MARKET PADOVA s.r.l.
Via E. degli Scrovegni, 16 - Tel. (049) 39.365 - 38.902
Telex 223270 ELMAPD I

50127 Firenze
D.M.C. s.r.l.
Via F. Baracca, 166 - Tel. (055) 37.42.32 - 37.34.74
Telex 574259 DMCFI I

00173 Roma
HY-TEK s.n.c. di F. Pagnani & V. Canocchia
Via U. Comandini, 49 - Tel. (06) 79.70.559 - 61.33.025
Telex 621166 FEPAG I

63023 Fermo (AP)
ALBERTI ELETTRONICA
Via B. Gigli, 17 - Tel. (0734) 37.51.81
Facsimile (0734) 29.273

80124 Napoli
EDM ELECTRONIC DEVICES
di M. Marcigliano & C. s.n.c.
Via Campegna, 85 Isolato F - Tel. (081) 62.49.84

CASE DISTRIBUITE

 **HITACHI**

MEMORIE
MICROPROCESSORI
CIRCUITI INTEGRATI
POWERS-MOS
LINEARI
CRISTALLI LIQUIDI

SIEMENS

SEMICONDUTTORI-DISCRETI
MICROPROCESSORI
MEMORIE
OPTOELETTRONICA
CONDENSATORI
FERRITI

SenSym

TRASDUTTORI DI PRESSIONE

3M

FLAT CABLES PIU' SOCKETS

**GENERAL
INSTRUMENT**

DIODI-RETTIFICATORI E PONTI

— le variazioni della tensione d'uscita dovute a variazioni del carico e della tensione d'ingresso della rete vengono stabilizzate per mezzo di un amplificatore operazionale che confronta una tensione di riferimento presente all'interno del modulo con la tensione d'uscita dell'alimentatore.

Da quanto detto appare evidente che, realizzare un alimentatore stabilizzato che possiede tutti i pregi di un alimentatore switching convenzionale non è difficile, e può essere fatto anche da un tecnico non specializzato in questo settore.

C'è infine da sottolineare altri aspetti molto importanti.

Innanzitutto, la bassa dissipazione interna dei circuiti del modulo (circa 9 W) che permette di raggiungere, per esempio nel modulo PSP 200 che dà 170 W d'uscita, rendimenti del 95%.

In secondo luogo vi è la possibilità di munire l'alimentatore della funzione "partenza dolce", ormai presente in tutti gli alimentatori convenzionali. Il modulo possiede infatti un terminale dove è presente un segnale che innesca un tiristore collegato in serie alla tensione d'ingresso del modulo.

La flessibilità di progettazione dell'alimentatore viene ulteriormente accresciuta per il fatto che la struttura modulare dell'alimentatore permette di ottenere, a parità di tensione, un valore doppio della corrente d'uscita, e di conseguenza, di raddoppiare la potenza erogata;

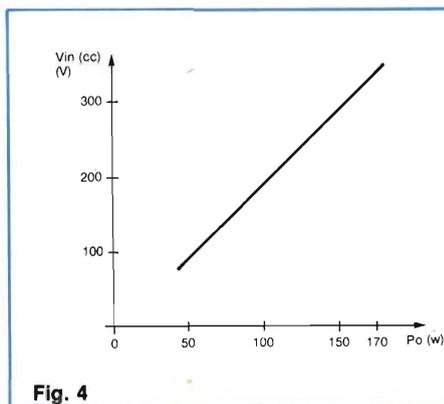


Fig. 4

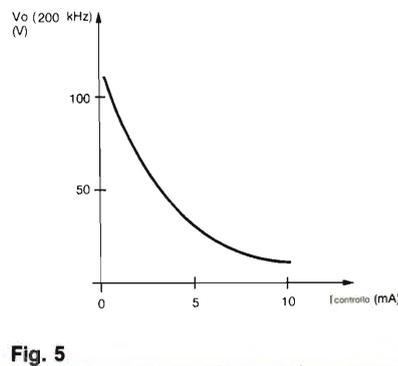


Fig. 5

za erogata; per ottenere ciò basterà collegare *in parallelo* l'uscita di due alimentatori realizzati con uno stesso tipo di modulo (figura 2).

Analogamente, per avere una tensione d'uscita doppia, a parità di corrente, basterà collegare *in serie* le uscite di due alimentatori (figura 3).

Nelle figure 3 e 4 sono indicate rispettivamente la potenza d'uscita in funzione della tensione d'ingresso, e la tensione d'uscita in funzione della corrente di controllo. ■

Fig. 4 - Potenza d'uscita in funzione della tensione d'ingresso.

Fig. 5 - Tensione d'uscita in funzione della corrente I controllo.

Bibliografia

- 1) R. Myers e R. Pack - Alimentatori stabilizzati a risonanza serie. **SELEZIONE di Elettronica e microcomputer** N. 9/1984 pag. 64.
- 2) Vedere anche speciale: Alimentatori switching. **SELEZIONE di Elettronica e microcomputer** N. 9/1984 da pagina 8 a pagina 74.

Rappresentante esclusivo della Lindmark Electric, produttrice dei moduli PSP 200 (170 W d'uscita) e PSP 100 (100 W d'uscita) è la

ADREP S.r.l.
Via Jacopo Palma, 1
20146 Milano
Tel. 02/4044046/7/8
Telex 315459
Sig. Annibale Tosi

FIRMATO ACCORDO DI COLLABORAZIONE FRA SGS E MHS

Lo scorso 27 giugno il Gruppo SGS Microelettronica S.p.A. e la Matra Harris Semiconducteurs S.A., leader europei nel settore dei semiconduttori, hanno firmato a Nantes un accordo di collaborazione.

Nato da lunghe riflessioni a seguito delle quali si è evidenziata la complementarietà delle reciproche esperienze, l'accordo si propone di accelerare lo studio e lo sviluppo nel settore della microelettronica avanzata.

I punti fondamentali sono:

Collaborazione alle iniziative del programma europeo ESPRIT di cui tre progetti - fra i quali il progetto SPECTRE per lo sviluppo di tecnologie per circuiti integrati con dimensioni al di sotto del micron - sono già in fase di attuazione e altri tre in fase di trattativa.

Creazione di un Consorzio denominato GEAA (Gruppo Europeo di Assemblaggio Automatico) che ha come obiettivo lo studio di un'unità totalmente automatica di assemblaggio circuiti integrati in package DIL e chip carrier in plastica. La realizzazione di questo programma, che comporta lo studio e la messa a punto di robot e software necessari alla produzione automatizzata, sarà ripartita fra MHS e SGS sia in Francia che in Italia, e si concretizzerà nell'installazione di una linea pilota a Nantes. L'accordo permetterà a entrambe le società di realizzare un sostanziale incremento di produzione in Europa facendo fronte alle esigenze di assemblaggio.

Con l'occasione la SGS Microelettronica e la MHS hanno deciso di prolungare la loro collaborazione anche in altri settori. In particolare si impegneranno nella realizzazione di progetti volti a ottenere il controllo di tecnologie e metodi di concezione necessari a generare e produrre VLSI di tecnologia submicron.

Per ulteriori informazioni, rivolgersi a:

SGS Microelettronica S.p.A. Ufficio Relazioni Esterne - Via Olivetti, 2 - 20041 Agrate Brianza (MI) - Tel. 039/650441
PUBLIREL - Piazza Diaz, 7 - 20123 Milano - Tel. 02/803330-803834

COMPUTER SU SCHEDA CON 6502

RAM da 8 kbyte e EPROM da 18 kbyte

Franco Govoni, Stephan Thienel, Thomas Sauer

Viene illustrato un "computer su una scheda" con il processore 6502. Può ospitare RAM fino a 8 kbyte ed EPROM fino a 18 kbyte; per l'I/O ospita inoltre due circuiti integrati VIA 6522. La scheda è dotata di un raster di fori in cui alloggiare la circuiteria richiesta per una applicazione specifica.

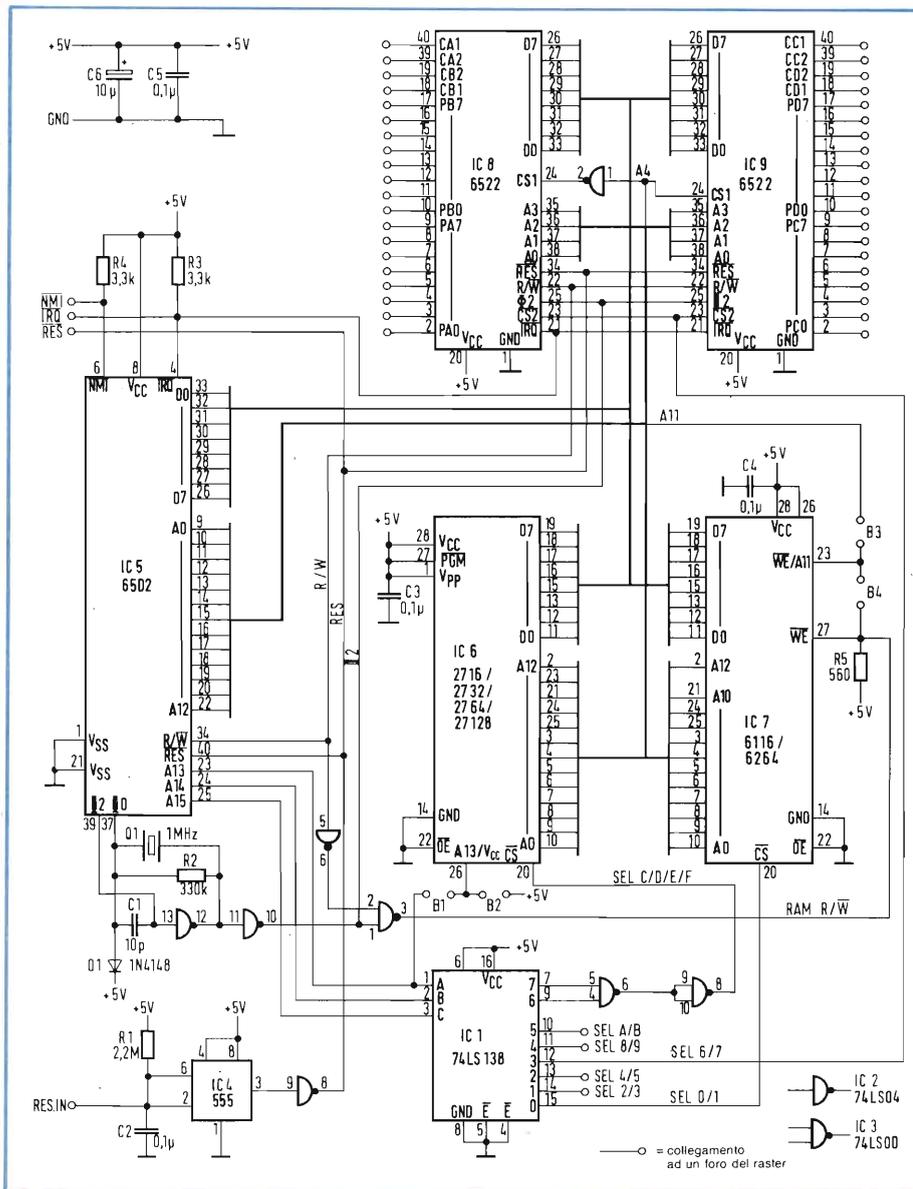
La figura 1 mostra lo schema elettrico del "single-board computer".

A partire dalle linee di indirizzo più alte A13 ... A15, un demultiplexer da tre ad otto linee (74LS138) produce otto segnali di selezione SEL 0/1, SEL 2/3, SEL 4/5, SEL 6/7, SEL 8/9, SEL A/B, SEL C/D, SEL E/F, in grado di selezionare otto blocchi di memoria di 8 kbyte ciascuno.

L'attribuzione degli indirizzi dei dispositivi è riportata in figura 2. La RAM è collocata nel blocco 0/1 in modo da comprendere la "pagina zero". Lo zoccolo a 28 pin può accettare una RAM da 2 kbyte (6116: CMOS) oppure una RAM

Fig. 1 - Circuito del "single board computer" con 6502.

Fig. 2 - Mappa della memoria secondo i differenti componenti usati.



\$F000	↑	↓	2716 (2 kByte)
\$E000	↑	↓	2732 (4 kByte)
\$C000	↑	↓	2764 (8 kByte)
\$A000	↑	↓	EPROM 27128 (16 kByte)
\$8000	↑	↓	libera
\$6000	↑	↓	libera
\$4000	↑	↓	libera
\$2000	↑	↓	libera
\$0000	↑	↓	RAM 6264 (8 kByte)
			6116 (2 kByte)

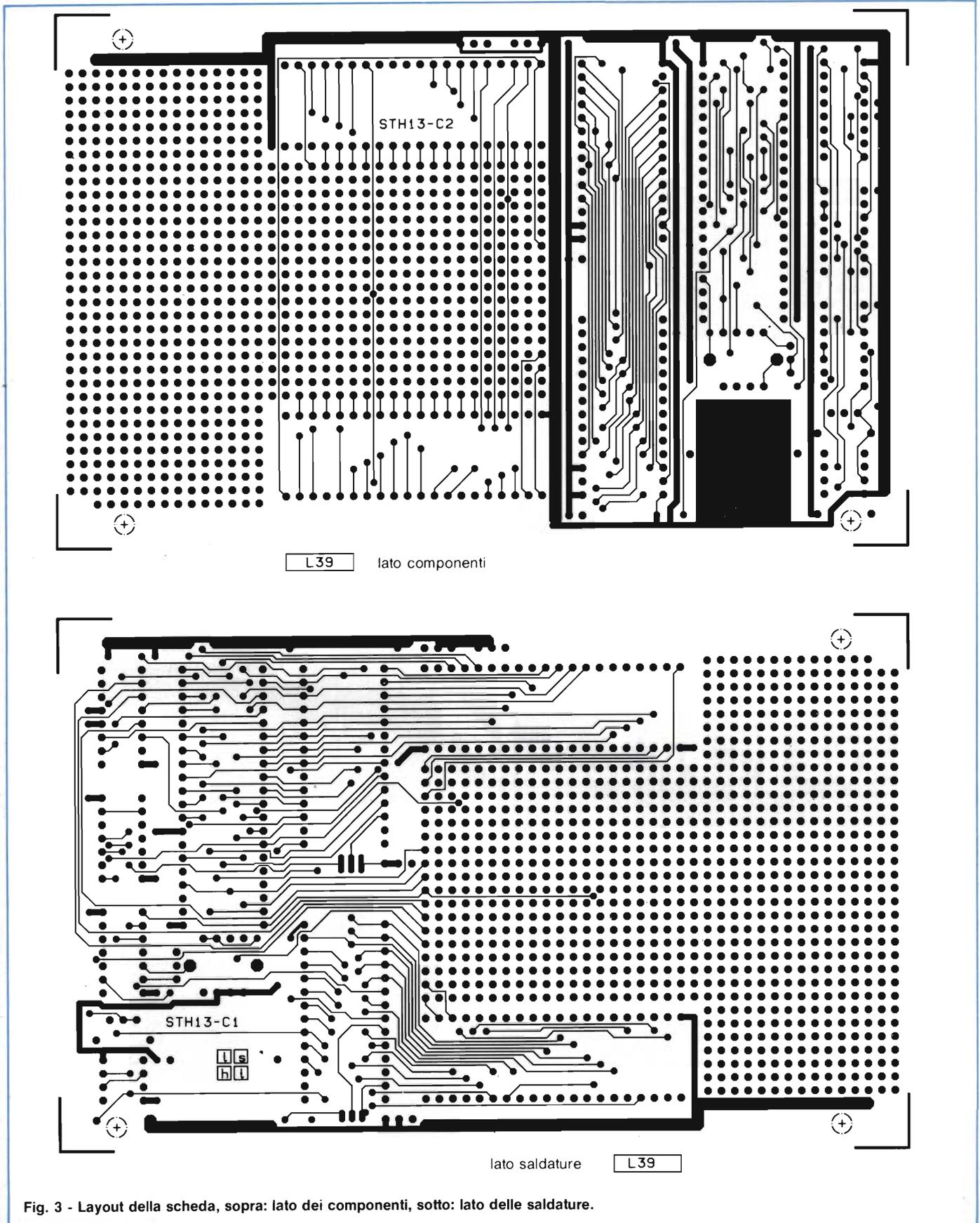


Fig. 3 - Layout della scheda, sopra: lato dei componenti, sotto: lato delle saldature.

Tabella 1 - Elenco dei componenti.

IC1	74 LS 138
IC2	74 LS 00
IC3	74 LS 04
IC4	NE 555
IC5	6502 (65C02)
IC6	2716/32/64/128
IC7	6116/6264
IC8, 9	6522 (65C22)
R1	2,2 MΩ
R2	330 kΩ
R3, 4	3,3 kΩ
R5	560 Ω
C1	10 pF (ceramico)
C2 ... 5	0,1 μF
C6	10 μF (al tantalio)
D1	1 N 4148
Q1	Quarzo da 1 MHz

da 8 kbyte (6264: CMOS), previa commutazione di un jumper saldato.

Situazione analoga è realizzata per lo zoccolo che deve accogliere la EPROM: il segnale di selezione del chip viene ottenuto dai due segnali di selezione SEL C/D e SEL E/F mediante OR in logica negativa. In questo modo risulta possibile indirizzare una EPROM per 16 kbyte (27128); è però possibile anche impiegare nello stesso zoccolo una EPROM per 2 kbyte (2716), o per 4 kbyte (2732) o per 8 kbyte (2764); di nuovo, la scelta della configurazione si ottiene mediante un unico jumper saldato nella parte inferiore della scheda.

Nel caso di impiego della RAM e delle EPROM più piccole, il loro contenuto si viene a trovare in corrispondenza di più di un indirizzo nell'ambito del blocco di memoria di appartenenza.

Le linee dei segnali di selezione non utilizzati SEL 2/3, SEL 4/5, SEL 8/9, SEL A/B, assieme alle linee \overline{IRQ} , \overline{NMI} , RESET.IN e \overline{RES} , vengono condotte alla fila di fori del raster più interna.

Analogamente, alle due file di fori che fiancheggiano le due VIA sono condotti i terminali di dato e di controllo delle porte relative.

La scheda è munita di un connettore DIN con 64 pin; il raster consente di realizzare le connessioni desiderate.

La figura 3 mostra il layout del circuito stampato, dal lato dei componenti e dal lato delle saldature. La forte densità dei componenti sulla scheda ha come conseguenza che le piste conduttrici risultano molto sottili e molto vicine; in un punto della scheda, fra due piedini di uno zoccolo di circuito integrato passano due piste; inoltre, alcune piste percorrono il raster dei fori.

Dalla forma ottagonale dei fori, si può riconoscere che il layout della scheda è stato tracciato da un fotoplotter mosso da un sistema CAD; è poco probabile che si possa ottenere lo stesso risultato con mezzi non professionali.

La scheda risulta abbastanza sofisticata, e in ogni caso richiede estrema pulizia e massima attenzione nel momento della saldatura.

La lista dei componenti è riportata nella tabella; la loro disposizione sul circuito è indicata in figura 4.

Non è facile trovare un sistema adeguato per lo sviluppo della scheda; C64, CBM 8032, AIM 65 e altri microcomputer muniti di 6522 non possiedono un numero sufficiente di linee di I/O. In ogni caso quindi si richiedono lavori di espansione o espedienti di vario genere. Ciò nonostante, ad un programmatore moderatamente esperto del 6502, non dovrebbe risultare difficile comporre in breve tempo un piccolo programma di test.

Le possibilità di applicazione di questa scheda sono notevoli, per esempio: — buffer per stampante, con capacità di 8 kbyte; si riduce il carico per il computer, mentre nella EPROM di 16 kbyte possono trovare posto fonti di caratteri addizionali; — sistema di sviluppo e per l'addestramento, insieme con una tastiera e con un display a sei cifre. ■

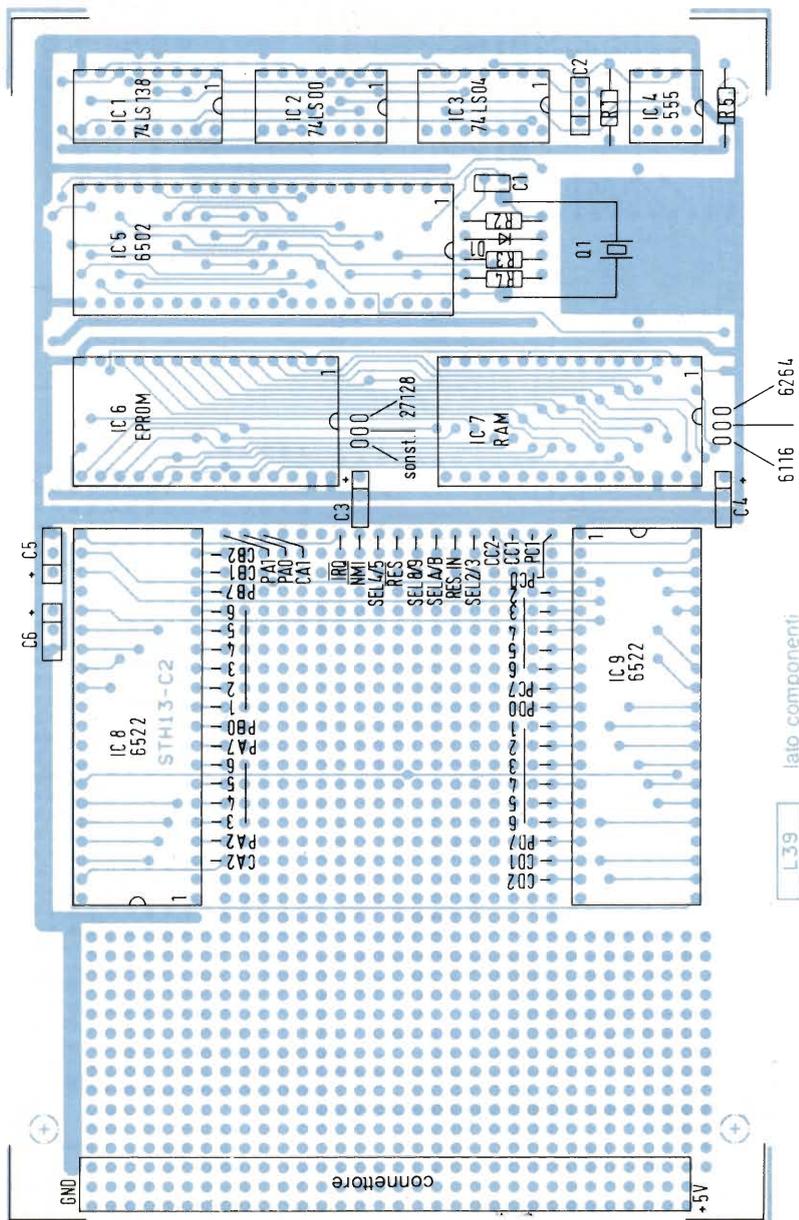


Fig. 4 - Disposizione dei componenti.



Mostra Nazionale

Vicenza 10/13 ottobre '85

MSX ITALIA è la prima e unica mostra nazionale dedicata ai microcomputer del nuovo standard MSX e ai prodotti software e hardware ad esso compatibili. La rassegna si rivolge in particolare agli hobbisti informatici e agli operatori commerciali del settore consumer-elettronico. Saranno presentati i prodotti di tutte le marche MSX attualmente distribuite

in Italia. Dell'ormai noto standard MSX si sono occupati i principali periodici specializzati; in particolare il mensile EG Computer dedica allo standard una rubrica fissa che accoglie, tra l'altro, notizie sull'attività del CLUB MSX ITALIA composto da oltre 1000 soci. EG Computer è promotore della mostra MSX ITALIA organizzata in collaborazione con l'Ente Fiera Vicenza.



ENTE
FIERA
DI VICENZA



Per informazioni rivolgersi a: EG Computer
Via dei Lavoratori 124 - 20092 Cinisello B. (MI)
Tel. 02/6172641 - 6172671 - 6173441

**MEMORIA DRAM
DA 1 Mbit
PRONTA NEL 1987
E DA 4 Mbit NEL 1989**

Lodovico Cascianini

In Europa per la prima volta

La microelettronica, nata appena 25 anni fa, è penetrata con le apparecchiature che con essa possono essere realizzate, in tutti i settori dell'attività umana. Questo prorompente progresso è dovuto essenzialmente al fatto che ogni anno si riesce ad integrare nella stessa superficie del chip dell'anno precedente, un numero doppio di componenti e pertanto di funzioni (figura 1), realizzando in questo modo una forte riduzione del costo per funzione e di conseguenza delle dimensioni delle apparecchiature. Esempi classici sono il calcolatore tascabile e l'home computer.

Nell'ambito della microelettronica, un ruolo tutto particolare è svolto dalle memorie, e questo fondamentalmente per due motivi:

- le memorie sono componenti nei quali meglio che negli altri circuiti integrati è possibile realizzare densità d'integrazione più spinte, le quali però possono essere ottenute impiegando tecnologie molto avanzate. Ed è proprio la struttura regolare, caratteristica delle memorie, facile da realizzare e da controllare, che permette, a sua volta, di introdurre e di sperimentare nuove tecnologie costruttive: le memorie sono quindi il motore che porta avanti e fa progredire tutte le tecnologie che verranno poi utilizzate per realizzare i futuri circuiti ad elevato livello di integrazione.
- le memorie occupano il segmento di mercato più esteso nell'ambito di tutti gli altri circuiti integrati (esattamente la metà, figura 2); e questo segmento ha la caratteristica di espandersi velocemen-

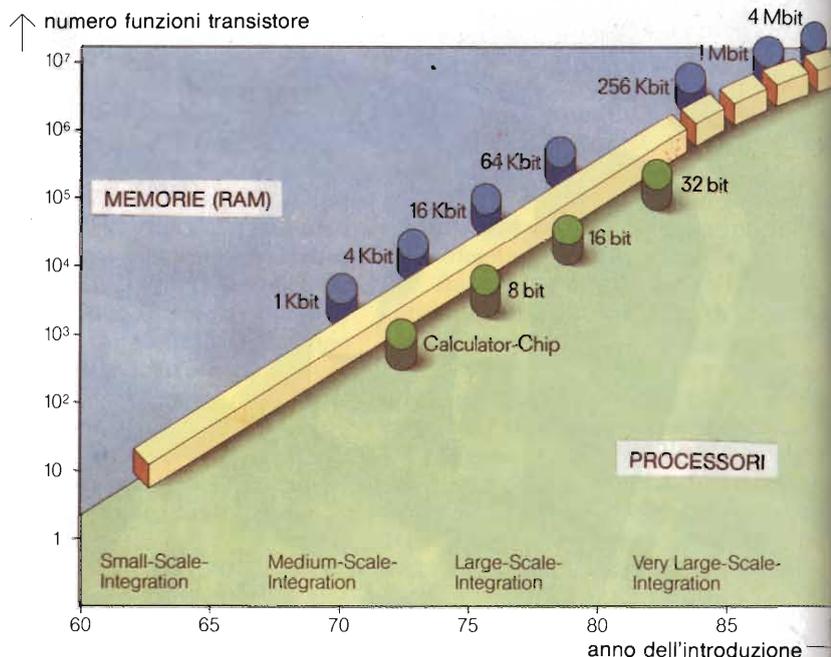
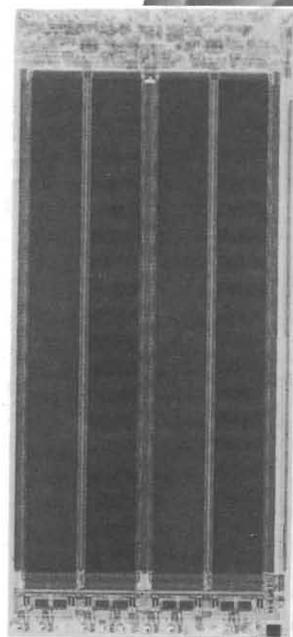


Fig. 1 - Il numero delle funzioni-transistore per unità di superficie del chip è andato continuamente aumentando: la densità d'integrazione è andata infatti quadruplicandosi ogni tre anni. In base alle attuali conoscenze si prevede che questa curva comincerà ad appiattirsi solo dopo la realizzazione della memoria da 4 Mbit.

te e consistentemente tutte le volte che compare una nuova generazione di memorie.

Per ciò che riguarda la capacità, e cioè il numero dei bit memorizzati occorre far presente che nel 1971, questa era di 1 kbit, 4 kbit nel 1974, 16 kbit nel 1977 e 64 kbit nel 1980. Il massimo attuale di capacità delle memorie realizzate in Europa è 256 kbit, (262144 bit), una quantità d'informazioni pari al contenuto di 16 cartelle dattiloscritte.

L'affinamento delle tecnologie, facilitato dalla costruzione delle memorie, potrà essere utilizzato per realizzare anche altri circuiti logici complessi dove sarà possibile implementare un numero di funzioni-transistore dell'ordine del milione. Ciò sarà possibile quando le strutture da 1 μ m, previste per le memorie da 1 Mbit, potranno essere introdotte anche in questi circuiti logici. Questi ultimi, quindi sfruttando le tecnologie delle memorie, e avvalendosi per la realizzazione e il controllo delle complesse funzioni circuitali, dei sistemi di sviluppo più avanzati CAD/CAE, potranno diventare sempre più potenti.





Dischi di silicio purissimo pronti per la produzione dei chip delle memorie DRAM da 256 k nella fabbrica Siemens di Villac (Austria).

Le premesse per il progetto MEGA della Siemens

Sono state queste semplici e realistiche considerazioni che hanno spinto la Siemens, prima in Europa, a sviluppare una memoria a semiconduttore con capacità di 1 milione di bit. Questa iniziativa è nota come progetto MEGA. SELEZIONE ha già descritto nel numero 3 di quest'anno (pagina 120) le caratteristiche particolari che dovrà avere la fabbrica di Regensburg che inizierà a produrre, a partire dal 1987, la prima memoria da 1 Mbit realizzata in Europa.

La Siemens ha investito in questo progetto 1,4 miliardi di marchi (DM).

Naturalmente, non è stata soltanto la disponibilità di questa enorme somma di denaro che ha spinto la Siemens a realizzare questo ambizioso progetto. Alla base di esso sta il know-how tecnologico che questa società già possiede per aver prodotto memorie da 16 kbit, 64 kbit e 256 kbit oltre a circuiti logici estremamente complessi e potenti (figura 3).

Lo sviluppo della memoria da 1 Mbit

I primi campioni di memoria a semiconduttore da 1 Mbit vennero presentati dai maggiori costruttori di dispositivi a semiconduttore giapponesi nel Febbraio del 1984 in occasione della *International Solid State Circuits Conference* (ISSCC).

Le direttive di marcia della Siemens hanno preso spunto da queste esperienze giapponesi. Mentre però questi ultimi realizzano questa potente memoria sia in tecnologia N-MOS che CMOS, la Siemens, basandosi sulla sua esperienza nella costruzione dei circuiti logici, realizzerà questa memoria in tecnologia CMOS. Le due direttive di marcia saranno quindi basate, in primo luogo su una consolidata esperienza nella realizzazione di strutture circuitali da $1 \mu\text{m}$, l'altra sulla tecnologia CMOS, già sperimentata in altri dispositivi.

Fisica, tecnologia ed elettronica

Con strutture circuitali dell'ordine di $1 \mu\text{m}$ come quelle che dovrà avere la memoria da 1 Mbit, è evidente che si entra nel mondo fisico delle microstrutture, dove la luce (processi fotografici) non serve più ma occorre ricorrere, per l'esposizione delle maschere, a lunghezze d'onda più corte, come quelle dei raggi X.

Nonostante attualmente (figure 3 e 4) esistano già processi tecnologici sperimentati

per realizzare microstrutture (strati sottili e piste di queste dimensioni), i problemi sorgono quando si tratta di realizzare i singoli transistori; qui, le relativamente elevate intensità dei campi elettrici prodotte dalla tensione di alimentazione di 5 V fanno sorgere problemi che non esistevano quando le strutture erano dell'ordine di grandezza di $5 \mu\text{m}$.

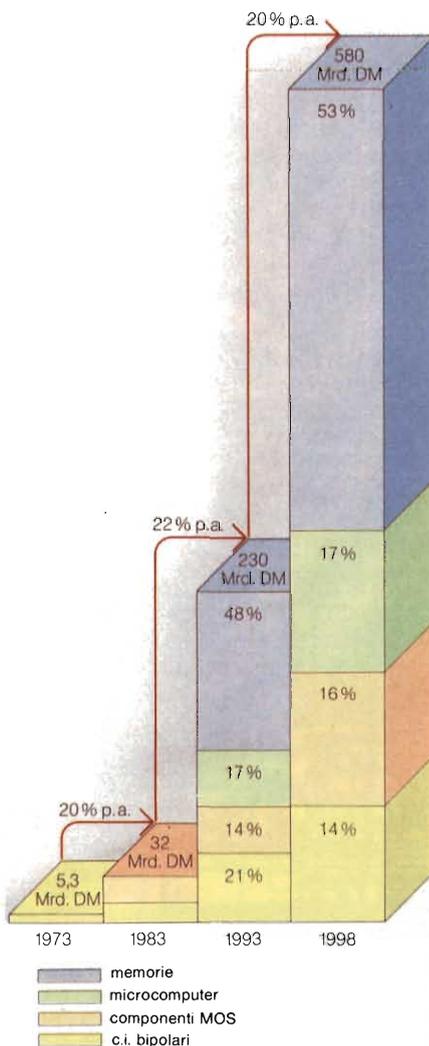


Fig. 2 - Lo sviluppo del mercato mondiale dei circuiti integrati è caratterizzato da una crescita annua pari al 20%. Nel 1998, il fatturato globale dei circuiti integrati sarà all'incirca di 360.000 miliardi di lire (600 miliardi di marchi tedeschi, DM), pari cioè all'attuale fatturato mondiale dell'auto. La metà di questo fatturato sarà dato dalle memorie.

Chip della memoria da 256 kbit. A questo seguirà, nel 1987, il chip di una memoria da 1 Mbit. Nel riquadro è indicato il chip nei suoi particolari.

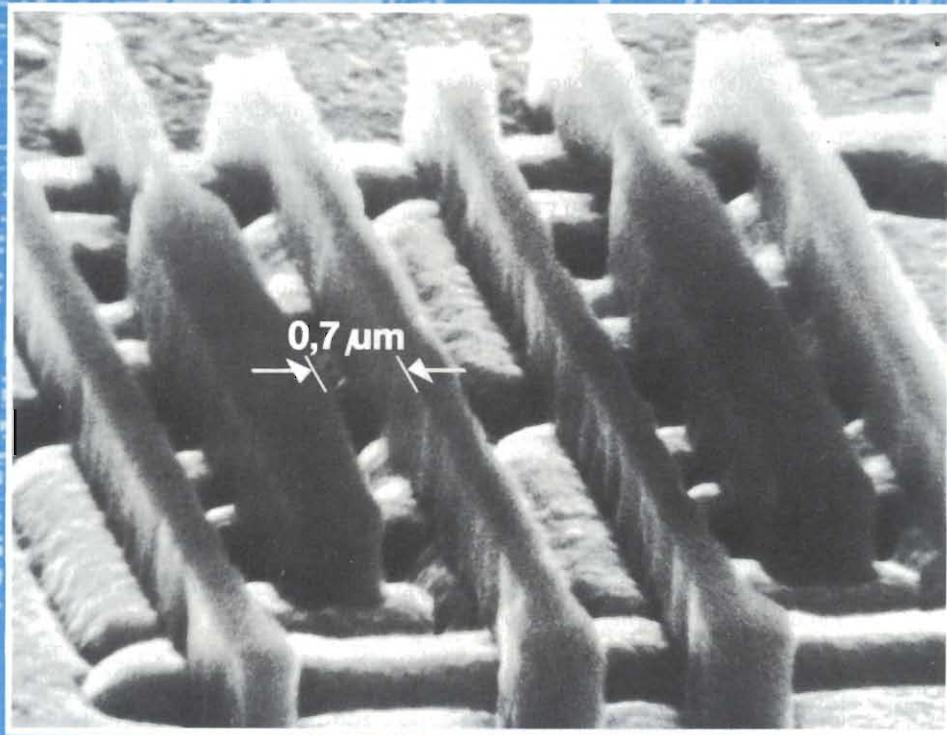


Fig. 3 - La Siemens da anni ha sviluppato tecnologie adatte per realizzare le microstrutture richieste dai circuiti logici più complessi.

La struttura del chip della memoria da 1 Mbit può essere controllata solo ricorrendo al microscopio elettronico a scansione. Questo chip dovrà essere prodotto in ambienti con purezza, classe 1, dato che, se in fase di esposizione del wafer, dovesse depositarsi su di esso anche una sola particella di pulviscolo atmosferico, tutto il wafer dovrebbe essere scartato. Le strutture circuitali che dovranno essere prodotte nel wafer di silicio vengono prima progettate ricorrendo a sistemi CAD/CAE, indi proiettate e ingrandite mediante plotter per poter essere meglio controllate. Ogni colore corrisponde ad un piano del chip dove si trovano determinati circuiti logici.



Nelle strutture da 1 μm , come quelle appunto che avrà la memoria da 1 Mbit, l'intensità del campo elettrico prodotta dalla tensione di 5 V crea effettivamente problemi che possono essere risolti solo approfondendo maggiormente il meccanismo di funzionamento di tutti i processi fisici in gioco, e controllando più accuratamente tutte le fasi di realizzazione del chip, specialmente per ciò che riguarda le tolleranze ammissibili. Sotto questo punto di vista si è dimostrato di grande utilità la *simulazione* di tutti i processi in gioco attuata mediante computer.

Da quanto detto risulta evidente che lo sviluppo e la produzione di una memoria con capacità così elevata dipenderà dall'ottimizzazione sia delle tecnologie costruttive sia dalle caratteristiche fisiche ed elettriche dei materiali-base sia infine da un accurato studio del comportamento dei circuiti elettrici utilizzati.

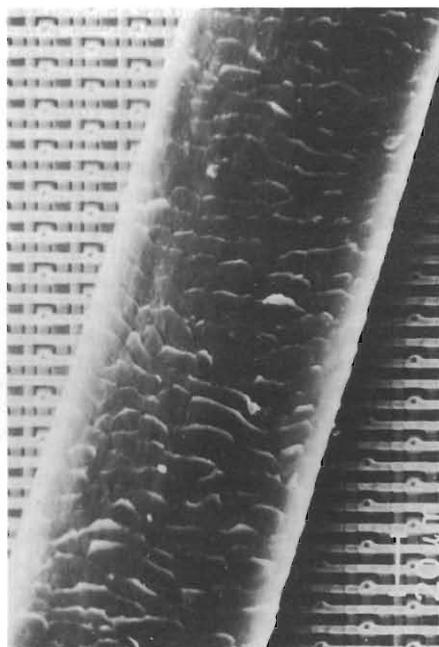


Fig. 4 - Fotografia effettuata con il microscopio elettronico a scansione. Sono stati ripresi un capello di donna e le strutture circuitali integrate della memoria RAM Siemens da 256 kbit. Da questo confronto ci si può fare un'idea della purezza che dovranno avere gli ambienti dove vengono realizzati questi componenti. Essi devono possedere la cosiddetta classe 1, vale a dire, una particella di pulviscolo atmosferico ogni 27 litri d'aria (in una città come Milano, nello stesso volume di aria, ci sono 10 milioni di particelle di pulviscolo).

Lo sviluppo di una memoria da 4 Mbit

Parallelamente alla produzione della memoria da 1 Mbit, la *Siemens* ha pianificato lo studio e lo sviluppo di una memoria a semiconduttore con capacità di 4 Mbit, che sarà pronta nel 1989. Oltre al già elevato livello tecnologico richiesto per la produzione della memoria 1 Mbit, le innovazioni previste per poter realizzare la memoria da 4 Mbit saranno le seguenti:

- struttura *tridimensionale* della cella di memoria. Per la realizzazione del necessario "condensatore" sono allo studio due soluzioni: una lo realizzerebbe mediante incavo profondo, l'altra mediante uno strato aggiuntivo disposto sul transistor (stacked-capacitor-cell);
- introduzione di nuovi materiali che permettano di realizzare strati di isolamento aventi una costante dielettrica con valore molto elevato, e di piste a resistenza molto bassa e ottime caratteristiche di contatto;
- ricorso alla tecnologia da 0,7 μm , (figura 3) e di conseguenza ulteriore affinamento delle tecnologie da 1 μm utilizzate per la memoria da 1 Mbit.

Qui, il problema delle elevate intensità del campo elettrico prodotte dalla tensione di alimentazione non potrà essere risolto che *abbassando* il suo livello, e cioè utilizzando tensioni inferiori a 5 V.

Cooperazione con Philips

Gli enormi problemi introdotti a tutti i livelli costruttivi da una memoria da 4 Mbit non possono essere risolti con successo da una sola azienda anche se delle dimensioni della *Siemens*. L'accordo *Siemens-Philips* prevede infatti la riunione e il comune utilizzo del know-how che questi due grandi produttori europei di semiconduttori hanno sviluppato nei loro centri di ricerca di Eindhoven (Philips) e Perlach (Siemens) ■

BIBLIOGRAFIA

- 1) L. Cascianini - *Prossima al traguardo la memoria da 1 Mbit*. **SELEZIONE di elettronica e microcomputer** N. 3/1985 pag. 120.

UN COMPUTER PER IL CP/M-PLUS

Il sistema operativo CP/M-Plus, versione 3.0.

In questa serie di articoli presenteremo un computer su singola scheda che appartiene alla "famiglia" del SELCOM pubblicato su SELEZIONE, numeri 3, 4, 5/1984. La scheda utilizza il BUS ECB come le altre schede del SELCOM. È un vero "single board computer" in quanto oltre alla CPU (lo Z80) ospita la memoria (64 k e 128 k RAM/4 k EPROM), il floppy controller (μ PD 765), 2 uscite seriali RS 232, un'interfaccia parallela tipo Centronix ed un orologio in tempo reale. La scheda può venir usata anche come scheda di I/O in un sistema a BUS.

Nella prima e seconda parte descriveremo il sistema operativo CP/M-Plus mentre le parti successive illustreranno l'hardware della scheda.

ing. Ennio De Lorenzo, Gazzara

Prima parte

Chi non ha mai sentito nominare il popolarissimo sistema operativo CP/M 2.2? La Digital Resarch presenta ora una nuova versione completamente revisionata dello stesso, destinato a sostituire completamente il suo predecessore. In questi articoli intendiamo esporre le capacità del nuovo sistema operativo CP/M-Plus Versione 3.0 parallelamente ad una proposta di un computer professionale implementato dallo stesso CP/M-Plus. Dimostreremo che la nuova versione supera di ben 4 volte le prestazioni del famoso CP/M 2.2.

Il lungo intervallo di tempo trascorso tra la prima realizzazione del sistema operativo CP/M 2.2 e la versione 3.0 indica principalmente che il CP/M-Plus non consiste semplicemente di una ripresa del CP/M 2.2 con un paio di ritocchi ma di una creazione completamente nuova. Tuttavia il CP/M-Plus garantisce la completa compatibilità con i programmi finora elaborati con i precedenti sistemi CP/M 2.2 ed MP/M II; gli stessi programmi funzionanti sul CP/M 2.2 potranno essere eseguiti, senza modifica alcuna, sul CP/M-Plus. Di conseguenza, l'utente del CP/M-Plus potrà avere a portata di mano una disponibilità di software di grandissima portata.

Esigenza di un sistema operativo moderno

Esistono sostanzialmente due criteri di valutazione per un sistema operativo:

- 1) la capacità
- 2) la prestazione.

Ad esempio, sotto la voce "capacità" potremo classificare la velocità di accesso alle unità disco, la quantità di periferiche che esso è in grado di gestire o ancora la varietà di sottoprogrammi standardizzati che lo stesso può offrire per alleviare in parte il lavoro del programma principale.

In relazione alla "prestazione" di un buon sistema operativo, si dovrà porre particolare riguardo al pacchetto software di programmi utility disponibile sul mercato oltre che al modo di gestire la preziosissima memoria RAM.

Risulterà quindi chiaro che il semplice atto di superare i punti critici del sistema operativo CP/M 2.2 rende il CP/M-Plus un grande sistema operativo dalle notevoli prestazioni e capacità.

16 bit contro 8 bit

La notevole importanza e preziosità della memoria del microcomputer è dovuta sostanzialmente oggi come oggi, non al costo dei singoli chip ma alla indirizzabilità di un processore a 8 bit limitato di norma ad essere confinato entro i 64 kbytes. Il sistema operativo viene realizzato in modo da poter segnalare eventuali errori nel corso delle operazioni (le stesse segnalazioni che sovente fanno tanto arrabbiare) ma che richiedono per lo meno metà della

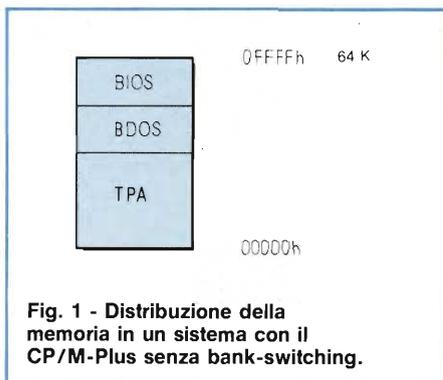


Fig. 1 - Distribuzione della memoria in un sistema con il CP/M-Plus senza bank-switching.

disponibilità di memoria; francamente i rimanenti 32 kbytes risulterebbero piuttosto insufficienti per molti programmi applicativi ed ogni programmatore esperto lo potrà confermare.

Vi chiederete quindi il motivo per il quale non si ceda il passo ad un micro-processore a 16 bit che offre una indirizzabilità che raggiunge il Mbyte. Due sono sostanzialmente i motivi per cui si potrà respingere tale proposta:

- il dispendio di hardware e di conseguenza il costo globale del calcolatore a 16 bit diventa considerevole ed il guadagno in velocità rispetto ad un moderno computer a 8 bit è quasi irrisorio;
- il software stesso risulta un particolare importantissimo da non tralasciare: chi sarebbe disposto a cestinare i faticosi lavori realizzati fino ad ora per il calcolatore ad 8 bit avendo come giustificativo la non compatibilità dei programmi con il nuovo processore? E chi sarebbe disposto a rinunciare all'abbondante offerta e conseguente basso costo di software che corre sotto CP/M?

Filosofia del CP/M-Plus

La discrepanza tra capacità e prestazioni da una parte, compatibilità e limitata memoria dall'altra, accredita valore al nuovo sistema operativo. Mediante una nuovissima tecnica di Bank-Select (selezione di più banchi di memoria) viene risolto in modo piuttosto elegante il problema dell'indirizzabilità limitata del processore a 8 bit; il CP/M-Plus è in grado di gestire ed indirizzare più banchi di memoria in modo che anche un sistema con lo Z-80 possa poter gestire fino ad un Mbyte di memoria RAM.

Oltre a ciò, il CP/M-Plus possiede un calendario con l'ora, ricerca e correzione di errori, disk-logging automatico, ecc.. Il CP/M-Plus è in grado di gestire fino a 16 banchi di memoria RAM e fino a 16 unità disco da 512 Mbytes.

In particolare potrete godere dell'installazione di un disco rigido Winchester di grande capacità mentre con il CP/M 2.2 era possibile solamente la gestione di dischi della capacità non eccedente gli 8 Mbytes. Le unità logiche di Ingresso/Uscita gestibili sono riportate a 16 elementi. E non dimenticate gli svariati programmi di servizio

che vi potranno sgravare quotidianamente dai problemi di lavoro che sorgono con l'uso del vostro computer, in casa od in azienda, di giorno in giorno.

Gestione tipo "BANKING" fino ad un massimo di 1 Mbyte di memoria di sistema

Il CP/M-Plus si compone di un'interessante tecnica di gestione memoria denominata *Bank-switching*.

L'indirizzabilità viene espansa fino ad un massimo di 16 banchi di memoria da 64 kbytes ciascuno opportunamente integrato da un controllo hardware. Il BDOS selezionerà il banco di memoria relativa alle sue esigenze, nell'ambito dell'indirizzabilità del processore stesso. La selezione del banco di memoria avviene nella cosiddetta "zona di memoria comune" (dalle 4 alle 16 kbytes) dalla quale si ricava l'indirizzo di commutazione del particolare banco e dalla quale viene attivato il richiamo al sistema operativo.

CP/M-Plus senza banchi di memoria

Il CP/M-Plus è in grado di funzionare anche nella versione senza banchi di memoria sostenuta da un'unica zona

da 64 kbytes; come per il CP/M 2.2 il BDOS ed il BIOS risiedono entrambi nella zona d'indirizzo alto di memoria (figura 1).

CP/M-Plus con banchi di memoria

Nella versione a più banchi di memoria si può in linea generale affermare che il sistema operativo viene suddiviso in due parti (figura 2): una parte nella "zona di memoria comune" facente parte di ciascun banco, richiamato di volta in volta dal sistema operativo, dalla commutazione dei vari banchi e dallo svolgersi di semplici operazioni quale il "Console-In", "Console-Out", ecc.; l'altra parte del sistema operativo risiede invece nel banco di memoria 0.

I programmi applicativi hanno a disposizione l'intero banco di memoria 1 più la TPA ancora disponibile nella zona di memoria comune. La figura 2 illustra la ripartizione di memoria nella configurazione assunta dal nostro Computer CP/M-Plus.

Configurazione del computer CP/M-Plus

Un sistema CP/M-Plus a banchi di memoria deve racchiudere per lo meno 128 kbytes di memoria RAM che corri-

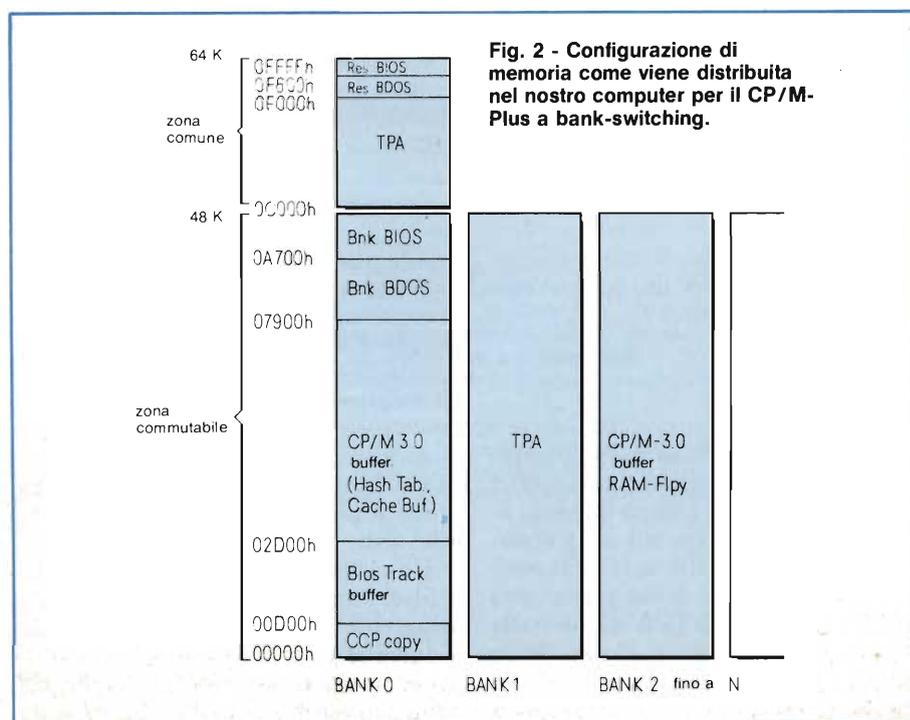


Fig. 2 - Configurazione di memoria come viene distribuita nel nostro computer per il CP/M-Plus a bank-switching.

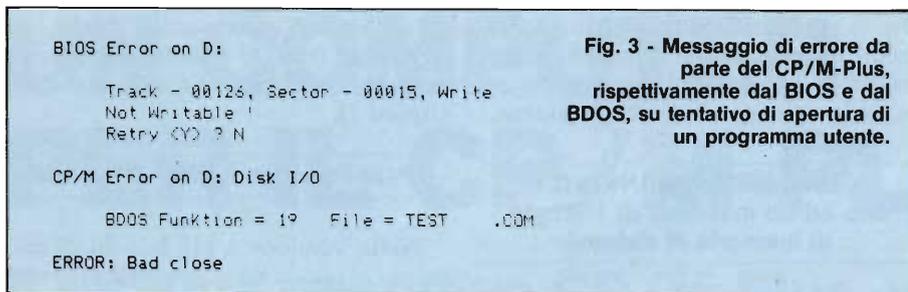


Fig. 3 - Messaggio di errore da parte del CP/M-Plus, rispettivamente dal BIOS e dal BDOS, su tentativo di apertura di un programma utente.

spondono a 2 banchi di memoria da 64 kbytes ciascuno. La "zona comune di memoria" ammonta a 16 kbytes a partire dall'indirizzo 0C000H a 0FFFFH della quale gli ultimi 4 kbytes compongono la parte residente del sistema operativo CP/M-Plus; quest'ultimo si suddivide ulteriormente in due zone ove sono allocati il BDOS, a partire dall'indirizzo 0F000H per una lunghezza pari a 1.5 kbytes, ed il BIOS, a partire dall'indirizzo 0F600H con lunghezza pari a 2.5 kbytes.

Il rimanente della "zona comune di memoria" (da 0C000H e 0EFFFH) risulta libera per la TPA, e di conseguenza, per i vostri programmi specifici.

Il banco 0

Nel banco di memoria 0 risiede la seconda parte del sistema operativo CP/M-Plus e più precisamente con il BDOS a partire dall'indirizzo 07900H per una lunghezza pari a 11 kbytes estendendosi fino a confinare con il BIOS che parte dall'indirizzo 0A700H (6.25 kbytes di lunghezza) fino all'indirizzo 0BFFFH che risulta la fine dello stesso banco di memoria 0. Quel che rimane del banco 0 (31 kbytes) viene sfruttato da memoria tampone per dati e directorys, per la memorizzazione temporanea del CCP (Console Command Processor), ecc..

TPA-banco 1

L'intero banco 1 di memoria composto da 48 kbytes (dall'indirizzo 00000H a 0BFFFH) risulta completamente libero per la TPA e quindi per i vostri programmi applicativi; a tale disponibilità di memoria si dovrà aggiungere anche i 12 kbytes di TPA offerti dalla "zona comune di memoria" risultando quindi complessivamente ben 60 kbytes di memoria per l'utente; se a

tutto ciò aggiungiamo un sistema operativo della lunghezza di ben 21 kbytes e grande disponibilità di memoria tampone per il sistema operativo stesso, ritroviamo quello che potremmo chiamare un grande sistema di sviluppo per un microprocessore ad 8 bit.

RAM-Floppy-banchi 2 ... 15

I rimanenti banchi di memoria (da 2 a 15) non sono assolutamente vincolati al servizio del sistema operativo. Essi potranno ad esempio realizzare un'espansione di memoria o servire da "memoria floppy" (DISC-RAM) onde realizzare un'elevatissima velocità di esecuzione. In tale modo, si potranno eseguire le stesse operazioni eseguibili sul disco, risparmiando sui tempi di accesso al disco stesso.

Efficienza nella gestione dei dischi

Gli accessi ai dischi riducono notevolmente la velocità dei sistemi a microcomputer in quanto la meccanica di tali drive risulta ancora piuttosto lenta.

I disk-drive moderni hanno tempi di accesso sempre più brevi ma che in confronto alla velocità di esecuzione di un microprocessore risultano purtroppo sempre molto, molto lunghi. Un metodo per risolvere tale intoppo sarebbe quello di incrementare la velocità del disk-drive meccanico con, ad esempio, un "driver a disco rigido" caratterizzato da una capacità di trasferimento pari a 10 Mbit/s; purtroppo però tale soluzione è penalizzata da costi piuttosto rilevanti.

Una soluzione la offre il CP/M-Plus: i files vengono memorizzati temporaneamente in memoria RAM in modo da ridurre al minimo le operazioni su disco ed ottenere un notevole taglio sul tempo totale di esecuzione. Tale risulta

in linea generale, la nuova tecnica di gestione dati che vi offre il CP/M-Plus.

Directory "Hashing" e "Caching"

Le tabelle "hash" riducono i tempi operativi sulle directorys (directory = indice del disco magnetico) dove il BDOS, con l'ausilio delle suddette tabelle, individua subito il luogo (traccia, settore) del file desiderato in un indice che potrebbe risultare piuttosto lungo. In tale modo si potranno eliminare i tempi di ricerca di determinati files lungo directory's che raggiungono sovente parecchi kbytes di lunghezza.

Con disponibilità di memoria di sistema si potrà collocare grandi spezzoni di directory's di ciascun disco in tale zona (Directory-Caching) in modo da ottenere elevate capacità di elaborazione.

Le tabelle "hash" e la "directory-caching" evitano l'esecuzione di numerosi accessi al disco floppy, particolarmente nei casi in cui si riscontrano grossi blocchi di dati e di directorys che altrimenti richiederebbero tempi di ricerca piuttosto lunghi.

Record-buffering

Oltre al buffer della directory, il BDOS contiene un determinato "buffer-dati" per la memorizzazione temporanea di dati e per il Blocking-/deblocking. Se si dovesse elaborare un determinato blocco di dati, lo si farebbe eliminando il tempo di accesso al disco; tale blocco, specificamente manipolato, verrebbe reregistrato nuovamente sul dischetto solamente quando tali operazioni sarebbero terminate (Close-file, Disk-reset, Warm-boot).

Qualora si dovesse accedere con un programma applicativo ad un file specifico, sarà il BDOS stesso a verificare se tale record non si trovi già nel buffer dati, onde evitare un accesso superfluo al disco. Quando la disponibilità di memoria tampone per l'elaborazione dei dati inizia a scarseggiare, il BDOS esegue delle registrazioni su disco in modo da ridurre al minimo il tempo trascorso per eseguire operazioni sul disco. Tale tecnica viene denominata "Least Recently Used Record Buffering" (Bufferizzazione del Record ultimamente usato) oppure in modo abbreviato "LRU".

Ingresso/uscita multi-sector

Sovente capita che grandi blocchi di dati non siano sparsi lungo il disco magnetico in modo casuale, ma in modo sequenziale, come lo si troverebbe in memoria RAM.

Il BDOS del CP/M-Plus ne prende atto suddividendo il BIOS in modo che con un accesso al disco ed una rotazione dello stesso si possano leggere o scrivere in modo sequenziale più settori. Con un unico accesso è possibile trasferire fino ad un massimo di 16 kbyte di programma in brevissimo tempo, laddove con il CP/M 2.2 sono necessari ben 128 accessi. Le capacità multi-sector sostenute completamente dal BIOS rivendicano così ulteriormente i vantaggi del CP/M 2.2.

Segnalazione della data e dell'ora sui files

La directory del disco è in grado di rilevare con l'ausilio del programma di servizio "DIR" la data e l'ora di registrazione, l'ultima modifica apportata e ultimo accesso.

Protezione con la parola chiave

Esiste la possibilità con il CP/M-Plus di proteggere efficacemente con l'ausilio di parole chiavi singoli files od interi dischi magnetici contro accessi estranei.

Ogni file potrà essere protetto da una parola chiave, contro letture, scritture o cancellazioni non autorizzate. Le stesse possibilità protettive le potrebbe avere anche l'intero dischetto.

Disk-logging automatico

Il Disk-logging-automatico rende superflua l'introduzione di un Control-C ogni qualvolta si cambiasse disco. Il BDOS riconosce automaticamente un cambio di floppy, inserendo lo stesso nell'insieme del sistema.

User Directory 0

Un'ulteriore miglioria del CP/M-Plus consiste nella possibilità di archiviare sotto "User 0 Directory" i programmi utente più frequentemente

usati, in modo che possano essere accessibili a qualsiasi altro "user-group" (gruppo utente).

Messaggi d'errore dettagliati

Su errori di sistema, il CP/M-Plus provvede a fornire dettagliati messaggi sul "tipo" e "provenienza". La figura 3 illustra un tipico esempio di tentativo di scrittura su di un disco protetto. Il BIOS riconosce l'errore ed interroga l'utente per ottenere il permesso per un secondo tentativo. In caso negativo viene segnalato l'errore BDOS all'utente che ha emesso il comando.

(continua) ■

Bibliografia

- 1) Ennio De Lorenzo - *SEL-COM, CPM, il computer di Selezione. SELEZIONE di elettronica e microcomputer* N. 3/1984 pag. 100.
- 2) Ennio De Lorenzo - *SEL-COM, CPM, il computer di Selezione II parte. SELEZIONE di elettronica e microcomputer* N. 4/1984 pag. 70.
- 3) Ennio De Lorenzo - *Monitor per il SELCOM, III parte. SELEZIONE di elettronica e microcomputer* N. 5/1984 pag. 30.

MOTOROLA E PLESSEY ANNUNCIATO UN'IMPORTANTE COOPERAZIONE A SUPPORTO VERSAdos* PER I LORO PRODOTTI E SISTEMI SU BUS VME

Londra/Monaco - Motorola e Plessey hanno annunciato che tutti i sistemi VMEbus Plessey, tutte le schede a microprocessore, così come gli altri prodotti su schede VMEbus, saranno ora forniti dalla Plessey con il supporto del sistema operativo VERSAdos*.

L'annuncio è stato fatto a Londra e a Monaco l'11 e il 12 giugno da Bernd Huber, direttore della Motorola Microsystems di Monaco e da Phil Burnley, direttore Plessey del Settore VME.

Huber ha dichiarato: "La Motorola ha portato avanti con continuità lo sviluppo del VERSAdos per oltre sette anni dalla sua introduzione, e lancerà entro il 1985 il kernel per il suo processore da 32-bit, l'MC68020.

Il gruppo Motorola di sviluppo software è costituito da tecnici molto validi e di grande esperienza. Fin dal 1981 il VERSAdos incontra una crescente accettazione nella robotica, nell'automazione industriale ed in ogni altra applicazione che richieda una capacità "real time" sperimentata ed affidabile; ciò dimostra che questo sistema operativo soddisfa ben precise necessità.

Il successo del bus VME, ha procurato un vivace aumento di nuove applicazioni e di sistemi di supporto basati su VERSAdos".

Secondo Burnley, "La Plessey Microsystems è totalmente impegnata nel supportare la Revisione 4.4 del VERSAdos, recentemente annunciata da Motorola. Noi riteniamo fermamente che il sistema operativo VERSAdos abbia lo standard più adatto per i sistemi VMEbus, e che il nostro supporto a questo sistema darà ai nostri clienti la più vasta gamma di prestazioni e di opzioni per il bus VME. Noi crediamo che ogni soluzione diversa da VERSAdos costituisca una limitazione a ciò che gli utilizzatori possono ottenere".

Il supporto VERSAdos per tutto l'hardware VMEbus della Plessey Microsystems significa che le schede VME della Motorola e della Plessey possono ora essere facilmente e completamente integrate in un sistema unico, compatibile ad alte prestazioni.

La Plessey Microsystems prevede di iniziare le consegne di schede a processore di schede I/O, di sistemi di sviluppo e di altre funzioni su schede VMEbus nel secondo trimestre dell'anno in corso.

Il VERSAdos Motorola è un sistema operativo molto potente con tutte le funzioni necessarie per sviluppo e integrazione a livello schede. Il kernel è totalmente adattato per supportare il bus VME. La Revisione 4.4 di questo sistema è caratterizzata dalla flessibilità dell'unità centrale che migliora sensibilmente la velocità di commutazione, i tempi di interrupt e le comunicazioni "inter-task".

Sia Motorola che Plessey Microsystems sono fornitori di sistemi e prodotti compatibili VMEbus con una gamma completa di CPU, memorie, controller, piastre di grafica e di I/O, sistemi di sviluppo, firmware e software.

* VERSAdos è un brevetto Motorola.

Per ulteriori informazioni, rivolgersi a:

Motorola S.p.A.
Divisione Semiconduttori
Viale Milanofiori - Stabile C2
20094 Assago MI
Tel. 02/82201

PUBLIREL
Piazza Diaz, 7
20123 Milano
Tel. 02/803330-803834

Messaggi e informazioni presentate con

DISPLAY LCD MODULARI

La RIFA-RACOEL presenta un display a cristalli liquidi di grandi dimensioni con il quale è possibile realizzare pannelli le cui scritte luminose possono essere lette con facilità e in piena luce solare da una distanza di 30 m. La struttura modulare del sistema consente di realizzare pannelli formati da oltre 250 moduli. Il sistema è equipaggiato con una scheda dove in una memoria programmabile da computer sono contenuti i testi che compaiono sul pannello.

Lodovico Cascianini

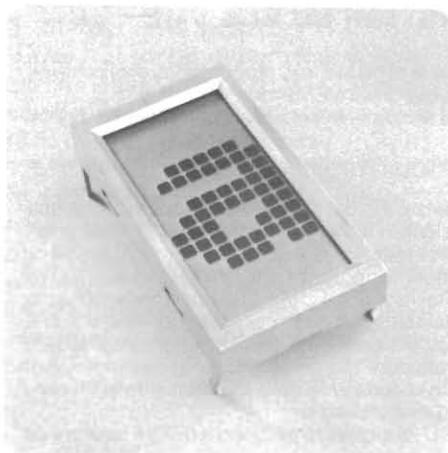


Fig. 1 - Modulo a cristalli liquidi RIFA-RACOEL per la presentazione di caratteri alfanumerici. È formato da 128 pixel (8 x 16).

Fig. 2 - Esempio di caratteri alfanumerici presentati dal modulo. Altezza massima (in alto), 83 mm; (in basso) 110 mm. Il programma standard del sistema prevede la formazione di 180 caratteri diversi.

Il sistema di presentazione di messaggi e di informazioni proposto dalla RIFA-RACOEL è formato da singole unità display nelle quali i caratteri alfanumerici vengono realizzati mediante un sistema a matrice di punti (pixel). La formazione del pixel luminoso è ottenuta ricorrendo alla tecnologia dei cristalli liquidi (LCD), la quale richiede, com'è noto, assorbimenti di corrente estremamente bassi. Ogni unità o modulo LCD (figura 1) è formato da 128 punti luminosi con i quali è possibile realizzare 160 differenti caratteri alfanumerici. In particolare è possibile formare (figura 2):

- lettere dell'alfabeto maiuscole, alte rispettivamente 110 mm oppure 83 mm,
- lettere dell'alfabeto minuscole,
- lettere di alfabeti particolari,

- cifre,
- simboli,
- caratteri particolari, previa programmazione.

I caratteri alfanumerici hanno un'altezza massima di 110 mm e possono apparire sia in grigio su fondo bianco (modo normale) sia illuminati su sfondo nero (modo invertito).

La notevole altezza dei caratteri e la possibilità di apparire in modo normale o invertito permette di realizzare testi che possono essere letti con estrema facilità e in piena luce solare da una distanza di 30 m.

È per questo motivo che i display modulari RIFA-RACOEL si sono dimostrati i componenti ideali per realizzare scritte e messaggi che devono essere letti con facilità e a grande distanza, per esempio, all'interno o all'esterno di aeroporti, stazioni ferroviarie, im-

ABCDEFGHIJKLMN OPQRST
UVWXYZ Ä Å Ö

abcdefghijklmno pqrst
uvwxyz ä å ö

1234567890

ABCDEFGHIJKLMN OPQRST
UVWXYZ Ä Å Ö

1234567890

DI GRANDI DIMENSIONI

pianti industriali e sportivi, negozi ecc.

La facilità di lettura di questi display a cristalli liquidi è dovuta sia alle particolari caratteristiche del vetro con cui il display è stato realizzato sia ai circuiti di attivazione dei pixel, ottimizzati in modo da ottenere le migliori caratteristiche di comando. Sono queste due particolarità che permettono a questi display di possedere ottime caratteristiche di contrasto ed un angolo di osservazione molto ampio.

Ovviamente, essendo realizzati in tecnologia LCD, questi display richiederanno per la loro attivazione valori di corrente e di tensione molto bassi. Ne consegue che i pannelli realizzati con questi display, a differenza di altri tipi di display, sono "freddi", e di conseguenza, non potranno disturbare le altre apparecchiature che si trovano nelle loro immediate vicinanze.

Comando dei pannelli realizzati con i display LCD

I testi presentati sui pannelli formati da questi display LCD possono essere scritti in una memoria di notevole capacità, contenuta in una scheda di controllo (figura 3). Nella memoria programmabile possono essere allocate molte pagine per un totale di 2500 caratteri. Per la programmazione della memoria può essere impiegato un personal computer.

La scheda di controllo può pilotare pannelli informativi contenenti fino a 250 moduli. L'interfaccia standard d'ingresso è la RS 232C ma è disponibile anche una RS 422; in questo caso sarà possibile collegare ad un solo computer più di un pannello a moduli LCD. Inoltre, mediante l'impiego di un mo-

dem, il pannello può essere controllato anche da una rete di telecomunicazioni.

La scheda di controllo viene fornita con un programma standard che può essere utilizzato per realizzare il lampeggio di un testo oppure per rileggere il medesimo dalla memoria e presentare in questo modo varie pagine. Possono anche essere forniti programmi su specifica del cliente.

Caratteristiche del modulo	
Tecnologia	a cristalli liquidi (LCD) 8 x 16 pixel
Area illuminata	58,8 mm x 114,8 mm. Presentazione standard: testo blu-nero su sfondo argento. A richiesta: testo blu, rosso e verde.
Contrasto	> 20 x (con angolo di osservazione ottimale)
Comando	statico
Durata di esercizio	< 100.000 ore (a temperatura normale)
Collegamento elettrico	connettore con cavo piatto
Installazione	inserimento del modulo su cornice in profilato di alluminio estruso
Dimensioni	altezza: 139 mm larghezza: 76,5 mm profondità: 20 mm/40 mm
Temperatura di lavoro	da - 10 °C a + 60 °C
Temperatura di immagazzinaggio	da - 25 °C a + 70 °C
Peso	150 g

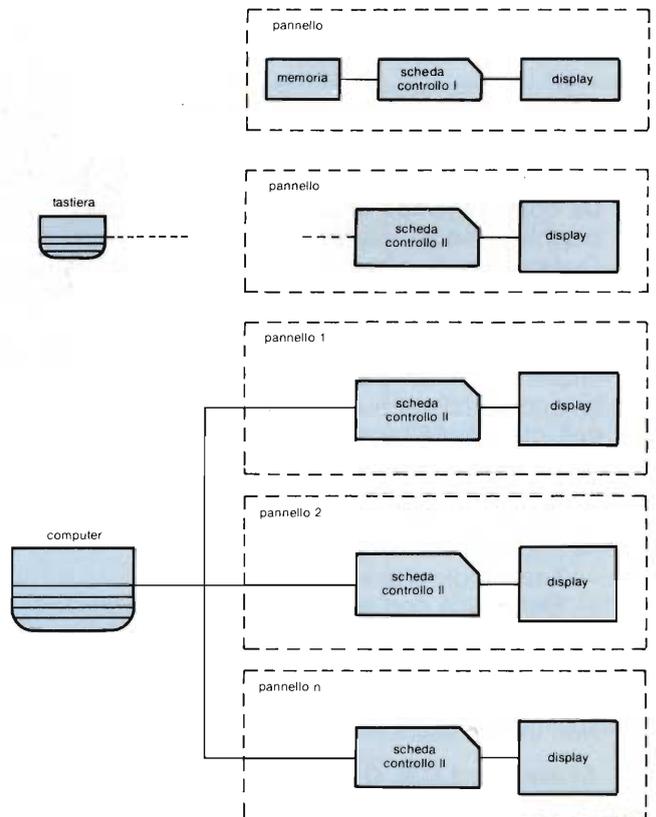


Fig. 3 - Sistemi di comando dei moduli.

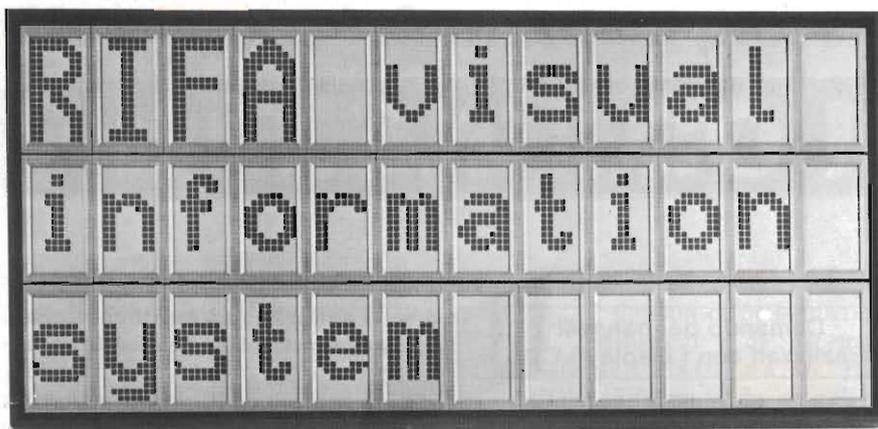
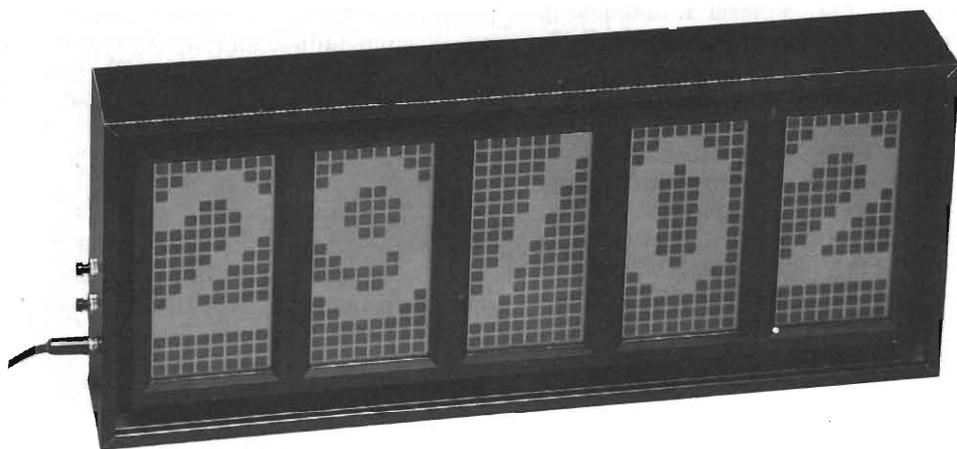


Fig. 4 - Esempio di pannello luminoso realizzato con i moduli RIFA-RACOEL.



Esempio di applicazione dei moduli LCD RIFA-RACOEL per la realizzazione di un sistema di presentazione alternata data del mese/ora del giorno.

Alimentazione

Il sistema è alimentato dalla tensione della rete 220-240 V, 50 Hz, e la potenza assorbita da una scheda è circa 5 W. La tensione di alimentazione della scheda di controllo è stabilizzata ed è $\pm 5,8 \text{ V}$ e $\pm 12 \text{ V}$. La scheda può essere munita di una batteria-tampone che permette di conservare i dati in memoria per un periodo di tempo di 4 settimane.

L'intelaiatura del pannello contenente i moduli è costituita da profilato di alluminio. Il lato esterno del profilato conferisce stabilità al pannello e costituisce nello stesso tempo la cornice del pannello medesimo. I moduli possono essere protetti mediante un foglio di plastica trasparente inserito nella cornice del pannello.

Questo sistema di assemblaggio dei moduli è stato studiato in maniera da presentare la massima leggerezza. Per esempio, un pannello contenente 3 x 21 moduli viene a pesare circa 22 kg. La configurazione dei pannelli è opzionale e dipende dal numero dei moduli e delle file in cui questi vengono disposti.

Pannelli contenenti più di 250 moduli richiedono schede di controllo particolari. Nella figura 4 è riportato un esempio di pannello realizzato con 36 moduli LCD RIFA-RACOEL. ■

OPERAZIONE CINA

Da circa tre anni Selezione è stata una guida importantissima per la piccola impresa elettronica. Da qualche tempo un sondaggio indipendente ha classificato "Selezione" come la più letta rivista presso la piccola e media industria italiana.

Questo nuovo salto di qualità ci spinge a migliorare ulteriormente i servizi offerti ai nostri lettori.

La rubrica "Tecnica e Impresa" è stata plauditissima ma abbiamo ora qualcosa in più per chi è interessato ad esportare i propri prodotti.

Abbiamo avuto l'incarico dalla principale Trading di Shanghai (Rep. Pop. Cinese) di raccogliere dati e informazioni vari e su società italiane interessate a esportare beni tecnologici e industriali nella R.P.C.

La cooperazione può essere conseguita in vari livelli. Da semplice vendita di beni (finiti o SKD) ad acquisto dell'intera linea produttiva.

I campi d'interesse sono:

- Macchinari specifici
- Robotica
- Tecnologia d'avanguardia
- Elettronica con alto contenuto tecnologico.

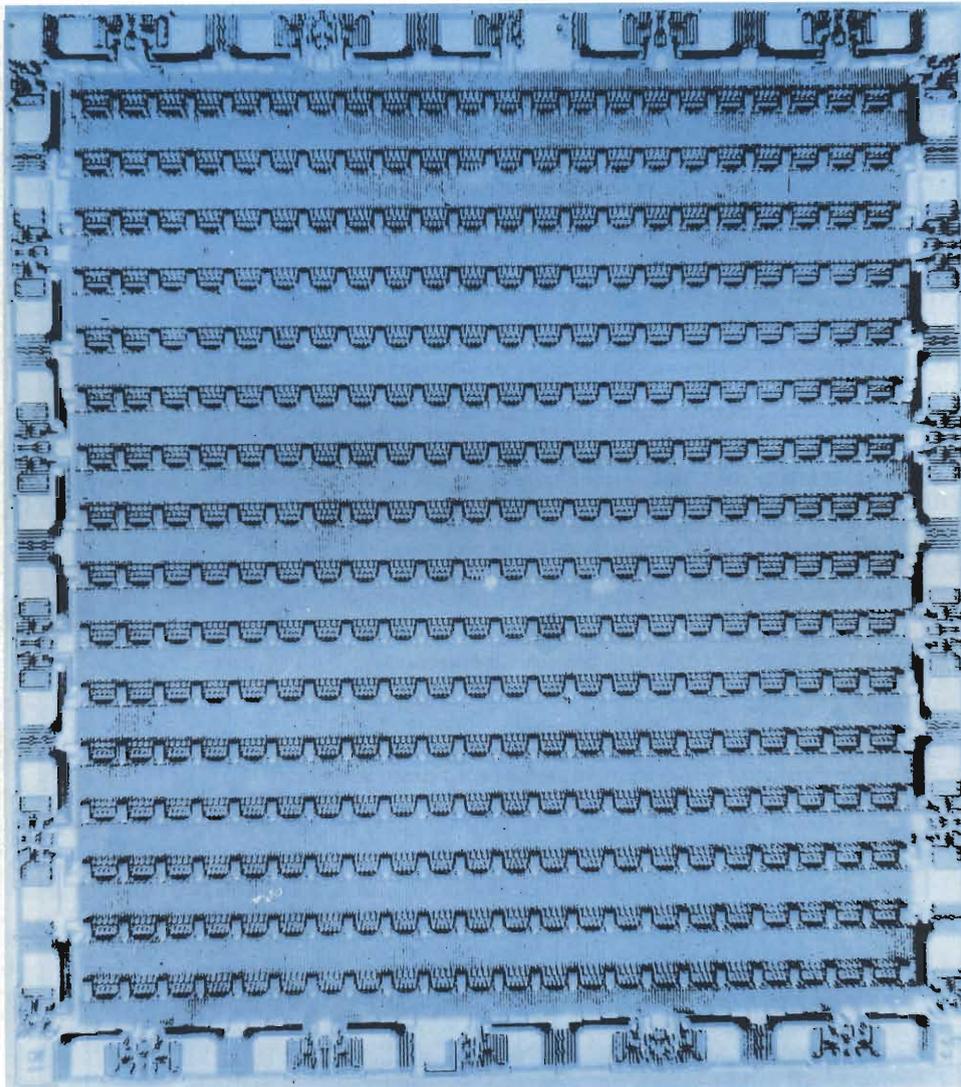
Tutte le aziende costruttrici che ritengano di avere tra i propri prodotti quelli richiesti possono scriverci inviando cataloghi in inglese o francese (NON ITALIANO) e il nome della persona da contattare e un breve COMPANY PROFILE.

Non inviate listini prezzi.

Scrivere a: **J.C.E. OPERAZIONE CINA - Via dei Lavoratori, 124 - 20092 Cinisello Balsamo (MI)**



PER I VOSTRI GATE ARRAY PHILIPS/ELCOMA FORNISCE IL SILICIO E IL KNOW HOW ... VOI PROGETTATE IL CIRCUITO



La Philips-Elcoma produce GATE ARRAY in quattro tecnologie e con diverse complessità:

- GATE ARRAY in C-MOS (compatibile con la famiglia logica HEF 4000)
- GATE ARRAY in HC-MOS (compatibile con la famiglia logica PC74HC/HCT)
- GATE ARRAY in tecnologia bipolare ISL
- ACE (Advanced Customized ECL) logic cell array in ECL. Possibilità di avere 320 bit di RAM e 1000 gate sullo stesso chip

Ritardo di propagazione tipico	
C-MOS	8 ns a 5 V
HC-MOS	2,6 ns a 5 V
ISL	4 ns
ACE	0,35 ns

Complessità (n° di gate equivalenti)	
C-MOS	330 - 450 - 700 - 1100
HC-MOS	330 - 450 - 700 - 1100
ISL	1200 - 2200
ACE	600 - 900 - 1400 - 2200

Potenza dissipata / gate	
C-MOS	5 μ W/MHz
HC-MOS	4 μ W/MHz
ISL	0,25 mW
ACE	3 mW

- Sofisticati programmi CAD sono disponibili presso tutti i nostri centri di sviluppo semicustom in Europa.

Vematron

Distributori di

SPRAGUE

THE MARK OF RELIABILITY

Componenti professionali: condensatori elettrolitici in alluminio assiali e verticali. Condensatori ceramici multistrato. Condensatori al Tantalio assiali o a goccia. Reti resistive. Circuiti integrati interfaccia. Sensori magnetici ad effetto Hall.

GENERAL INSTRUMENT

Diodi raddrizzatori da 1 a 6 ampère.
Ponti raddrizzatori da 1 a 35 ampère.

IGOL

Condensatori professionali in film plastico assiali e radiali (poliestere, polipropilene, policarbonato) selezioni speciali. Filtri di rete monofasi e trifasi. standard o custom.

Vianello
TRIO SIMPSON

Oscilloscopi, multimetri digitali, frequenzimetri, generatori di forme d'onda.

GANZERLI s.a.s.

Contenitori metallici per l'elettronica, armadi, rack.

FEME

Relè da circuito stampato, interruttori deviatori a levetta, commutatori rotativi.

BREMI

Alimentatori da laboratorio, frequenzimetri, capacimetri, generatori di funzioni ecc.

IOR

Diodi e ponti di potenza, diodi controllati, varistori, relè statici.

Via Salvo D'Acquisto, 17 - 21053 Castellanza (VA) - Tel. 0331-504064

PROFESSIONALITA' + SERVIZIO

Componenti elettronici industriali - Strumenti - Accessori da laboratorio

**IL SEGRETO DEL VERO
RISPARMIO È POTER TROVARE
TUTTO E SUBITO**

Grazie ad anni di seria attività i nostri clienti sono:

- Grosse Industrie
- Medie e Piccole Ditte Elettroniche artigianali
- Laboratori Scientifici e Istituti Tecnici

Pronti a magazzino anche:

AEG-TELEFUNKEN: optoelettronica (led, fotoaccoppiatori a forcella, display)
ANTEX: saldatori, stazioni saldanti, accessori
ASTEC: alimentatori "switch mode"
EECO: dip switch, commutatori BCD miniatura da circ. stampato
EWING: stazioni di saldatura e attrezzature per dissaldare
FAIRCHILD: circuiti integrati digitali e lineari
GUNTHER: relè reed dual in line
HARTMANN: preselettori digitali a tasto
INTERSIL: circuiti integrati (voltmetri, frequenzimetri, timer low power, generatori di funzioni)
ITT: diodi, zener, transistor, V-MOS Power
JBC: saldatori, stazioni saldanti, accessori
MEGA ELETTRONICA: strumenti da pannello e da laboratorio
MORSETTITALIA: morsettiere da circuito stampato, passo 5 mm (numerate e non)
MOTOROLA: circuiti integrati digitali e lineari, transistor
MOSTEK: circuiti integrati MOS-LSI (memorie, contatori, microprocessori)
MULTICORE: stagno, prodotti per saldatura e dissaldatura
NATIONAL SEMICONDUCTOR: circuiti integrati digitali, lineari, transistor
PHILIPS: circuiti integrati, fotoresistori e resistori a strato metallico
PIHER: trimmer protetti, resistori a strato di carbone e a strato metallico di precisione
RCA: circuiti integrati C-MOS, lineari, transistor di potenza
SGS: transistor di segnale e potenza, integrati C-MOS, TTL-LS, regolatori di tensione ecc.
SPECTROL: potenziometri multigiri professionali, manopole contagiri, trimmer professionali in cermet monogiro o multigiri
TECCOR: diodi controllati (SCR, DIAC, Triac)
TERRY PLASTIC: cassettiere plastiche componibili e accessori
TEXAS INSTRUMENTS: circuiti integrati digitali e lineari, transistor
THOMSON CSF: Triac, DIAC
WELLER: saldatori, stazioni saldanti, accessori
ZETRONIC: zoccoletti per circuiti integrati, connettori
ISKRA: resistori, potenziometri a strato di carbone e in cermet, trimmer
PRECIMATION: zoccoletti professionali per integrati e strisce di pin con contatti a tulipano dorati
CHERRY: preselettori digitali a tasto e accessori.

BU Binding Union

Strumenti digitali da pannello professionali: voltmetri, amperometri, contagiri e relativi accessori (shunt, T.A., captatori, ecc.)

ELBO.MEC.

Dissipatori per semiconduttori, isolanti, distanziatori, ecc.

SIEMENS

Semiconduttori discreti ed integrati speciali, optoelettronica, sensori di pressione e di temperatura, V-MOS Power transistor, connettori a relè ecc.

PAPST

Ventilatori assiali in corrente alternata, accessori.

INDICATORE DI LIVELLO PER LIQUIDI

Ingegnoso quanto efficace e preciso, questo indicatore di livello per liquidi ha la sorprendente particolarità di non fare uso di componenti attivi. Il circuito (figura A) infatti, è una versione opportunamente rimodellata del classico ponte di Wheatstone. Uno dei rami del ponte è costituito da un "grappolo" di dieci resistori in parallelo che, grazie alla particolare struttura della sonda, chiaramente illustrata a schema, vengono gradualmente inseriti in circuito man mano che il livello del liquido, innalzandosi, porta le loro estremità libere in collegamento elettrico con la barretta metallica facendo capo al resto del circuito.

Con i valori proposti, ciascun resistore determina, col proprio inserimento, un incremento di $10 \mu\text{A}$ della corrente che percorre il microamperometro, cosicché risulta possibile una lettura precisa e diretta, in dieci

gradini, del livello del liquido. Unica operazione di taratura, quella di regolare il trimmer R13 affinché l'indice dello strumento tocchi esattamente il fond-scala quando il serbatoio è pieno.

In qualche caso, la struttura geometrica del serbatoio può risultare tale che il livello del liquido non risulti più proporzionale al proprio volume. In questo caso, basterà ritoccare i valori dei resistori in modo da riprodurre l'andamento della funzione altezza del liquido-volume reale, lasciando inalterata la spaziatura equidistante delle "code" facenti capo ai resistori.

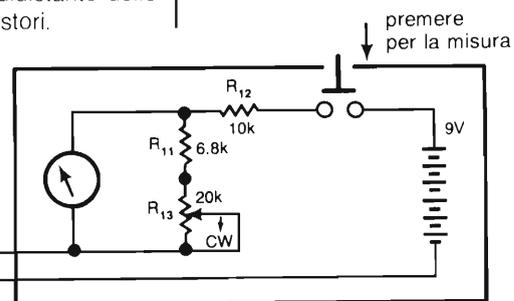
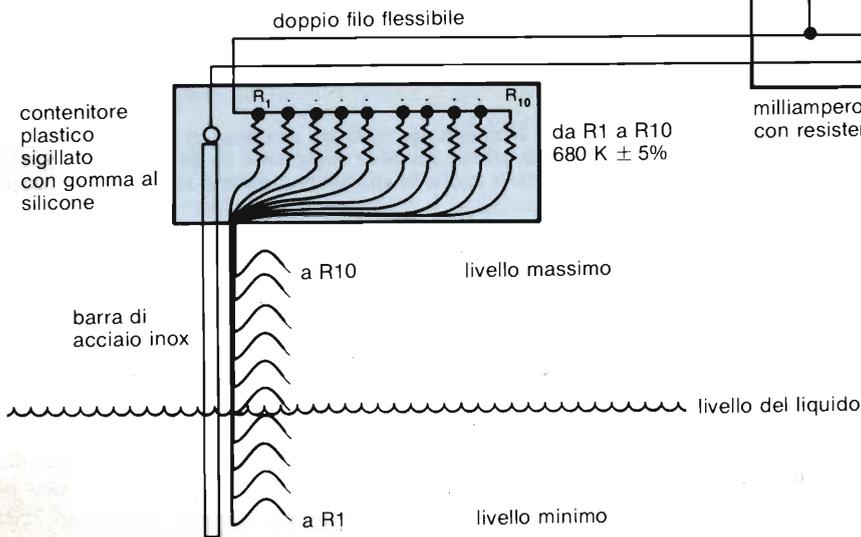


Fig. A - Man mano che il livello del liquido cala, diminuisce conseguentemente il numero dei resistori collegati in parallelo e la corrente che attraversa il milliamperometro. Quest'ultimo visualizza così il fenomeno senza dover ricorrere a configurazioni circuitali troppo complesse.

Come si vede, i resistori della sonda presentano tutti una tolleranza di $\pm 5\%$: desiderando proprio la massima precisione, li si potrà selezionare affinché R1 abbia un valore prossimo al margine positivo della tolleranza stessa ($+ 5\%$), e gli altri man mano a calare: R10 dovrebbe perciò trovarsi in prossimità del massimo scostamento negativo pari al $- 5\%$ circa. In questo modo, si compenserà la non linearità dello strumento introdotta dalla R12.

(C. J. D. Catto - EDN)

TRASMISSIONE SICURA DI DATI CON LINK DI DIFFERENTE NATURA

Il sistema più pratico e sicuro per ottenere un grado di affidabilità soddisfacente in una linea di trasmissione di dati che debba forzatamente attraversare zone in cui il rischio di interruzioni accidentali risulta di particolare rilievo è quello cosiddetto "della ridondanza". In pratica, nel tratto pericoloso, i dati vengono convogliati su più linee parallele cosicché, se anche una (o più) di

esse dovesse essere resa inutilizzabile, non si avranno interruzioni nel flusso di dati.

Il circuito qui proposto vuol essere appunto un'idea di come si possa triplicare una linea servendosi di tre mezzi diversi (cavo coassiale, fibra ottica, linee bipolari e fili intrecciati) che, nel loro insieme, resistono più efficacemente ai diversi fattori distruttivi ambientali. Difficilmente, infatti, un

solo fattore esterno potrà metterli fuori uso contemporaneamente. In più, questo progetto comprende un semplice circuito di autoverifica che si potrebbe definire "di votazione a maggioranza".

Esaminiamolo nei dettagli (figura B). All'estremità della linea trasmettente, il cavo coassiale e la bipolare vengono pilotati da un doppio NAND 75452, mentre la linea a

fibra ottica risulta gestita da un AND 75451 che alimenta un fototrasmettitore a LED SPX-4689-3. Nei due link filari, i dati vengono trasmessi come impulsi di corrente con intensità di 20 mA che vanno a pilotare due classici fotoaccoppiatori 4N26, mentre per il tratto a fibra ottica, il trasduttore è rappresentato da un fotorivelatore SPX-4693-2. I segnali così raccolti vengono applicati a tre delle quattro porte, e quindi all'invertitore, tutti contenuti in un unico 74LS154; il

contenuto logico dell'uscita sarà così, istante per istante, l'inverso di quello del segnale proveniente da almeno due dei link. In altre parole, se due ingressi risulteranno "alti" in un dato istante, l'uscita risulterà "bassa", e viceversa.

Ovviamente sono possibili eventuali modifiche a seconda delle particolari esigenze.

(Akavia Kaniel - Electronic Design)

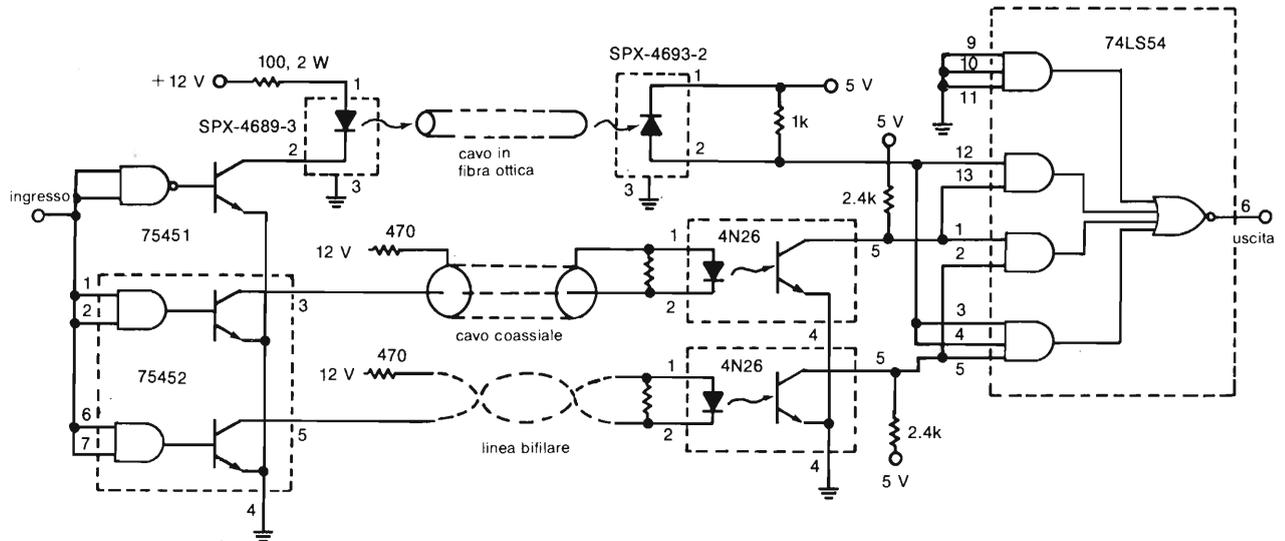


Fig. B - Un sistema semplice ed efficiente per triplicare una linea di trasmissione di dati, utilizzando tre mezzi diversi (linea bifilare, un cavo coassiale e un cavo in fibra ottica), in modo da renderla affidabile anche in ambienti ad elevato rischio di interruzioni.

CON LO STROBE, MENO ENERGIA PER LE EPROM E LE RAM

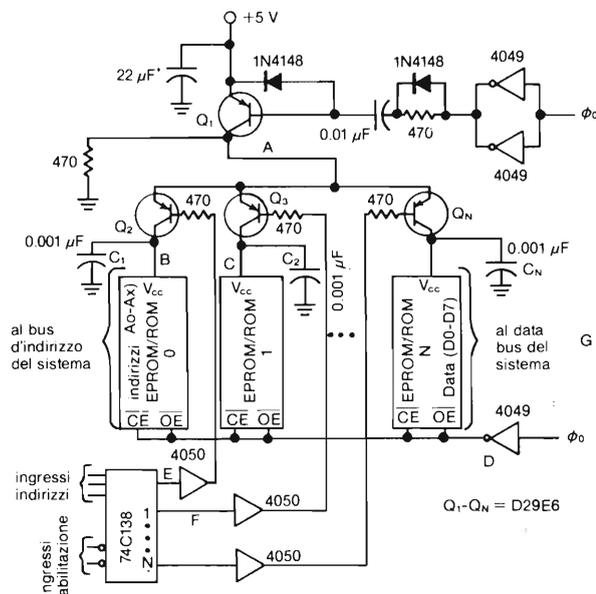
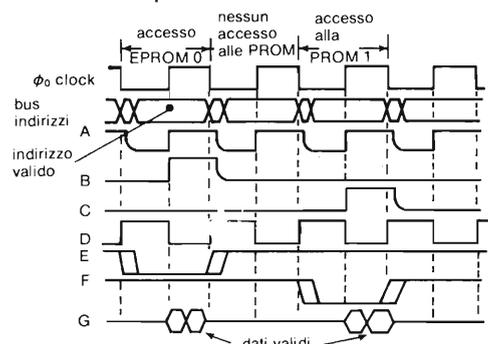


Fig. C - Semplice allarme intermittente che utilizza trigger di Schmitt in tecnologia TTL. Inserendo un diodo in uno dei circuiti di controreazione, si può variare a piacere il duty-cycle del segnale modulante.

Comprimere al massimo le richieste energetiche nei circuiti di memoria è un imperativo determinante per qualsiasi progettista.

Il circuito di "power strobing" (economizzatore energetico) che proponiamo è adatto a quasi tutte le EPROM e le RAM più diffuse, tra cui le 2716, 2516, 2732, 2532, 2764, 27128, eccetera, migliorandone la competitività economica rispetto alle loro equivalenti CMOS, che richiedono meno energia ma risultano più costose.

Si deve comunque tener presente che il risparmio energetico introdotto da questo circuito viene parzialmente controbilancia-



to da una leggera "dilatazione" dei tempi di accesso, che di norma passano da 50 a 100 ns circa: l'adozione di questo dispositivo resta ad ogni modo sostanzialmente vantaggiosa per i sistemi portatili e a batteria.

Lo "strobe" in questione (figura C) fa sì che le EPROM vengano alimentate solo durante il flusso dei dati, e poi subito disattivate. Più precisamente, il transistor Q1 controlla la temporizzazione dell'impulso a +5 V che perviene al piedino Vcc di ciascuna EPROM. I transistori da Q2 a Qn (il circuito risulta perfettamente simmetrico e perciò può essere liberamente adeguato al numero di EPROM a disposizione), vengo-

no invece direttamente controllati dal decodificatore da 3 a 8 linee 74C138, che eroga gli opportuni segnali di decodifica degli indirizzi, e a loro volta, agiscono sugli ingressi Vcc delle EPROM o ROM collegate.

Per quanto riguarda la suddetta temporizzazione relativa a Q1, si dovrà tener presente che la tensione di alimentazione Vcc dovrà scendere al di sotto del volt prima dell'inizio del ciclo successivo, e che il segnale $\overline{CE}/\overline{OE}$ deve rimanere "alto" per almeno 50 ns prima che la Vcc medesima si riduca meno di 4,75 V.

Tutti i transistori impiegati sono dei PNP al germanio tipo D29E6 della General Elec-

tric. Possono essere utilizzati anche equivalenti, purché la loro tensione di saturazione a 200-300 mA risulti sufficientemente bassa e siano del tipo a media velocità di commutazione.

(Don Schuman - Electronic Design)

UN SOLO INTEGRATO PER UN EFFICACE SISTEMA DI ALLARME

Bastano pochissimi componenti per realizzare un dispositivo in grado di emettere un segnale d'allarme intermittente con cadenza e tono costanti e predeterminabili a piacere.

Il circuito, classico nel suo genere, (figura D), presenta la peculiarità di impiegare un integrato un po' insolito in questa veste, cioè un qualsiasi quadruplo trigger di Schmitt della serie TTL, del quale si utilizzano però solo tre elementi.

Il primo di questi (A) produce un segnale audio, la cui frequenza è funzione della costante di tempo del gruppo R1/C1, mentre

il secondo (B), sfruttato in una configurazione identica ma operante a una frequenza assai più bassa, ne condiziona il funzionamento determinando l'emissione di un segnale intermittente anziché di una nota fissa. Detto segnale viene applicato dapprima al terzo elemento (C), impiegato come amplificatore-separatore, quindi a una coppia di transistori che, oltre a pilotare l'altoparlante, formano una sorgente di corrente costante che limita a 65 mA l'intensità della corrente che lo percorre. Il volume sonoro ottenuto resterà così costante anche se dovessero manifestarsi variazioni

nella tensione di alimentazione.

Il circuito si presta a qualche variante: intervenendo sui gruppi R1/C1 e R2/C2 si possono cambiare a piacere, rispettivamente, il tono e la cadenza del suono emesso, mentre sostituendo al resistore R2 la rete resistivo-diodica indicata entro il riquadro tratteggiato, sarà possibile alterare il duty-cycle del segnale modulante ottenendo così tutta una gamma di effetti sonori diversi.

(Stuart Downs - EDN)

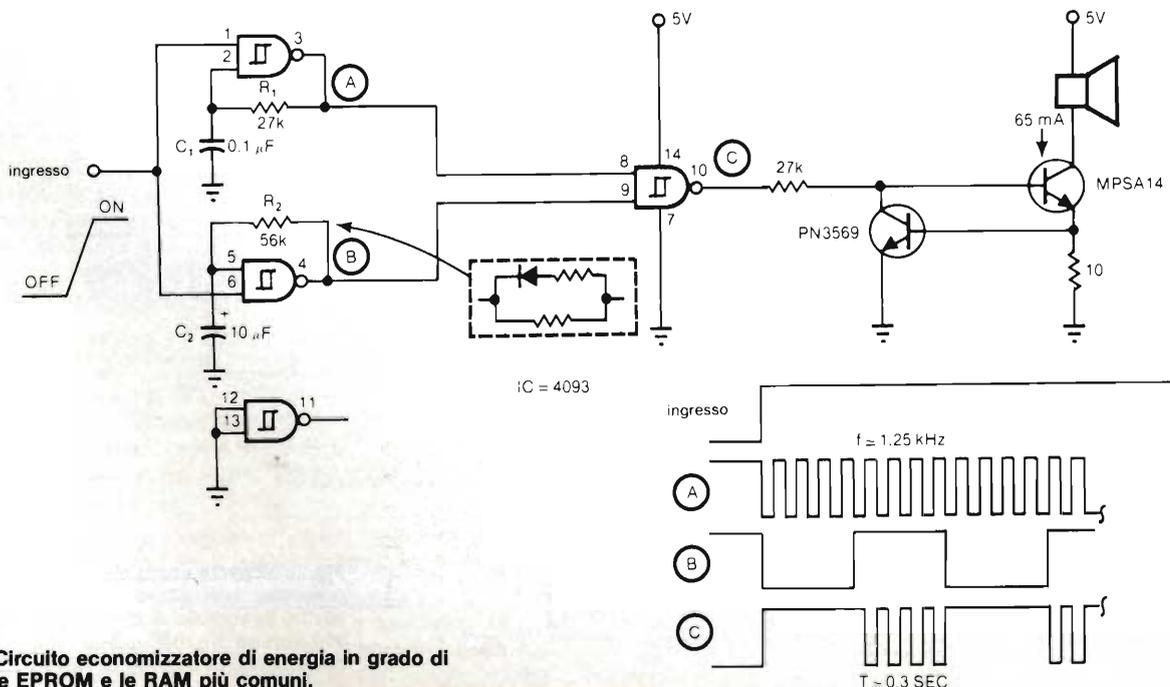


Fig. D - Circuito economizzatore di energia in grado di pilotare le EPROM e le RAM più comuni.

EFFETTUARE MISURE NELLA BANDA DEI GHz

Questo dispositivo è basato sul prescaler U664B, di produzione Telefunken Electronic, progettato per essere applicato nei sintonizzatori televisivi a sintesi di frequenza questo componente permette di modernizzare un frequenzimetro digitale di modello non recente, modificandolo in modo che possa essere utilizzato per effettuare misure nella banda UHF.

Le frequenze maggiori di 1 GHz erano, fino a poco tempo fa, una banda riservata agli utilizzatori professionali e ad alcuni dilettanti altamente specializzati. Negli ultimi tempi, questa situazione è cambiata. Sono in numero sempre maggiore i radiotecnici dilettanti che hanno deciso di varcare questo limite ideale, perché ora sono disponibili componenti nuovi che facilitano la costruzione di circuiti funzionanti in questa banda di frequenze.

Tuttavia, per poter operare con successo a frequenze tanto elevate, è necessario avere la possibilità di misurare il valore. Poiché i "vecchi" frequenzimetri sono inutilizzabili in questa banda, sarà necessario equipaggiarli con un prescaler, cioè con un divisore che permetta di abbassare la frequenza d'ingresso a valori compatibili con le

portate di misura a disposizione. Il componente U664B divide per 64 le frequenze a partire da 20 MHz fino a più di 1 GHz, ed ha un'eccellente sensibilità d'ingresso, in quanto rileva tensioni minori di 10 mV.

Il preamplificatore è integrato

Mediante particolari accorgimenti circuitali, previsti nella progettazione del preamplificatore integrato, viene raggiunto lo scopo di impedire che insorgano oscillazioni parassite anche in assenza di un segnale d'ingresso e perciò, in questo caso, non verrà emesso all'uscita nessun segnale. In *Figura 1* sono illustrati i collegamenti ai piedini del circuito integrato U664B.

Mediante un circuito supplementare, collegato all'uscita del preamplificato-

Hartmut Mazur, DL6WA

re (vedi schema a blocchi di *Figura 2*), è possibile trasformare il rapporto di divisione originale, che è di 1 : 64, nel rapporto decimale 1 : 100. La frequenza d'ingresso f_1 , divisa per 100, viene poi convertita in modo da ottenere livelli TTL, e perciò saranno superflui i preamplificatori montati sul frequenzimetro che dovrà essere collegato all'uscita di questo circuito.

Il circuito aggiuntivo è composto da un adattatore di livello (BF324) e da due circuiti integrati SN74167. Questi ultimi componenti sono divisori programmabili (moltiplicatori di rapporto) che, per il nostro scopo, vengono predisposti in modo da ottenere un fattore di divisione 8 : 10: vengono cioè emessi otto impulsi ogni dieci ricevuti all'ingresso. Poiché i fattori di divisione dei divisori collegati in cascata si moltiplicano a vicenda, il rapporto globale sarà:

$$(1 : 64) \cdot (8 : 10) \cdot (8 : 10) = 1 : 100$$

Risulta pertanto inutile qualsiasi intervento sulla base dei tempi del frequenzimetro collegato, e non saranno necessari calcoli di conversione, qualora non venga tenuto conto della nuova

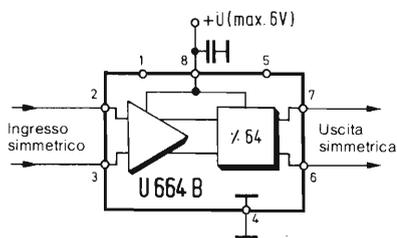


Fig. 1. Schema interno dell'U664B. I dati caratteristici sono elencati in Tabella 1.

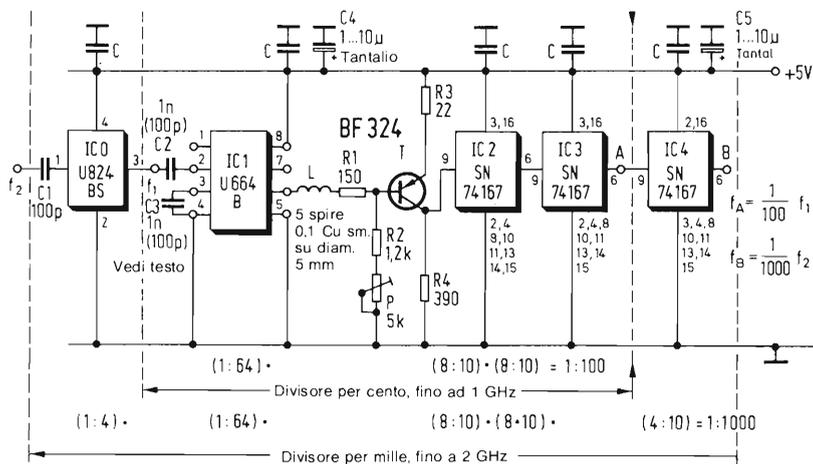


Fig. 3. Schema completo del prescaler; può essere ottenuto, a scelta, il rapporto di divisione 1 : 100 oppure 1 : 1000, a seconda dell'inserzione o meno di IC0 ed IC4.

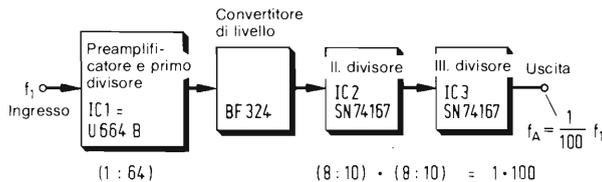


Fig. 2. Schema a blocchi del prescaler. Questo circuito permette di misurare frequenze fino ad 1 GHz.

posizione della virgola decimale. Nell'articolo citato nel punto (2) della bibliografia, sarà possibile trovare versioni di questo strumento che permettono di ottenere una maggiore precisione.

Il prescaler da 1 GHz finora descritto potrà anche essere modificato per poter misurare una frequenza massima di 2 GHz, portando il rapporto di divisione ad 1 : 1000. Allo scopo è necessario ricorrere al divisore U824BS, anch'esso di produzione Telefunken (IC0 in Figura 3), che ha un rapporto di divisione di 1:4; è inoltre necessario un altro SN74167 (IC4), predisposto per il rapporto di divisione 4:10.

Con un altro prescaler è possibile misurare frequenze fino a 2 GHz

Anche in questo caso, il risultato viene fornito con una cifra a destra della virgola decimale. Il circuito stampato è già predisposto per il montaggio di questa versione del circuito. La sensibilità dell'U824BS non è altrettanto elevata di quella dell'U664, essendo quest'ultimo provvisto di un preamplificatore incorporato, ma è tuttavia ancora considerevole.

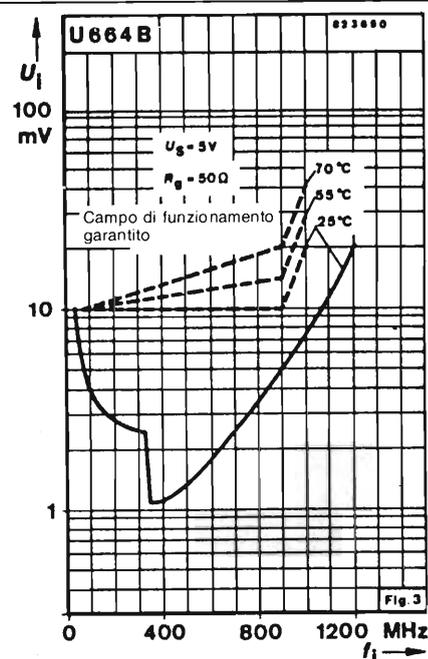
Per facilitare la costruzione di questo prescaler, è stato progettato un circuito stampato a doppia faccia incisa (Figura 4). Il montaggio non è critico, e lo

stesso vale anche per la regolazione del potenziometro P. Solo in caso di frequenze molto elevate, intorno ad 1 GHz, sarà possibile migliorare la forma dei fronti d'impulso, effettuando una regolazione più precisa del punto di lavoro del transistor.

È evidente che i collegamenti dei condensatori e dei resistori dovranno avere la minima lunghezza possibile. All'ingresso di IC1 devono essere impiegati condensatori adatti alle frequenze da misurare (per esempio condensatori a pastiglia od a strati ceramici multipli).

Desiderando impiegare il circuito stampato esclusivamente per costruire il prescaler da 1 GHz, è possibile eliminare la parte successiva all'uscita A, diminuendo così le sue dimensioni. Allo scopo, dovranno essere utilizzati come riferimento i due piccoli contrassegni ai bordi del lato delle piste di rame del circuito stampato (vedi anche disposizione dei componenti, in Figura 5). Desiderando saldare permanentemente la presa d'ingresso al circuito stampato, questa operazione dovrà essere effettuata prima di montare l'U664 o, rispettivamente, l'U824, in modo da evitare che questi delicati componenti vengano danneggiati a causa di un prolungato surriscaldamento.

I piedini d'ingresso 2 e 3 di IC1 (= U664) non devono essere saldati al circuito stampato (per questo motivo, non sono state predisposte le relative for-



ture): essi dovranno invece essere semplicemente piegati verso l'alto prima di inserire il componente e poi collegati, ciascuno tramite un condensatore da 1 nF (C2, C3), al terminale "caldo" della presa d'ingresso (piedino 2) e rispettivamente a massa (piedino 3), come illustrato in Figura 6. Il piedino 1 rimane non collegato. I piedini 4 e 5 devono essere saldati su entrambe le facce. È consigliabile ricoprire con stagno fuso le zone che corrispondono alle saldature su entrambe le facce, prima di inseri-

Tabella 1 - Dati dell'U664B

Caratteristiche elettriche

$V_s = 5\text{ V}$, $T_{\text{amb}} = 25\text{ }^\circ\text{C}$, punto di riferim.	piedino 4					
Campo di variaz. della tensione di alimentazione	piedino 8	V_s	4,5	5,0	5,5	V
Corrente di alimentazione a $V_s = 5\text{ V}$	piedino 8	I_i	40	50	60	mA
Sensibilità d'ingresso						
$R_g = 50\ \Omega$, $f = 80 \dots 900\text{ MHz}$	piedino 2	U_i ¹⁾		5	10	mV
Variazione differenziale della tensione d'uscita	piedino 6					
$R_L \geq 10\text{ k}\Omega$	piedino 7	V_{qd}	1,24	1,5	1,9	V

¹⁾ Le potenze disponibili ed i relativi valori efficaci delle tensioni così calcolate valgono per un'impedenza di carico di 50 Ω .

Valori limite assoluti					
Punto di riferimento, piedino 4	piedino 8	V_s	6		V
Tensione di alimentazione	piedino 2	V_i	0 ... V_s		V
Campo di variaz. delle tensioni d'ingresso					
Potenza dissipata $T_{\text{amb}} = 85\text{ }^\circ\text{C}$		P_{tot}	400		mW

A causa delle minute strutture utilizzate nella tecnologia dei divisori di frequenza, è necessario predisporre opportune misure protettive, analogamente a quanto avviene con i circuiti digitali CMOS. I dati sono stati ricavati dal manuale citato al punto (1) della bibliografia.

IC1 (U664B) ed il circuito stampato sono disponibili, in numero limitato di esemplari ed esclusivamente per scopi sperimentali, presso l'autore (Mazur, Neithardstr. 21, 7900 Ulm); pagamento anticipato mediante assegno non trasferibile di 26 marchi tedeschi (IC0 + IC1 + circuito stampato: 86 marchi).

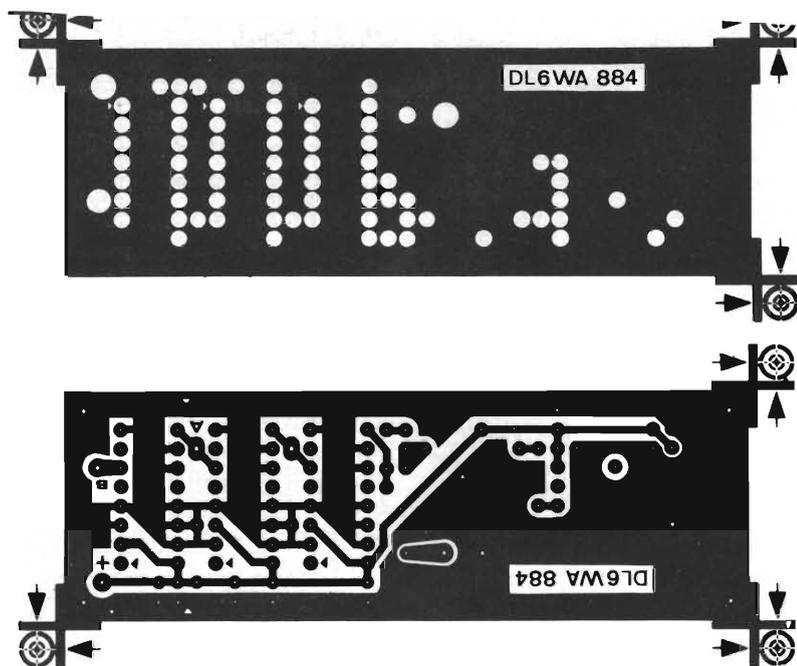
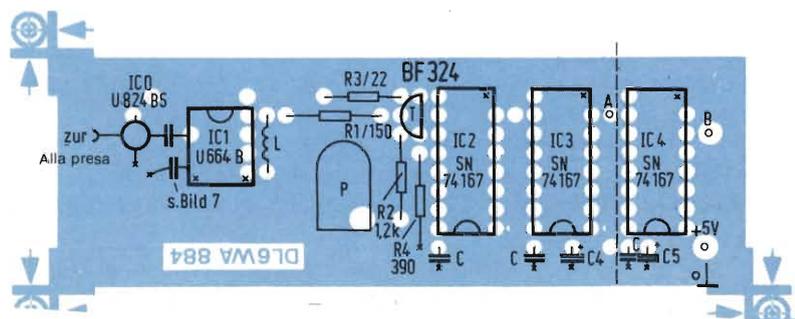


Fig. 4. Per costruire questo prescaler, è necessario un circuito stampato a doppia faccia ramata. Sul lato componenti viene ricavato un piano di massa continuo, nel quale sono incisi esclusivamente gli spazi per il passaggio dei terminali dei componenti. Scala 1 : 1.

Fig. 5. Disposizione dei componenti sul circuito stampato. Osservare il montaggio di IC0 ed IC1, a seconda del rapporto di divisione desiderato (1 : 100 oppure 1 : 1000). Ulteriori istruzioni possono essere trovate nel testo. In corrispondenza all'ingresso della tensione di alimentazione dei circuiti integrati, dovranno essere impiegati condensatori elettrolitici al tantalio.



re il relativo componente. I collegamenti di massa dei circuiti integrati IC2, IC3 ed IC4 (quando vengono montati) devono essere anch'essi saldati sulle due facce (piedino 8).

Modifiche dei componenti per la portata di 2 GHz

Nel caso venga scelta la versione del prescaler adatta per misure fino a 2 GHz, la capacità di C2 e C3 dovrà essere ridotta a 100 pF, mentre l'ingresso (piedino 1) di IC0 (U624BS) dovrà essere collegato al contatto centrale della presa d'ingresso, tramite un condensatore da 100 pF (C1). Il collegamento di massa (piedino 2) di IC0 deve essere anch'esso saldato su entrambe le facce del circuito stampato. Questo piedino è

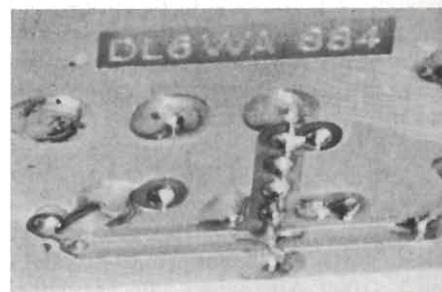


Fig. 6. Particolari del montaggio di IC0 (saldato a destra della presa) e di IC1.

riconoscibile per la sua posizione rispetto al nasello asimmetrico che indica l'ingresso (piedino 1). L'uscita (piedino 3) è il terminale di maggiore lunghezza. Con queste indicazioni, non dovrebbe essere possibile incorrere in errori di orientamento. La tensione di alimentazione (+5 V), applicata al piedino 4, viene disaccoppiata in un punto molto vicino ad IC0, mediante un condensatore da 1 nF (saldato sopra o sotto il circuito stampato).

Lo strumento può essere impiegato anche per la banda CB

Al termine delle operazioni di saldatura, e dopo aver attentamente controllato tutti i collegamenti, potrà essere applicata la tensione di alimentazione, di +5 V. Nel prescaler da 1 GHz, la corrente assorbita è di circa 150 mA, mentre quello da 2 GHz assorbe circa 250 mA. L'uscita A (e rispettivamente B) del prescaler deve essere collegata all'ingresso del frequenzimetro.

Un corto spezzone di filo elettrico, inserito come un'antenna nella presa d'ingresso del prescaler, sarà sufficiente a misurare la frequenza di un trasmettitore portatile sui 2 metri (potenza 1 ... 2 W), alla distanza di alcuni metri. Come hanno dimostrato le prove effettuate, è possibile misurare con questo prescaler anche la frequenza di un apparato per la banda degli 11 metri Banda cittadina.

CERCASI AGENTI REGIONALI PER LA VENDITA DI PRODOTTI DI INFORMATICA E DI ELETTRONICA

Scrivere a:
Casella Postale 118
20092 CINISELLO B.

Per avere notizie dettagliate in relazione alla rubrica "Nuovi Prodotti" e alle "inserzioni pubblicitarie", compilate un tagliando per ogni prodotto che vi interessa, e spedite a: JCE - Via Dei Lavoratori, 124 - 20092 Cinisello B. (MI). Il nostro servizio "Informazione Lettori" è organizzato in un sistema speciale di inoltrare alle singole ditte.

SERVIZIO RICHIESTA INFORMAZIONI SUI PRODOTTI PRESENTATI
NELLA RUBRICA NUOVI PRODOTTI E NELLE INSERZIONI PUBBLICITARIE

SELEZIONE

di elettronica e microcomputer

S.E. 9/85

Desidero ricevere ulteriori informazioni in merito

al rif. n° a pag.

Mi interessa ricevere:

CATALOGHI LISTINO PREZZI VISITA

NOME/COGNOME

QUALIFICA

DITTA O ENTE

INDIRIZZO

CITTA'

CAP

SETTORE DI ATTIVITA'

TEL.

SERVIZIO RICHIESTA INFORMAZIONI SUI PRODOTTI PRESENTATI
NELLA RUBRICA NUOVI PRODOTTI E NELLE INSERZIONI PUBBLICITARIE

SELEZIONE

di elettronica e microcomputer

S.E. 9/85

Desidero ricevere ulteriori informazioni in merito

al rif. n° a pag.

Mi interessa ricevere:

CATALOGHI LISTINO PREZZI VISITA

NOME/COGNOME

QUALIFICA

DITTA O ENTE

INDIRIZZO

CITTA'

CAP

SETTORE DI ATTIVITA'

TEL.

SERVIZIO RICHIESTA INFORMAZIONI SUI PRODOTTI PRESENTATI
NELLA RUBRICA NUOVI PRODOTTI E NELLE INSERZIONI PUBBLICITARIE

SELEZIONE

di elettronica e microcomputer

S.E. 9/85

Desidero ricevere ulteriori informazioni in merito

al rif. n° a pag.

Mi interessa ricevere:

CATALOGHI LISTINO PREZZI VISITA

NOME/COGNOME

QUALIFICA

DITTA O ENTE

INDIRIZZO

CITTA'

CAP

SETTORE DI ATTIVITA'

TEL.

SERVIZIO RICHIESTA INFORMAZIONI SUI PRODOTTI PRESENTATI
NELLA RUBRICA NUOVI PRODOTTI E NELLE INSERZIONI PUBBLICITARIE

SELEZIONE

di elettronica e microcomputer

S.E. 9/85

Desidero ricevere ulteriori informazioni in merito

al rif. n° a pag.

Mi interessa ricevere:

CATALOGHI LISTINO PREZZI VISITA

NOME/COGNOME

QUALIFICA

DITTA O ENTE

INDIRIZZO

CITTA'

CAP

SETTORE DI ATTIVITA'

TEL.

SERVIZIO RICHIESTA INFORMAZIONI SUI PRODOTTI PRESENTATI
NELLA RUBRICA NUOVI PRODOTTI E NELLE INSERZIONI PUBBLICITARIE

SELEZIONE

di elettronica e microcomputer

S.E. 9/85

Desidero ricevere ulteriori informazioni in merito

al rif. n° a pag.

Mi interessa ricevere:

CATALOGHI LISTINO PREZZI VISITA

NOME/COGNOME

QUALIFICA

DITTA O ENTE

INDIRIZZO

CITTA'

CAP

SETTORE DI ATTIVITA'

TEL.

SERVIZIO RICHIESTA INFORMAZIONI SUI PRODOTTI PRESENTATI
NELLA RUBRICA NUOVI PRODOTTI E NELLE INSERZIONI PUBBLICITARIE

SELEZIONE

di elettronica e microcomputer

S.E. 9/85

Desidero ricevere ulteriori informazioni in merito

al rif. n° a pag.

Mi interessa ricevere:

CATALOGHI LISTINO PREZZI VISITA

NOME/COGNOME

QUALIFICA

DITTA O ENTE

INDIRIZZO

CITTA'

CAP

SETTORE DI ATTIVITA'

TEL.

Per avere notizie dettagliate in relazione alla rubrica "Nuovi Prodotti" e alle "inserzioni pubblicitarie", compilate un tagliando per ogni prodotto che vi interessa, e spedite a: JCE - Via Dei Lavoratori, 124 - 20092 Cinisello B. (MI). Il nostro servizio "Informazione Lettori" è organizzato in un sistema speciale di inoltro alle singole ditte.

SERVIZIO RICHIESTA INFORMAZIONI SUI PRODOTTI PRESENTATI
NELLA RUBRICA NUOVI PRODOTTI E NELLE INSERZIONI PUBBLICITARIE

S.E. 9/85

SELEZIONE

di elettronica • microcomputer

Desidero ricevere ulteriori informazioni in merito

al rif. n° a pag.

Mi interessa ricevere:

CATALOGHI LISTINO PREZZI VISITA

NOME/COGNOME

QUALIFICA

DITTA O ENTE

INDIRIZZO

CITTA'

CAP

SETTORE DI ATTIVITA'

TEL.

SERVIZIO RICHIESTA INFORMAZIONI SUI PRODOTTI PRESENTATI
NELLA RUBRICA NUOVI PRODOTTI E NELLE INSERZIONI PUBBLICITARIE

S.E. 9/85

SELEZIONE

di elettronica • microcomputer

Desidero ricevere ulteriori informazioni in merito

al rif. n° a pag.

Mi interessa ricevere:

CATALOGHI LISTINO PREZZI VISITA

NOME/COGNOME

QUALIFICA

DITTA O ENTE

INDIRIZZO

CITTA'

CAP

SETTORE DI ATTIVITA'

TEL.

SERVIZIO RICHIESTA INFORMAZIONI SUI PRODOTTI PRESENTATI
NELLA RUBRICA NUOVI PRODOTTI E NELLE INSERZIONI PUBBLICITARIE

S.E. 9/85

SELEZIONE

di elettronica • microcomputer

Desidero ricevere ulteriori informazioni in merito

al rif. n° a pag.

Mi interessa ricevere:

CATALOGHI LISTINO PREZZI VISITA

NOME/COGNOME

QUALIFICA

DITTA O ENTE

INDIRIZZO

CITTA'

CAP

SETTORE DI ATTIVITA'

TEL.

SERVIZIO RICHIESTA INFORMAZIONI SUI PRODOTTI PRESENTATI
NELLA RUBRICA NUOVI PRODOTTI E NELLE INSERZIONI PUBBLICITARIE

S.E. 9/85

SELEZIONE

di elettronica • microcomputer

Desidero ricevere ulteriori informazioni in merito

al rif. n° a pag.

Mi interessa ricevere:

CATALOGHI LISTINO PREZZI VISITA

NOME/COGNOME

QUALIFICA

DITTA O ENTE

INDIRIZZO

CITTA'

CAP

SETTORE DI ATTIVITA'

TEL.

SERVIZIO RICHIESTA INFORMAZIONI SUI PRODOTTI PRESENTATI
NELLA RUBRICA NUOVI PRODOTTI E NELLE INSERZIONI PUBBLICITARIE

S.E. 9/85

SELEZIONE

di elettronica • microcomputer

Desidero ricevere ulteriori informazioni in merito

al rif. n° a pag.

Mi interessa ricevere:

CATALOGHI LISTINO PREZZI VISITA

NOME/COGNOME

QUALIFICA

DITTA O ENTE

INDIRIZZO

CITTA'

CAP

SETTORE DI ATTIVITA'

TEL.

SERVIZIO RICHIESTA INFORMAZIONI SUI PRODOTTI PRESENTATI
NELLA RUBRICA NUOVI PRODOTTI E NELLE INSERZIONI PUBBLICITARIE

S.E. 9/85

SELEZIONE

di elettronica • microcomputer

Desidero ricevere ulteriori informazioni in merito

al rif. n° a pag.

Mi interessa ricevere:

CATALOGHI LISTINO PREZZI VISITA

NOME/COGNOME

QUALIFICA

DITTA O ENTE

INDIRIZZO

CITTA'

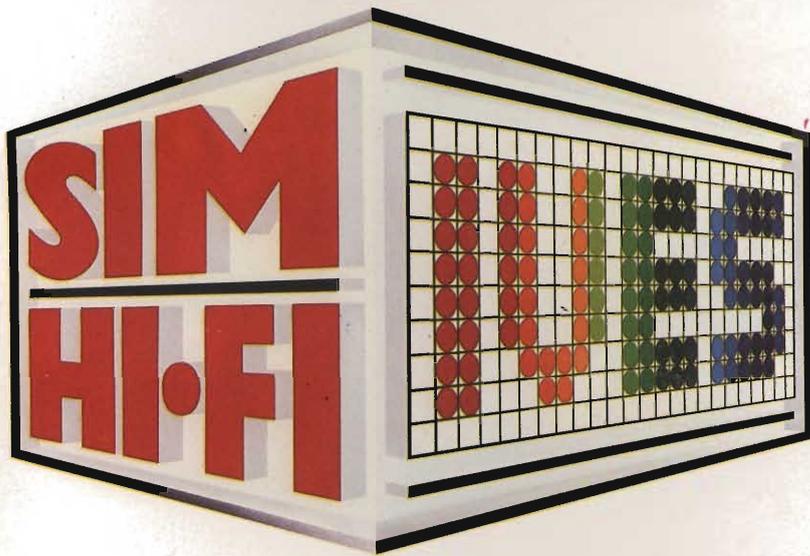
CAP

SETTORE DI ATTIVITA'

TEL.



5-9 settembre 1985 Fiera Milano



**19° salone internazionale della musica e high fidelity
international video and consumer electronics show**

padiglioni 16-17-19-20-21-41F-42

Segreteria generale SIM-HI-FI-IVES
Via Domenichino, 11 - 20149 Milano
Tel. 02/48.15.541 (r.a.)
Telex 313627



ASOEXPO

Ingressi: Porta Meccanica (P.za Amendola)
Porta Edilizia (V.le Eginardo)
Orario: 9.00 - 18.00

**Strumenti musicali, P.A. System, Apparecchiature Hi-Fi,
Attrezzature per discoteche, Musica incisa, Broadcasting,
Videosistemi, Televisione, Elettronica di consumo,
Videogiochi, Home computers**

*Il più eccitante
appuntamento europeo
con la musica, l'hi-fi,
il computer e il video
è alle porte!
Segnati le date:
dal 5 al 9 Settembre!*

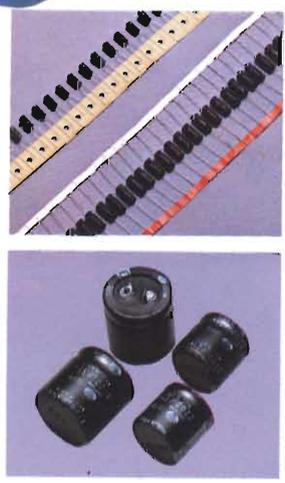
Partecipa anche tu alla
**GRANDE
CACCIA AL
TESORO**

*con migliaia di
premi ed un omaggio
per tutti!*

S



High reliability Electrolytic Capacitors



Series	Lead Type	Feature, Application of Purpose	WV. (V) Range	Capacitance Range	Operating Temp. Range
RU	Radial	Subminiature, Extended Temp. Range	6.3 ~ 250	0.1 ~ 10,000	-40°C ~ +105°C
TU	Axial	Subminiature, Extended Temp. Range	6.3 ~ 250	0.1 ~ 10,000	-40°C ~ +105°C
RSM	Radial	Super Subminiature	6.3 ~ 50	0.1 ~ 3,300	-40°C ~ +85°C
RL	Radial	Low leakage, Miniature	6.3 ~ 100	0.1 ~ 2,200	-40°C ~ +85°C
TL	Axial	Low leakage, Miniature	6.3 ~ 100	0.1 ~ 2,200	-40°C ~ +85°C
RUF	Radial	Low ESR, Low Impedance, Miniature	6.3 ~ 50	1 ~ 1,000	-55°C ~ +105°C
RNP	Radial	Speaker Network, Bi-polar	25 ~ 50	1.0 ~ 100	-40°C ~ +85°C
TNP	Axial	Speaker Network, Bi-polar	25 ~ 50	1.0 ~ 100	-40°C ~ +85°C
RWC	Radial	Clean Proof, Miniature	10 ~ 100	1.0 ~ 3,300	-40°C ~ +85°C
FUF	Snap-in	Low ESR, Low Profile, Extended Temp. Range, PCB Mounting	10 ~ 250	100 ~ 10,000	-40°C ~ +105°C
LUF	Snap-In	For Switching Power Supply	10 ~ 250	100 ~ 10,000	-40°C ~ +105°C
FWF-HR	Snap-in	Low ESR, High Ripple Current, PCB Mounting	160 ~ 250	150 ~ 1,000	-40°C ~ +85°C
PS	Screw	Computer grade, Large Capacitor Medium ripple Current, Mini Size	6.3 ~ 450	150 ~ 68,000	-40°C ~ +85°C
MS	Lug	Motor Starting	110 ~ 300	25 ~ 500	-25°C ~ +70°C
ES	Lug	Energy Storage	150 ~ 450	100 ~ 1,000	-25°C ~ +70°C
PF	Lug	Photo Flash	330	60 ~ 1,500	-10°C ~ -50°C

SGE-SYSCOM S.P.A.

20092 Cinisello B. (MI), Via Gran Sasso, 35 - tel. 02/6189159 - 6189251/2/3 - Telex 330118